

目录

- 目录 1
- 1.系统设计思路与总体方案 2
 - 1.1 设计思路与流程图 2
- 2.Multisim 软件的简介 3
 - 2.1Multisim 概貌及特点 3
- 3.555 定时器， CD4518 和 CD4011 介绍 5
 - 3.1 555 定时器 5
 - 3.2 CD4518 引脚功能 9
 - 3.3 CD4011 引脚图 10
- 4. 数字逻辑， 振荡器， 计数器和显示电路图 11
 - 4.1 数字逻辑模块 11
 - 4.2 振荡器模块 12
 - 4.3 计数器模块 15
 - 4.4 显示器模块 16
- 5. 电路的总体设计与调试 16
 - 5.1 总体电路原理图 16
 - 5.2 总体电路工作原理 17
- 6.课程设计感受 18
 - 6.1 课程设计中的收获和体会 18
- 7.附录与文献 19
 - 7.1 附录 19
 - 7.2 参考文献 20

1.系统设计思路与总体方案

1.1 设计思路与流程图

根据任务书可以知道本课题是一个 2 位数字显示计数器，是一个十进制计数器组合，本质上就是一计时器。通过一个时基电路产生一定频率脉冲，将脉冲信号输入低位的计数器输入端，通过一级级的进位，从而达到计数。从而完成此课题，我们可以将这整个计数系统，分为几个模块进行分析。

- （1）.数字逻辑控制模块。通过使用门电路来控制计时器进位及清零。
- （2）.脉冲信号产生模块。由一个振荡电路来产生一个固定频率的脉冲信号， 作为计时器的时基信号。
- （3）.计时数计数模块。接收计时及中断信号脉冲，从而控制计数器计数，且有清零功能，该模块选用十进制计数器。
- （2）.译码显示模块。该模块要显示 00 到 99 的数字，选用十进制计数器的基础上，通过它们之间的级联，最终显示相应数字。

该数字式定时器，需要用到 555 定时器，由此产生振荡信号，在数字逻辑电路的控制下，由计数器计数，最后在数码管上显示出来，画为流程图如下：

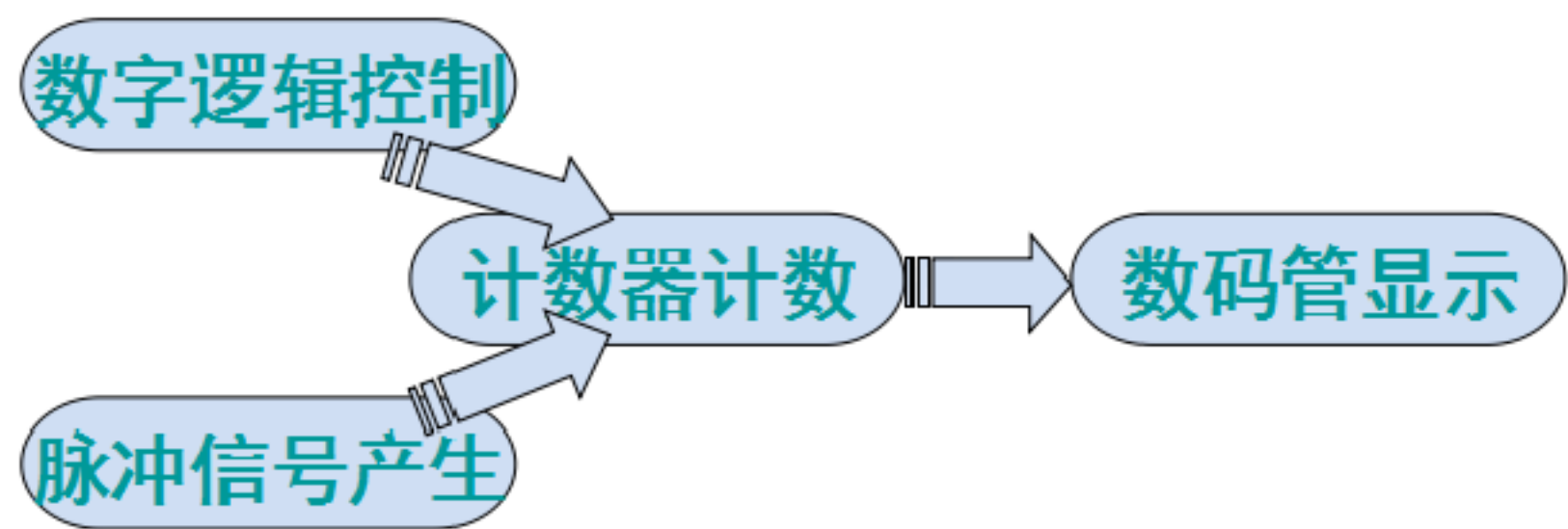


图 1.1-1：总体方案流程图

2.Multisim 软件的简介

2.1Multisim 概貌及特点

Multisim 是美国国家仪器（**NI**）推出的以 **Windows** 为基础的仿真工具，适用于板级的模拟/数字电路板的设计工作。它包含了电路原理图的图形输入、电路硬件描述语言输入方式，具有丰富的仿真分析能力。

图2.1-1: Multisim 工作界面

工程师们可以使用 **Multisim** 交互式地搭建电路原理图，并对电路进行仿真。**Multisim** 提炼了 **SPICE** 仿真的复杂容，这样工程师无需懂得深入的 **SPICE** 技术就可以很快地进行捕获、仿真和分析新的设计，这也使其更适合电子学教育。通过 **Multisim** 和虚拟仪器技术，**PCB** 设计工程师和电子学教育工作者可以完成从理论到原理图捕获与仿真再到原型设计和测试这样一个完整的综合设计流程。

目前在各高校教学中普遍使用 **Multisim10.0**，网上最为普遍的是 **Multisim 10.0**，**NI** 于2007年08月26日发行 **NI** 系列电子电路设计软件，**NI Multisim v 10** 作为其中一个组成部分包含于其中。

EDA（就是“**Electronic Design Automation**”的缩写）技术已经在电子设计领域得到广泛应用。发达国家目前已经基本上不存在电子产品的手工设计。一台电子产品的设计过程，从概念的确立，到包括电路原理、**PCB** 版图、单片机程序、机结构、**FPGA** 的构建及仿真、外观界面、热稳定分析、电磁兼容分析在的物理级设计，再到 **PCB** 钻孔图、自动贴片、焊膏漏印、元器件清单、总装配图等生产所需资料等等全部在计算机上完成。**EDA** 技术借助计算机存储量大、运行速度快的特点，可对设计方案进行人工难以完成的模拟评估、设计检验、设计优化和数据处理等工作。**EDA** 已经成为集成电路、印制电路板、电子整机系统设计的主要技术手段。美国 **NI** 公司（美国国家仪器公司）的 **Multisim 9**软件就是这方面很好的一个工具。而且 **Multisim 9**计算机仿真 与虚拟仪器技术

(**LABVIEW 8**) (也是美国 **NI** 公司的) 可以很好的解决理论教学与实际动手实验相脱节的这一老大难问题。学员可以很好地、很方便地把刚刚学到的理论知识用计算机仿真真实的再现出来。并且可以用虚拟仪器技术创造出真正属于自己的仪表。极提高了学员的学习热情和积极性。真正的做到了变被动学习为主动学习。这些在教学活动中已经得到了很好的体现。还有很重要的一点就是：计算机仿真与虚拟仪器对教员的教学也是一个很好的提高和促进。

NI Multisim 软件结合了直观的捕捉和功能强大的仿真，能够快速、轻松、高效地对电路进行设计和验证。凭借 **NI Multisim**，您可以立即创建具有完整组件库的电路图，并利用工业标准 **SPICE** 模拟器模仿电路行为。借助专业的高级 **SPICE** 分析和虚拟仪器，您能在设计流程中提早对电路设计进行的迅速验证，从而缩短建模循环。与 **NI LabVIEW** 和 **SignalExpress** 软件的集成，完善了具有强大技术的设计流程，从而能够比较具有模拟数据的实现建模测量。

Multisim 是 **Interactive Image Technologies (Electronics Workbench)** 公司推出的以 **Windows** 为基础的仿真工具，适用于板级的模拟/数字电路板的设计工作。它包含了电路原理图的图形输入、电路硬件描述语言输入方式，具有丰富的仿真分析能力。为适应不同的应用场合，**Multisim** 推出了许多版本，用户可以根据自己的需要加以选择。在本书中将以教育版为演示软件，结合教学的实际需要，简要地介绍该软件的概况和使用方法，并给出几个应用实例。

EDA 软件所能提供的元器件的多少以及元器件模型的准确性都直接决定了该 **EDA** 软件的质量和易用性。**Multisim** 为用户提供了丰富的元器件，并以开放的形式管理元器件，使得用户能够自己添加所需要的元器件。

Multisim 以库的形式管理元器件，通过菜单 **Tools/ Database Management** 打开 **Database Management** (数据库管理) 窗口 (如下图所示)，对元器件库进行管理。

在 **Database Management** 窗口中的 **Daltabase** 列表中有两个数据库：**Multisim Master** 和 **User**。其中 **Multisim Master** 库中存放的是软件为用户提供的元器件，**User** 是为用户自建元器件准备的数据库。用户对 **Multisim Master** 数

数据库中的元器件和表示方式没有编辑权。当选中 **Multisim Master** 时，窗口中对库的编辑按钮全部失效而变成灰色，如下图所示。但用户可以通过这个对话框中的 **Button in Toolbar** 显示框，查找库中不同类别器件在工具栏中的表示方法。

在 **Multisim Master** 中有实际元器件和虚拟元器件，它们之间根本差别在于：一种是与实际元器件的型号、参数值以及封装都相对应的元器件，在设计中选用此类器件，不仅可以使设计仿真与实际情况有良好的对应性，还可以直接将设计导出到 **Ultiboard** 中进行 **PCB** 的设计。另一种器件的参数值是该类器件的典型值，不与实际器件对应，用户可以根据需要改变器件模型的参数值，只能用于仿真，这类器件称为虚拟器件。它们在工具栏和对话框中的表示方法也不同。在元器件工具栏中，虽然代表虚拟器件的按钮的图标与该类实际器件的图标形状相同，但虚拟器件的按钮有底色，而实际器件没有。

NI Multisim 软件是一个专门用于电子电路仿真与设计的 **EDA** 工具软件。作为 **Windows** 下运行的个人桌面电子设计工具，**NI Multisim** 是一个完整的集成化设计环境。**NI Multisim** 计算机仿真与虚拟仪器技术可以很好地解决理论教学与实际动手实验相脱节的这一问题。学员可以很方便地把刚刚学到的理论知识用计算机仿真真实的再现出来，并且可以用虚拟仪器技术创造出真正属于自己的仪表。**NI Multisim** 软件绝对是电子学教学的首选软件工具。

Multisim 的特点

- (1)可以根据自己的需求制造出真正属于自己的仪器；
- (2)所有的虚拟信号都可以通过计算机输出到实际的硬件电路上；
- (3)所有硬件电路产生的结果都可以输回到计算机中进行处理和分析。

3.555 定时器，CD4518 和 CD4011 介绍

3.1 555 定时器

555定时器是一种数字电路与模拟电路相结合的中规模集成电路。该电

路使用灵活、方便，只需外接少量的阻容元件就可以构成单稳态触发器和多谐振荡器等，因而广泛用于信号的产生、变换、控制与检测。

555定时器产品有 TTL 型和 CMOS 型两类。TTL 型产品型号的最后三位都是555，CMOS 型产品的最后四位都是7555，它们的逻辑功能和外部引线排列完全相同。

555定时器的电路如图9-28所示。它由三个阻值为5k 的电阻组成的分压器、两个电压比较器C1和 C2、基本RS 触发器、放电晶体管T、与非门和反相器组成。

555定时器（又称时基电路）是一个模拟与数字混合型的集成电路。555定时器是一种应用极为广泛的中规模集成电路。该电路使用灵活、方便，只需外接少量的阻容元件就可以构成单稳、多谐和施密特触发器。因而广泛用于信号的产生、变换、控制与检测。

目前生产的定时器有双极型和 CMOS 两种类型，其型号分别有 NE555(或5G555)和 C7555等多种。它们的结构及工作原理基本相同。通常，双极型定时器具有较大的驱动能力，而 CMOS 定时器具有低功耗、输入阻抗高等优点。555定时器工作的电源电压很宽，并可承受较大的负载电流。双极型定时器电源电压围为5~16V，最大负载电流可达200mA；CMOS 定时器电源电压围为3~18V，最大负载电流在4mA 以下。

555的引脚图如图3，功能如下：

Pin 1 (接地) -地线(或共同接地)，通常被连接到电路共同接地。

Pin 2 (触发点) -这个脚位是触发NE555使其启动它的时间周期。触发信号上缘电压须大于 $\frac{2}{3} V_{CC}$ ，下缘须低于 $\frac{1}{3} V_{CC}$ 。

Pin 3 (输出) -当时间周期开始555的输出输出脚位，移至比电源电压少1.7伏的高电位。周期的结束输出回到 0 伏左右的低电位。于高电位时的最大输出电流大约200 mA。

Pin 4 (重置) -一个低逻辑电位送至这个脚位时会重置定时器和使输出回到一个低电位。它通常被接到正电源或忽略不用。

Pin 5 (控制) -这个接脚准许由外部电压改变触发和阈限电压。当计时器经营在稳

定或振荡的运作方式下,这输入能用来改变或调整输出频率。

Pin 6 (重置锁定) - Pin 6重置锁定并使输出呈低态。当这个接脚的电压从 $\frac{1}{3} V_{CC}$ 电压以下移至 $\frac{2}{3} V_{CC}$ 以上时启动这个动作。

Pin 7 (放电) -这个接脚和主要的输出接脚有相同的电流输出能力，当输出为 ON 时为 LOW，对地为低阻抗，当输出为OFF 时为 HIGH，对地为高阻抗。

Pin 8 (V +) -这是555个计时器 IC 的正电源电压端。供应电压的围是+4.5伏特(最小值)至+16伏特(最大值)。

555的部电路和功能：

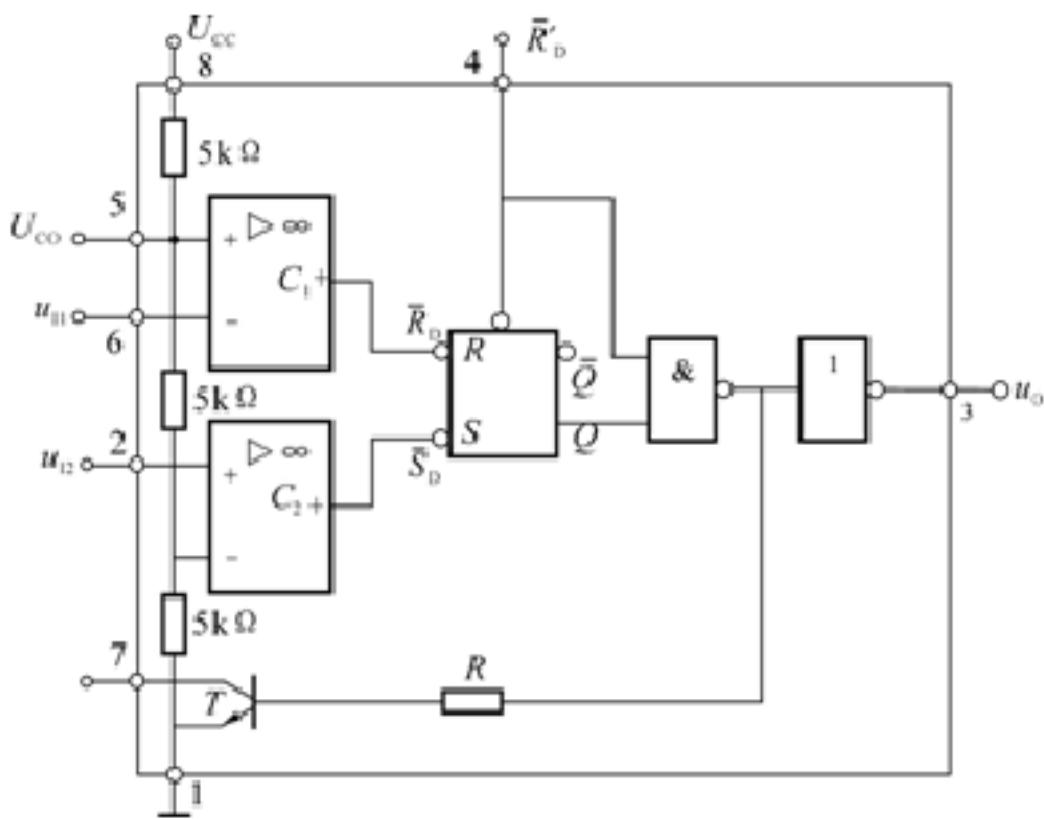


图3.1-1： 555定时器原理图

图3.1-2： 555定时器引脚图

上面图是555定时器部组成框图。它主要由两个高精度电压比较器A1、A2，一个 RS 触发器，一个放电三极管和三个5KΩ 电阻的分压器而构成。

分压器为两个电压比较器 C1、C2提供参考电压。如5端悬空，则比较器C1的参考电压为，加在同相端； C2的参考电压为，加在反相端。 $\overline{R_D}$ 是复位输入端。当 $\overline{R_D}=0$ 时，基本 RS 触发器被置0，晶体管 T 导通，输出端 u0为低电平。正常工作时， $\overline{R_D}=1$ 。

u11和 u12分别为6端和2端的输入电压。

当 $u_{11} > \frac{2}{3} V_{CC}$, $u_{12} > \frac{1}{3} V_{CC}$ 时，C1输出为低电平，C2输出为高电平，基本RS 触发器被置0，晶体管 T 导通，输出端 u0为低电平。

当 $u_{11} < \frac{2}{3} V_{CC}$, $u_{12} < \frac{1}{3} V_{CC}$ 时，C1输出为高电平，C2输出为低电平，基本RS 触发器被置1，晶体管 T 截止，输出端u0为高电平。

当 $u_{11} < \frac{2}{3} V_{CC}$, $u_{12} > \frac{1}{3} V_{CC}$ 时，基本RS 触发器状态不变，电路亦保持原状态不变。

综上所述，在1脚接地，5脚未外接电压，两个比较器 A1、A2基准电压分别为 $\frac{2}{3} V_{CC}$, $\frac{1}{3} V_{CC}$ 的情况下，其功能如下表：

输 入			输 出	
复位 $\overline{R_D}$	u_{11}	u_{12}	输出 u_0	晶体管T
0	×	×	0	导通
1	$> \frac{2}{3} U_{CC}$	$> \frac{1}{3} U_{CC}$	0	导通
1	$< \frac{2}{3} U_{CC}$	$< \frac{1}{3} U_{CC}$	1	截止
1	$< \frac{2}{3} U_{CC}$	$> \frac{1}{3} U_{CC}$	保持	保持

表3.1-1： 555定时器功能表

3.2CD4518 引脚功能

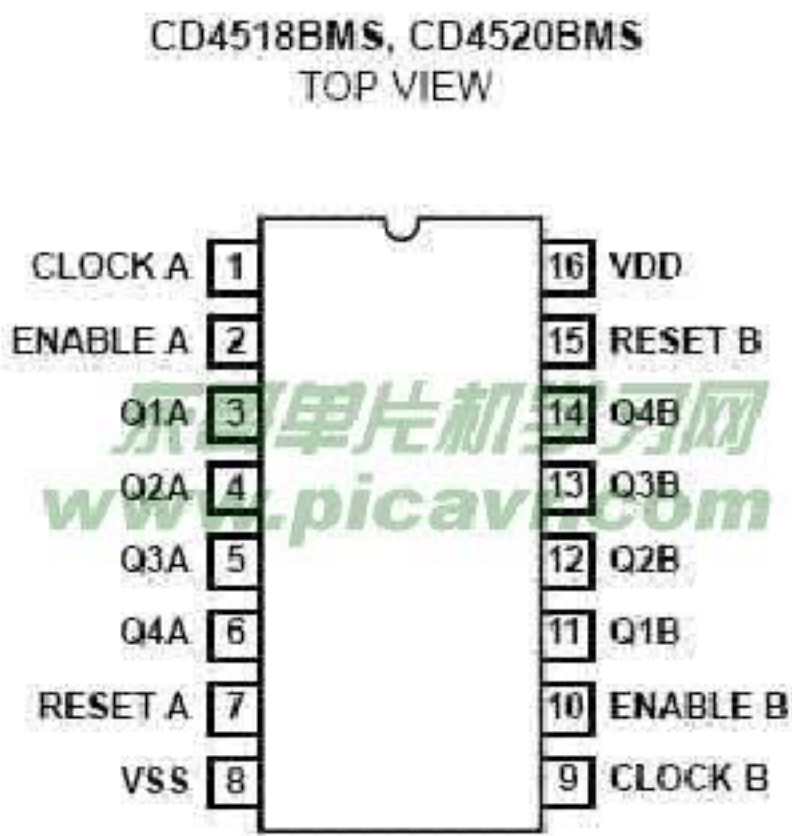


图3.2-1： CD4518引脚

CD4518是一个双BCD 同步加计数器，由两个相同的同步4级计数器组成。

CD4518引脚功能(管脚功能)如下：

1CP、2CP：时钟输入端。

1CR、2CR：清除端。

1EN、2EN：计数允许控制端。

1Q0～1Q3：计数器输出端。

2Q0～2Q3：计数器输出端。

Vdd：正电源。

Vss：地。

CD4518是一个同步加计数器，在一个封装中含有两个可互换二/十进制计数器，其功能引脚分别为1～7和9～{15}.该 CD4518计数器是单路系列脉冲输入（1脚或2脚； 9脚或10脚），4路 BCD 码信号输出（3脚～6脚； {11}脚～{14}脚）。

CD4518控制功能: CD4518有两个时钟输入端 **CP** 和 **EN**,若用时钟上升沿触发,信号由 **CP** 输入,此时 **EN** 端为高电平（1）,若用时钟下降沿触发,信号由 **EN** 输入,此时 **CP** 端为低电平（0）,同时复位端 **Cr** 也保持低电平（0）,只有满足了这些条件时,电路才会处于计数状态.否则没办法工作。

将数片 **CD4518**串行级联时，尽管每片**CD4518**属并行计数，但就整体而言已变成串行计数了。需要指出，**CD4518**未设置进位端，但可利用 **Q4**做输出端。有人误将第一级的 **Q4**端接到第二级的 **CP** 端，结果发现计数变成“逢八进一”了。原因在于**Q4**是在 **CP8**作用下产生正跳变的，其上升沿不能作进位脉冲，只有其下降沿才是“逢十进一”的进位信号。正确接法应是将低位的 **Q4**端接高位 的 **EN** 端，高位计数器的 **CP** 端接 **USS**。

3.3 CD4011 引脚图

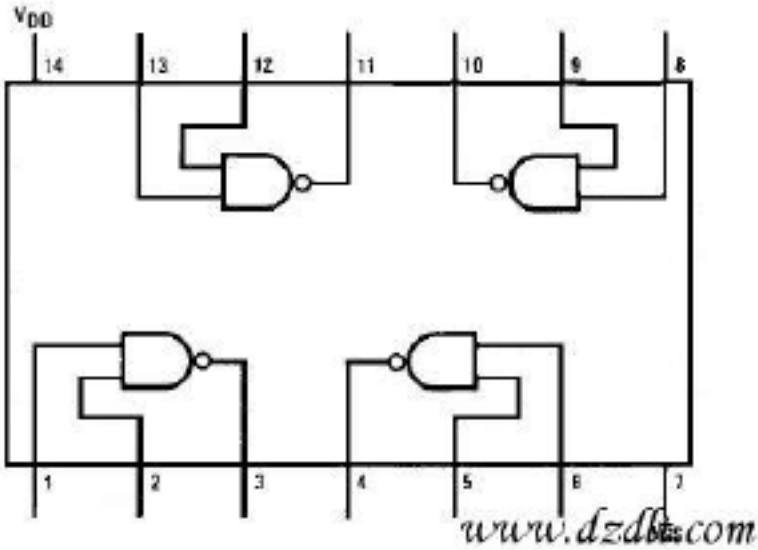


图 3.3-1 展示了 CD4011 芯片的内部逻辑功能图。该图包含四个与非门（NAND gates），每个门都有两个输入端和一个输出端。输入端分别连接到引脚 1、2、3、4、5、6、7、8、9、10、11、12、13、14。输出端分别连接到引脚 1、2、3、4、5、6、7、8、9、10、11、12、13、14。图中还显示了 VDD 和 VSS 的连接。

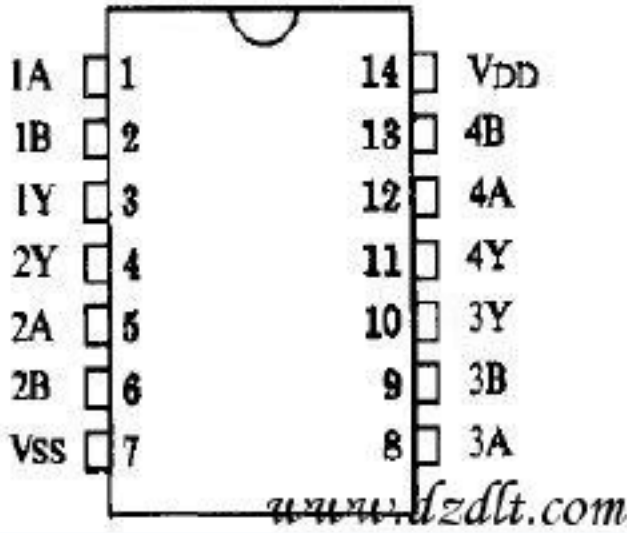


图 3.3-2 展示了 CD4011 芯片的引脚图。该图显示了芯片的 14 个引脚及其对应的功能。引脚 1 到 14 分别连接到 VDD、1A、1B、1Y、2A、2B、2Y、3A、3B、3Y、4A、4B、4Y 和 VSS。

图 3.3-1 芯片功能图

图 3.3-2 引脚图

管脚功能：

1A 数据输入端 2A 数据输入端 3A 数据输入端 4A 数据输入端
1B 数据输入端 2B 数据输入端 3B 数据输入端 4B 数据输入端
1Y 数据输出端 2Y 数据输出端 3Y 数据输出端 4Y 数据输出端

门	表达式	逻辑图	功能表
---	-----	-----	-----