

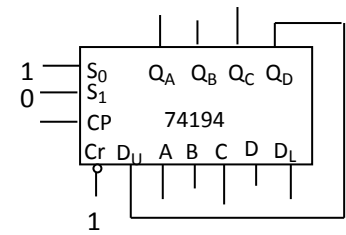
1、试用 JK 触发器设计五进制同步加法计数器。写出设计过程和鼓励方程，可以不画逻辑图。

答案：  $J_2 = Q_1Q_0$  ,  $J_1 = K_1 = Q_0$  ,  $J_0 = \overline{Q_2}$  ,  $K_2 = K_0 = 1$

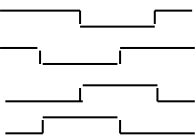
2、4 位双向移位寄存器 74194 功能表如下表所示。设初始状态为 0011，分析电路，写出状态转换表并画各 Q 端波形。

〔双向移位寄存器〕 CT74LS194 功能表

| CP | R <sub>D</sub> | S <sub>1</sub> | S <sub>0</sub> | S <sub>R</sub> | S <sub>L</sub> | Q <sub>3</sub> | Q <sub>2</sub> | Q <sub>1</sub> | Q <sub>0</sub> |
|----|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| φ  | 0              | φ              | φ              | φ              | φ              | 0              | 0              | 0              | 0              |
| φ  | 1              | 0              | 0              | φ              | φ              | 保 持            |                |                |                |
| ↑  | 1              | 0              | 1              | ×              | φ              | ×              | Q <sub>3</sub> | Q <sub>2</sub> | Q <sub>1</sub> |
| ↑  | 1              | 1              | 0              | φ              | ×              | Q <sub>2</sub> | Q <sub>1</sub> | Q <sub>0</sub> | ×              |
| ↑  | 1              | 1              | 1              | φ              | φ              | D <sub>3</sub> | D <sub>2</sub> | D <sub>1</sub> | D <sub>0</sub> |



答案： 0011 → 1001 → 1100 → 0110 → 0011

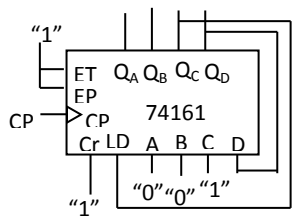


3、下列图所示为同步可预置 4 位二进制计数器 74LS161 的应用电路，附表是 74LS161 的功能真值表。请列出图示电路的状态转换真值表，并说明其逻辑功能(Q<sub>D</sub> 是 MSB)。

74LS161 功能真值表

| 输 入 |    |    |    |    |   |   |   |   |  | 输 出            |                |                |                |
|-----|----|----|----|----|---|---|---|---|--|----------------|----------------|----------------|----------------|
| CP  | Cr | LD | EP | ET | A | B | C | D |  | Q <sub>A</sub> | Q <sub>B</sub> | Q <sub>C</sub> | Q <sub>D</sub> |
| ×   | 0  | ×  | ×  | ×  | × | × | × | × |  | 0              | 0              | 0              | 0              |
| ↑   | 1  | 0  | ×  | ×  | A | B | C | D |  | A              | B              | C              | D              |

|   |   |   |   |   |   |   |   |   |  |    |  |  |  |
|---|---|---|---|---|---|---|---|---|--|----|--|--|--|
| × | 1 | 1 | 0 | × | × | × | × | × |  | 保持 |  |  |  |
| × | 1 | 1 | × | 0 | × | × | × | × |  | 保持 |  |  |  |
| ↑ | 1 | 1 | 1 | 1 | × | × | × | × |  | 计数 |  |  |  |



答案：0010 → 0011 → 0100 → 0010

三进制计数器

三进制加法计数器；N 是否应改为 CP。

4、试用 JK 触发器设计一个 5421BCD 码七进制加法计数器，由零开始计数。5421BCD 码编码表如附表所示。

附表 5421BCD 码

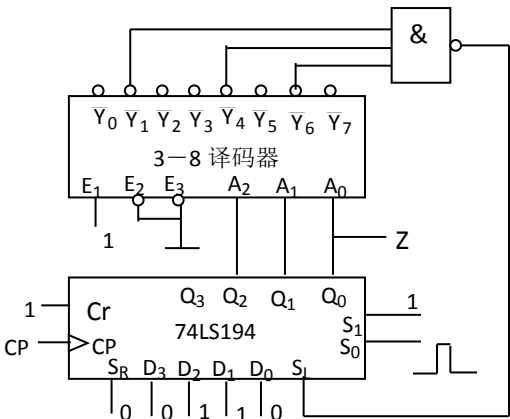
| 十进制数 | D C B A | 十进制数 | D C B A |
|------|---------|------|---------|
| 0    | 0 0 0 0 | 5    | 1 0 0 0 |
| 1    | 0 0 0 1 | 6    | 1 0 0 1 |
| 2    | 0 0 1 0 | 7    | 1 0 1 0 |
| 3    | 0 0 1 1 | 8    | 1 0 1 1 |
| 4    | 0 1 0 0 | 9    | 1 1 0 0 |

答案：  $J_3 = K_3 = Q_2$  ,  $J_2 = Q_1 Q_0$  ,  $J_1 = K_1 = Q_0$  ,  $J_0 = \overline{Q_2}$  ,  $K_2 = K_0 = 1$

5、由移位寄存器 74LS194 和 3—8 译码器组成的时序电路如附图所示。分析该电路。

(1)列出该时序电路的状态迁移表（设起始状态为  $Q_3Q_2Q_1Q_0=0110$ ）。

(2)指出该电路输出端 Z 产生什么序列。



〔双向移位寄存器〕74194 功能表

| CP | Cr | S <sub>1</sub> | S <sub>0</sub> | S <sub>R</sub> | S <sub>L</sub> | Q <sub>3</sub> | Q <sub>2</sub> | Q <sub>1</sub> | Q <sub>0</sub> |
|----|----|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| φ  | 0  | φ              | φ              | φ              | φ              | 0              | 0              | 0              | 0              |
| φ  | 1  | 0              | 0              | φ              | φ              | 保 持            |                |                |                |
| ↑  | 1  | 0              | 1              | ×              | φ              | ×              | Q <sub>3</sub> | Q <sub>2</sub> | Q <sub>1</sub> |
| ↑  | 1  | 1              | 0              | φ              | ×              | Q <sub>2</sub> | Q <sub>1</sub> | Q <sub>0</sub> | ×              |
| ↑  | 1  | 1              | 1              | φ              | φ              | D <sub>3</sub> | D <sub>2</sub> | D <sub>1</sub> | D <sub>0</sub> |



7、试用 JK 触发器和少量门设计一个时序电路。该电路能顺次产生 000→001→011→111→110→100→000 状态循环。

答案:  $J_2 = Q_1, K_2 = \overline{Q_1}$      $J_1 = Q_0, K_1 = \overline{Q_0}$      $J_0 = \overline{Q_2}, K_0 = Q_2$

8、试分析附图所示由 4 位双向移位寄存器 CT74LS194 及 8 选 1 数据选择器 CT74LS151 构成的电路。试画出存放器的状态转移图，给出 Z 的输出序列信号。

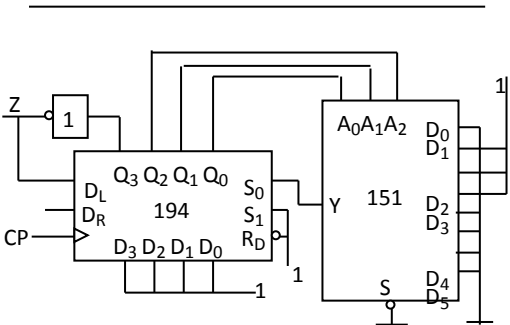
CT74LS151 输出函数

$$Y = \sum m_i D_i \qquad (i=0, 1, 2, \cdots, 7)$$

CT74LS194 功能表如下。

（双向移位寄存器）CT74LS194 功能表

| CP | R <sub>D</sub> | S <sub>1</sub> | S <sub>0</sub> | D <sub>R</sub> | D <sub>L</sub> | Q <sub>3</sub> | Q <sub>2</sub> | Q <sub>1</sub> | Q <sub>0</sub> |
|----|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
|    |                |                |                |                |                |                |                |                |                |



|            |   |        |        |          |          |          |       |       |          |
|------------|---|--------|--------|----------|----------|----------|-------|-------|----------|
| $\phi$     | 0 | $\phi$ | $\phi$ | $\phi$   | $\phi$   | 0        | 0     | 0     | 0        |
| $\phi$     | 1 | 0      | 0      | $\phi$   | $\phi$   | 保 持      |       |       |          |
| $\uparrow$ | 1 | 0      | 1      | $\times$ | $\phi$   | $\times$ | $Q_3$ | $Q_2$ | $Q_1$    |
| $\uparrow$ | 1 | 1      | 0      | $\phi$   | $\times$ | $Q_2$    | $Q_1$ | $Q_0$ | $\times$ |
| $\uparrow$ | 1 | 1      | 1      | $\phi$   | $\phi$   | $D_3$    | $D_2$ | $D_1$ | $D_0$    |

答案: 1111 (Y=D<sub>7</sub>=0 左移, S<sub>L</sub>=0) → 1110 (Y=D<sub>6</sub>=0 左移, S<sub>L</sub>=0) → 1100 (Y=D<sub>4</sub>=0 左移, S<sub>L</sub>=0) → 1000 (Y=D<sub>0</sub>=0 左移, S<sub>L</sub>=0) → 0000 (Y=D<sub>0</sub>=0 左移, S<sub>L</sub>=1) → 0001 (Y=D<sub>1</sub>=1 置数, S<sub>L</sub>=1) → 1111

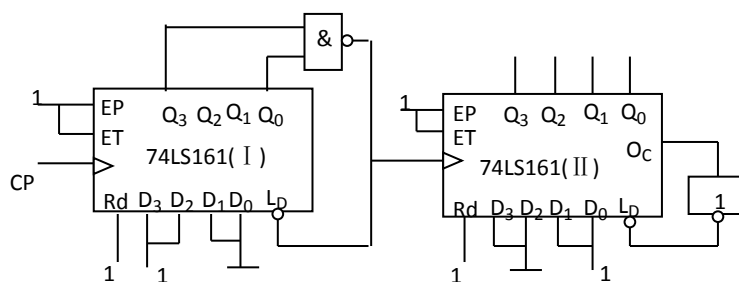
Z={000011}

是否应给出初态 S<sub>0</sub>=1?

9、试用 JK 触发器和少量门设计一个五进制递减同步计数器。写出设计过程并画出逻辑图。

$$J_2 = \overline{Q_1} \overline{Q_0}, K_2 = 1 \quad J_1 = Q_2, K_1 = \overline{Q_0} \quad J_0 = Q_2 + Q_1 = \overline{\overline{Q_2} \overline{Q_1}}, K_0 = 1$$

10、下列图所示电路, ①芯片 (I) 和 (II) 的计数模值各为多少? 级间采用了哪些连接方式? ②分别作出芯片 (I) 和 (II) 的状态表 (或状态图)。③如果该电路作为分频器使用, 那么芯片 (II) 的 O<sub>C</sub> 端输出脉冲和 CP 的分频比为多少?



答案：①②芯片〔 I 〕 1100 → 1101 → 1100 计数模值为 2

芯片〔 II 〕 0011 → 0100 → 0101 → 0110 → 0111→ 1000 → 1001 → 1010 → 1011 → 1100 → 1101 → 1110→ 1111 → 0011 计数模值为 13

③分频比为 2x13=26

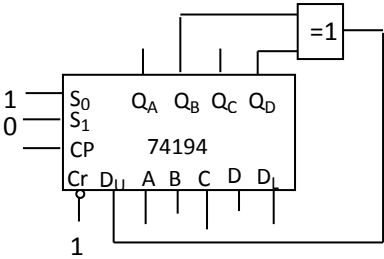
10、试用 JK 触发器设计六进制同步加法计数器。写出设计过程和鼓励方程，可以不画逻辑图。

答案：  $J_2 = Q_1Q_0$  ,  $K_2 = Q_0$  ;  $J_1 = \overline{Q_2}Q_0$  ,  $K_1 = Q_0$      $J_0 = K_0 = 1$

11、4 位双向移位寄存器 74194 功能表如下表所示。设初始状态为 0011，分析电路，写出状态转换表并画各 Q 端波形。

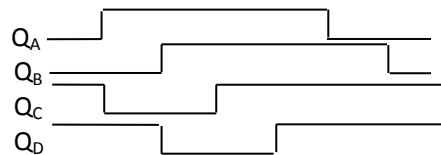
〔双向移位寄存器〕 CT74LS194 功能表

| CP         | R <sub>D</sub> | S <sub>1</sub> | S <sub>0</sub> | D <sub>R</sub> | D <sub>L</sub> | Q <sub>3</sub> | Q <sub>2</sub> | Q <sub>1</sub> | Q <sub>0</sub> |
|------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| $\phi$     | 0              | $\phi$         | $\phi$         | $\phi$         | $\phi$         | 0              | 0              | 0              | 0              |
| $\phi$     | 1              | 0              | 0              | $\phi$         | $\phi$         | 保 持            |                |                |                |
| $\uparrow$ | 1              | 0              | 1              | $\times$       | $\phi$         | $\times$       | Q <sub>3</sub> | Q <sub>2</sub> | Q <sub>1</sub> |

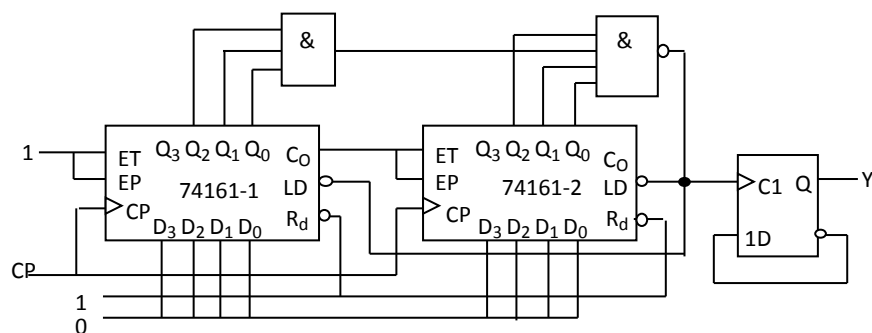


$\uparrow$  1 1 0  $\phi$   $\times$      $Q_2 Q_1 Q_0 \times$   
 $\uparrow$  1 1 1  $\phi$   $\phi$      $D_3 D_2 D_1 D_0$

答案:  $(Q_A Q_B Q_C Q_D) = 0011 \rightarrow 1001 \rightarrow 1100 \rightarrow 1110 \rightarrow 1111 \rightarrow 0111 \rightarrow 0011$



12、试分析下列图所示由 4 位同步二进制计数器构成的计数分频电路，（1）试分析 D 触发器输出 Y 与其时钟信号 C1 分频比；（2）画出 74161-2 组成的计数电路的状态转换图；（3）分析计算时钟信号 CP 与 Y 的分频比。



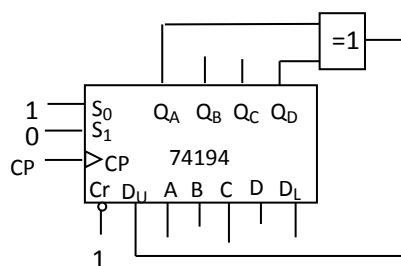
答案:

(1) Y 与 C1 2 分频

(2) 74161-2 的状态转换图  $(Q_3Q_2Q_1Q_0)=0000 \rightarrow 0001 \rightarrow 0010 \rightarrow 0011 \rightarrow 0100 \rightarrow 0101 \rightarrow 0110 \rightarrow 0111 \rightarrow 0000$

(3) 时钟信号 CP 与 Y 的分频比  $(16 \times 7 + 7) \times 2 = 119 \times 2 = 238$

13、4 位双向移位寄存器 74194 功能表如下表所示。设初始状态为 1001，分析电路，写出状态转换表并画各 Q 端波形。



答案:  $(Q_AQ_BQ_CQ_D)=1001 \rightarrow 0100 \rightarrow 0010 \rightarrow 0001 \rightarrow 1001$

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/085120100133011310>