

计算机组成原理\_华中科技大学中国大学 mooc 课后章节答案期末考试题库 2023 年

1. 访问 256KB 的存储空间，需要的地址线数最少为( ) 根？（只需要填阿拉伯数字）

参考答案：

18

2. 下列有关多周期数据通路和单周期数据通路比较的叙述中，正确的是（）  
（多选）

参考答案：

多周期中部分器件可以复用\_指令执行过程中，单周期处理器中有效的控制信号取值一直不变，而多周期处理器中的有效控制信号的值可能会发生改变\_一条指令执行过程中，单周期数据通路中的每个部件只能被使用一次，而在多周期中同一个部件可使用多次

3. 下面有关 Cache 的说法中正确的是（）

参考答案：

Cache 功能均由硬件实现，对程序员透明\_设置 Cache 的目的，是解决 CPU 和主存之间的速度匹配问题\_设置 Cache 的理论基础，是程序访问的局部性原理

4. 计算机的字长与下列哪项指标密切相关

参考答案：

运算精确度

5. 以下属于立即寻址特点的是（）多选)

参考答案：

取指令的同时也从内存中取回操作数\_操作数的大小受地址字段位数的限制\_该类型指令在执行阶段不需要访问内存

6. 某计算机按字节编址，采用大端方式存储信息。其中，某指令的一个操作数的机器数为 **ABCD 00FFH**，该操作数采用基址寻址方式，指令中形式地址（用补码表示）为 **FF00H**，当前基址寄存器的内容为 **C000 0000H**，则该操作数的 **LSB**(即该操作数的最低位 **FFH**)存放的地址是( ) (单选)

参考答案：  
**BFFF FF03H**

7. 下列寄存器中，对汇编语言程序员不透明的是 ( ) (单选)

参考答案：  
条件状态寄存器

8. 在单级中断系统中，CPU 一旦响应中断，则立即关闭 ( ) 标志，以防本次中断服务结束前同级的其他中断源产生另一次中断进行干扰。

参考答案：  
中断屏蔽

9. CPU 地址线数量与下列哪项指标密切相关

参考答案：  
内存容量

10. 下列关于计算机系统层次结构的描述中，正确的是

参考答案：  
指令集架构层是软、硬件间的接口\_不同层次面向不同用户，看到计算机的

属性不同\_低层用户对硬件的透明性比高层用户要低\_低层代码执行效率比高层代码执行效率高

11. 单地址指令中为了完成两个数的算术运算，除地址码指明的一个操作数外，另一个常需采用的寻址方式是( ) (单选)

参考答案：  
隐含寻址

12. 下列关于硬件与软件关系的描述中，正确的是

参考答案：  
软件能完成的功能及性能与硬件有关\_硬件的发展推动了软件的发展\_硬件是软件运行的基础\_软件的发展也推动硬件的发展

13. 8086CPU 对 I/O 接口的编址采用了 ( )。

参考答案：  
I/O 端口独立编址

14. 指令寄存器的位数取决于\_\_\_\_\_。(单选)

参考答案：  
指令字长

15. 关于 TLB 和 Cache,下面哪些说法中正确的是( )

参考答案：  
TLB 访问缺失(miss) 后，可能在 Cache 中直接找到页表内容\_TLB 和 Cache 中存的数据不同

16. 下列关于主存与 cache 地址映射方式的叙述中正确的是 ( )

参考答案:

在 Cache 容量相等条件下, 组相联方式的命中率比直接映射方式有更高的命中率

17. 不需要定时刷新的半导体存储器芯片是

参考答案:

SRAM\_Flash Memory\_EEPROM

18. 关于内存的下列说法中, 错误的是

参考答案:

内存的存取速度不能低于 CPU 速度, 否则会造成数据丢失\_某计算机内存容量为 8GB, 按字节编址, 那么它的地址总线为 33 位\_采用虚拟内存技术后程序可以在硬盘上直接运行

19. 在 32 位的机器上存放 0X12345678, 假定该存储单元的最低字节地址为 0X4000, 则在小端存储模式下存在在 0X4002 单元的内容是

参考答案:

0X34

20. 下列存储器类型中, 速度最快的是

参考答案:

SRAM

21. 计算机字长 32 位，主存容量为 128MB，按字编址，其寻址范围为

参考答案：  
0 ~ 32M-1

22. 移码表示法主要用于表示浮点数的（直接填汉字即可）

参考答案：  
阶码

23. 计算机内部的定点数大多用补码表示，下列关于补码特点的叙述中正确的是

参考答案：  
减法可用加法来实现\_零的表示唯一\_符号位可以和数值部分一起参加运算

24. 以下关于 ALU 的描述中，不正确的是

参考答案：  
只做加法与减法运算\_只做算术运算\_只做逻辑运算

25. 在计算机中，对于正数，其三种机器数右移后符号位均不变，但若右移时最低数位丢 1，可导致

参考答案：  
影响运算精度

26. 某计算机为定长指令字结构，采用扩展操作码编码方式，指令长度为 16 位，每个地址码占 4 位，若已设计三地址指令 15 条，二地址指令 8 条，一地址指令 127 条，则剩下的零地址指令最多有（ 条。只需要填阿拉伯数字）

参考答案：  
16

27. 某中断系统中，每抽取一个输入数据就要中断 CPU 一次，中断处理程序接收取样的数据，并将其保存到主存缓冲区内。该中断处理需要 X 秒。另一方面，缓冲区内每存储 N 个数据，主程序就将其取出进行处理，这种处理需要 Y 秒，因此该系统可以跟踪到每秒（ ）次中断请求。

参考答案：  
 $N / (NX + Y)$

28. 某计算机指令集中共有 A、B、C、D 四类指令，它们占指令系统的比例分别为 40%、20%、20%、20%，各类指令的 CPI 分别为 2、3、4、5；该机器的主频为 600MHZ，则该机的 CPI 为（保留到小数点后一位）

参考答案：  
3.2

29. 设机器字长为 16 位，定点表示时，数据位 15 位，符号位 1 位，则定点原码表示时能表示的最小负数为（填写十进制数，要带符号，且符号与数字间不能有空格）

参考答案：  
-32767

30. 在浮点运算器，阶码部件需要完成加、减、乘、除四种运算

参考答案：  
错误

31. 下列关于微程序和微指令的叙述中\_\_\_\_\_是正确的。(单选)

参考答案:

微程序控制器比硬连线控制器相对灵活

32. 若浮点数的尾数是用 5 位补码来表示的, 则下列尾数中规格化的尾数是

参考答案:

10000 和 01001

33. CPU 响应中断时, 进入“中断周期”, 采用硬件方法保护并更新程序计数器 PC 内容, 而不是由软件完成, 主要是为了( )。

参考答案:

能进入中断处理程序, 并能正确返回源程序\_提高中断响应的速度

34. 以下关于虚拟存储管理地址转换的叙述中错误的是( )

参考答案:

一般来说, 逻辑地址比物理地址的位数少

35. 下列关于指令执行流程控制信号同步的描述中, 正确的是( )(多选)

参考答案:

控制信号的同步方式可能不唯一\_同步控制方式会增加指令的 CPI\_同一时钟周期内允许有多个控制信号同时有效

36. 若浮点数用补码表示, 则判断运算结果是否为规格化数的方法是

参考答案:

数符与尾数小数点后第一位数字相异

37. 原码除法是指

参考答案:

操作数取绝对值相除, 符号位单独处理

38. 将一个十进制数-129 表示成补码时, 至少应采用多少位二进制数

参考答案:

9

39. 通道对 CPU 的请求形式是 ( )。

参考答案:

中断

40. 存放一个 24\*24 点阵汉字, 至少需要多少字节的存储空间 (只需要填写十进数)

参考答案:

72

41. 已知定点小数 $[X]_{补} = 1.X_1X_2X_3$ , 若要求  $X \leq -0.75$  则下列满足要求的是

参考答案:

$X_1X_2X_3 = 001$   $X_1X_2X_3 = 010$   $X_1X_2X_3 = 000$

42. 若浮点数的尾数是用 5 位补码来表示 (其中符号位 1 位), 则下列尾数中规格化的尾数是

参考答案：  
10000 和 01001

43. 两个字长 16 位的补码 0A2B 和 E16A,带符号扩展成 32 位后的结果分别

参考答案：  
00000A2B 和 FFFFE16A

44. 假设寄存器为 8 位，用补码形式存储机器数，包括一位符号位，那么十进制数 -25 在寄存器中的十六进制形式表示为

参考答案：  
E7H

45. 计算机字长 16 位，采用补码表示整数，下列关于其表示数据范围的描述中正确的是

参考答案：  
能表示最大正数是  $(2^{15}) - 1$  能表示的最小负数是  $-(2^{15})$  能表示的最小正数是 1 能表示的最大负数是 -1

46. 下列不属于控制器功能的是 ( ) (单选)

参考答案：  
算术与逻辑运算

47. 某十六进制浮点数 A3D00000 中最高 8 位是阶码 (含 1 位阶符)，尾数是最低 24 位 (含 1 位数符)，若阶码和尾数均采用补码，则该浮点数的十进制真值是

48. 设  $x$  为整数， $x$  的真值为 25，以下选项与  $x$  相等的有

参考答案：

反码二进制串为 011001 的数\_补码二进制串为 011001 的数\_原码二进制串为 011001 的数

49. 采用补码数据表示的 ALU 中采用双符号位判断溢出时，直接使用被加数和加数补码的符号位进行判断

参考答案：

错误

50. 计算机主存容量 8MB，分为 4096 个主存块，Cache 数据区容量为 64KB，若 Cache 采用直接映射方式，则 Cache 的总行数为(只需要填写阿拉伯数字)

参考答案：

32

51. 若某程序编译后生成的目标代码由 A、B、C、D 四类指令组成，它们在程序中所占比例分别为 20%、40%、20%、20%。已知 A、B、C、D 四类指令的 CPI 分别为 1、2、2、2。现需要对程序进行编译优化，优化后的程序中 A 类指令条数减少了一半，而其它指令数量未发生变化。假设运行该程序的计算机 CPU 主频为 500MHZ。优化后程序的 MIPS 为（保留到小数点后一位）

参考答案：

264.7

“中断”的叙述，正确的是（ ）。

参考答案：

中断方式一般适用于随机出现的服务 响应中断时暂停运行当前程序，自动转移到中断服务程序\_为了保证中断服务程序执行完毕以后，能正确返回到被中断的断点继续执行程序，必须进行现场保存操作

53. DRAM比 SRAM慢，可能的原因包括

参考答案：

DRAM 存储体行列地址线复用\_DRAM读之前需要预充电\_DRAM存储单元采用了双译码结构\_DRAM需要刷新

54. 下列属于衡量存储器技术指标的是

参考答案：

存储器带宽\_存储周期\_存取时间\_存储容量

55. 假定指令地址码给出的是操作数所在的寄存器的编号，则该操作数采用的寻址方式是（ ）单选)

参考答案：

寄存器寻址

56. 下列关于 RAM和 ROM的叙述中，正确的是

参考答案：

RAM是易失性存储器，ROM是非失性存储器\_RAM和ROM都采用随机存取的方式进行访问

寄存器编号为 8，8 号寄存器的内容为 1200H，地址 1200H 中的内容为 12FCH，地址 12FCH 中的内容为 3888H，地址 3888H 中的内容为 88F9H。则该操作数为( ) 单选)

参考答案:

58. 假设某条指令的一个操作数采用寄存器间接寻址方式，假定指令中给出的寄存器编号为 8，8 号寄存器的内容为 1200H，地址 1200H 中的内容为 12FCH，地址 12FCH 中的内容为 3888H，地址 3888H 中的内容为 88F9H。则该操作数的有效地址为( ) 单选)

参考答案:  
1200H

59. 下列寻址方式中，有利于缩短指令地址码长度的是 ( ) ( 单选)

参考答案:  
隐含寻址

60. 指令采用跳跃寻址方式的主要作用是 ( ) 单选)

参考答案:  
实现程序的有条件、无条件转移

61. 寄存器间接寻址方式中，操作数存放在 ( ) 中 ( 单选)

参考答案:  
主存

) (单选)

参考答案:

缩短指令长度, 扩大寻址空间, 提高编程灵活性

63. 程序控制类指令的功能是 ( ) (单选)

参考答案:

改变程序执行的顺序

64. 相对于微程序控制器, 硬布线控制器的特点是 ( ) (单选)

参考答案:

指令执行速度快, 指令功能的修改和扩展难

65. 以下四种类型指令中, 执行时间最长的是 ( ) (单选)

参考答案:

型指令

66. 某计算机字长 32 位, 下列地址属性中属于按双字长边界对齐的是

参考答案:

存储器地址线低三位全部为 0

67. 已知  $A=0.1011, B=-0.0101$ , 则  $[A+B]$  补为

参考答案:

0.0110

符号位，均需要设置\_\_，它一般用异或门来实现

参考答案：  
溢出判断电路

69. 动态存储器刷新以（）为单位进行

参考答案：  
行

70. 用若干片 2K'4 位的存储芯片组成一个 8K'8 位的存储器，则地址 0B1FH 所在的芯片在全局的最大地址是

参考答案：

71. 计算机系统中的存贮器系统是指

参考答案：  
Cache、主存贮器和外存贮器

72. 假定用若干块 4K \*4 位的存储芯片组成一个 8K\*8 位的存储器，则地址 0B1F 所在芯片的最小地址是

参考答案：  
0000H

73. 浮点数加减运算过程一般包括对阶、尾数运算、规格化、舍入和判溢出等步骤。设浮点数的阶码和尾数均采用补码表示，且位数分别为 5 位和 7 位（均包含 2 位符号位）。若有两个数  $X = 2^7 \cdot 29/32$ ,  $Y = 2^5 \cdot 5/8$ ，则用浮

的最终结果是

参考答案:

溢出

74. 在定点二进制运算器中，减法运算一般通过\_\_\_\_\_来实现

参考答案:

补码运算的二进制加法器

75. 单符号位补码表示的两个同号数相加或异号数相减时，所得结果的符号位 SF 和进位标志 CF 进行 ( ) 运算为 1 时，表示运算的结果产生溢出

参考答案:

异或

76. 某 SRAM 芯片，存储容量为  $64K \times 16$  位，该芯片的地址线 and 数据线数目分别为

参考答案:

16, 16

77. 字位结构为  $256K \times 4$  位 SRAM 存储芯片，其地址引脚与数据引脚之和为

参考答案:

22

78. 字长 8 位的某二进制补码整数为 11011010，则该数的标准移码是

参考答案:

01011010

79. 十进制数 5 对应的 32 位 IEEE754 格式的机器数为 ( ) H (采用十六进制表示,填写答案时不需要写最后的 H)

参考答案:  
40A00000

80. 如果机器采用中断方式进行输入和输出,发生中断请求条件的是 ( )。

参考答案:  
一次 DMA 操作结束\_机器内部发生故障\_一次 I/O 操作结束

81. 描述 PCI 总线中基本概念正确的句子是 ( )。

参考答案:  
PCI 总线体系中有三种桥,它们都是 PCI 设备\_HOST 总线不仅连接主存,还可以连接多个 CPU\_桥的作用可使所有的存取都按 CPU 的需要出现在总线上

82. 设机器数字长 8 位(含 1 位符号位),若机器数 DAH 为补码,分别对其进行算术左移一位和算术右移一位,其结果分别为

参考答案:  
B4H, EDH

83. 以下各机器数中,引入\_\_数据表示可消除减法操作

参考答案:  
补码

84. 某 IEEE754 格式 32 位浮点数，若其对应的十六进制代码为 ABE00000，则浮点数的真值为

参考答案：  
 $-1.75 \times 2^{-40}$

85. 一台计算机对  $n$  个数据源进行分时采集，送入主存，然后分时处理。采集数据时，最好的方案是使用（ ）。

参考答案：  
 $n$  个指针的  $n$  个缓冲区

86. 周期挪用方式常用于（ ）方式的输入/输出中。

参考答案：  
DMA

87. 为了便于实现多级中断，保存现场信息最有效的办法是采用（ ）。

参考答案：  
堆栈

88. 中断向量地址是（ ）。

参考答案：  
中断服务例行程序入口地址的指示器

89. 采用 DMA 方式传送数据时，每传送一个数据就要用一个（ ）时间。

参考答案：  
存储周期

90. 下面是有关 MIPS 架构的 lw/sw 指令数据通路设计的叙述正确的是 ( ) (多选)

参考答案:

在 lw/sw 指令数据通路中, ALU 的控制信号一定为“add”(即 ALU 做加法)  
\_数据寄存器的“写使能”信号在 lw 指令执行时为“0,”在 sw 指令执行时为  
“1”寄存器堆的“写使能”信号在 lw 指令执行时为“1,”在 sw 指令执行时为  
“0”在 lw/sw 指令数据通路中, 一定有一个符号扩展部件用于偏移量的扩展

91. 下面是有关 MIPS 架构的 R-型指令数据通路设计的叙述正确的是 ( ) (多选)

参考答案:

执行 R-型指令时, 通用寄存器堆的“写使能”控制信号一定为“1”在 R-型指  
令数据通路中, 一定存在一条路径使 ALU 输出被送到某个寄存器\_在 R-型  
指令数据通路中, 一定有一个 ALU 用于对寄存器读出数据进行运算\_在 R-  
型指令数据通路中, 一定会有一个具有读口和写口的通用寄存器组

92. 下列关于取指阶段指令流程的描述中, 正确的是 ( ) (多选)

参考答案:

不同 PC 增量方式影响取指流程\_取指流程包含取指和 PC 增量流程\_CPU 内  
总线结构影响取指流程

93. 下列有关数据通路的叙述中, 正确的是 ( ) (多选)

参考答案:

ALU 属于操作元件, 用于执行各类算术和逻辑运算\_数据通路由若干操作元  
件和状态元件连接而成\_数据通路执行的功能由控制部件送出的控制信号选  
择控制

94. 存储器中地址号分别为 1000#、1001#、1002#、1003 的 4 个连续存储单元，分别保存的字节数据是 1A、2B、3C、4D，如果数据字长为 32 位，存储器采用的是小端对齐模式，则这 4 个存储单元存储的数据值应被解析为

参考答案：  
4D3C2B1A

95. 在控制器的控制方式中，机器周期内的时钟周期个数可以不相同，这种控制方式属于\_\_\_\_\_。（单选）

参考答案：  
异步控制

96.  $2^{100} \bmod 7 =$

参考答案：  
2

97. 存储字长是指

参考答案：  
存放在一个存储单元中的二进制位数

98. 主存储器和 CPU 之间增加高速缓冲存储器（Cache）的目的是

参考答案：  
提高存储系统访问速度

99. CPU可直接访问的存储器是

参考答案：  
主存

100. 32 位处理器的最大虚拟地址空间为

参考答案：  
4G

101. 下列有关取指令操作部件的叙述中，正确的是（）（多选）

参考答案：  
PC 在单周期数据通路中不需要“写使能”控制信号\_取指令操作的延时主要由存储器的取数时间决定\_取指令操作可以和下条指令地址的计算操作同时进行

102. 某型 MIPS32 指令架构的单周期 CPU，其数据通路结构如下图【图片】执行指令 `sub rd, rs, rt` 时，应由控制器产生的控制信号 `PCSrc`、`regDst`、`aluSrc`、`memtoReg`、`RegWrite` 分别是（）单选)

参考答案：  
0、1、0、0、1

103. 在虚存、内存之间进行地址变换时，功能部件（）将地址从虚拟（逻辑）地址空间映射到物理地址空间

参考答案：  
MMU

104. 在程序执行过程中, Cache 与主存的地址映象是由

参考答案:  
硬件自动完成

105. 某计算机的存储系统由 cache 和主存组成。某程序执行过程共访存 2000 次, 其中访问 cache 缺失(未命中) 100 次, 则该程序执行过程中 Cache 的命中率为

参考答案:  
95%

106. 在 Cache 的地址映射中, 若主存中的任意一块均可映射到 Cache 内任意一行的位置上, 则这种映射方法称为

参考答案:  
全相联映射

107. 关于奇偶校验的下列描述中, 错误的是

参考答案:  
可纠正 1 位错误\_检测得到的无错结论可靠

108. 在 32 位操作系统中, 下列类型不占用 8 个字节的是

参考答案:  
unsigned int \_char \_short int

109. 采用虚拟存储器的主要目的是

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/135041134120011040>