

(19) 中华人民共和国国家知识产权局



(12) 发明专利说明书

(10) 申请公布号 CN 110265029 A

(43) 申请公布日 2019.09.20

---

(21) 申请号 CN201910544209.7

(22) 申请日 2019.06.21

(71) 申请人 百度在线网络技术(北京)有限公司

地址 100085 北京市海淀区上地十街10号百度大厦三层

(72) 发明人 严小平 田超

(74) 专利代理机构 北京清亦华知识产权代理事务所(普通合伙)

代理人 宋合成

(51) Int. CI

权利要求说明书 说明书 幅图

---

(54) 发明名称

语音芯片和电子设备

(57) 摘要

本申请提出一种语音芯片和电子设备，其中，语音芯片包括：外设接口，外设接口与语音接收器相连，用于接收语音信号；与外设接口相连的总线矩阵；与总线矩阵相连的第一处理器，用于根据语音信号判断语音信号之中是否具有唤醒词；与总线矩阵相连的第二处理器，用于对语音信号进行信号降噪和语音识别；与总线

矩阵相连的存储器阵列。由此，可以降低语音芯片的成本和功耗。

## 法律状态

法律状态公告日

法律状态信息

法律状态

2023-09-15

发明专利申请公布后的驳回  
IPC(主分类):G10L15/26 专利申请号:2019105442097 申请公布日:20190920

发明专利申请公布后的驳回

# 权利要求说明书

1.一种语音芯片,其特征在于,包括:

外设接口,所述外设接口与语音接收器相连,用于接收语音信号;

与所述外设接口相连的总线矩阵;

与所述总线矩阵相连的第一处理器,用于根据语音信号判断所述语音信号之中是否具有唤醒词;

与所述总线矩阵相连的第二处理器,用于对所述语音信号进行信号降噪和语音识别;

与所述总线矩阵相连的存储器阵列。

2.如权利要求 1 所述的语音芯片,其特征在于,

所述第一处理器在判断具有所述唤醒词时启动所述第二处理器进行信号降噪和语音识别,并在所述第二处理器启动之后进入休眠状态。

3.如权利要求 1 所述的语音芯片,其特征在于,所述存储器阵列包括:

系统只读存储器 ROM, 用于存储系统信息;

第一静态随机存取存储器 SRAM, 用于存储唤醒模型数据;

第二 SRAM, 用于存储运算数据。

4.如权利要求 3 所述的语音芯片,其特征在于,其中,所述第一 SRAM 和所述第二 SRAM 分别具有多个 SRAM 单元,所述存储器阵列还包括:

对所述多个 SRAM 单元分别进行时钟控制和电源控制的处理器,其中,在所述第一处理器工作时,控制所述第一 SRAM 中相应的 SRAM 单元工作,其他 SRAM 单元不工作,以及在所述第二处理器工作时,控制所述第二 SRAM 中相应的 SRAM 单元工作,其他 SRAM 单元不工作。

5.如权利要求 3 所述的语音芯片,其特征在于,所述第一 SRAM 和第二 SRAM 包括:

第一独享区,所述第一独享区由所述第一处理器进行存储;

第二独享区,所述第二独享区由所述第二处理器进行存储;

共享区,所述共享区由所述第一处理器和第二处理器进行存储。

6.如权利要求 5 所述的语音芯片,其特征在于,所述第一独享区和所述第二独享区具有可缓存区。

- 7.如权利要求 5 所述的语音芯片,其特征在于,所述共享区具有非可缓存区。
- 8.如权利要求 1 所述的语音芯片,其特征在于,所述第一处理器和所述第二处理器为数字信号处理器 DSP 。
- 9.如权利要求 1 所述的语音芯片,其特征在于,所述第一处理器和所述第二处理器通过先进可扩展接口 AXI 接口与所述总线矩阵相连,所述总线矩阵通过 AXI/高级高性能总线 AHB 转换器与 AHB 总线相连,所述总线矩阵通过 AXI/先进外围总线 APB 转换器与 APB 总线相连,其中,所述 APB 总线与外设相连。
- 10.如权利要求 1 所述的语音芯片,其特征在于,还包括:  
时钟复位单元,所述时钟复位单元与所述总线矩阵相连,用于对所述总线矩阵、所述第一处理器、所述第二处理器和所述存储器阵列的时钟和复位进行控制;其中,所述时钟复位单元通过 AXI/APB 转换器与所述总线矩阵相连。
- 11.一种电子设备,其特征在于,包括:  
麦克风;  
与所述麦克风相连的如权利要求 1-10任一项所述的语音芯片。

# 说明书

<p>技术领域

本申请涉及语音处理技术领域,尤其涉及一种语音芯片和电子设备。

背景技术

目前,完成语音唤醒和语音信号处理功能的语音芯片,通常采用以下几种架构:

第一种,采用多核 ARM 架构,例如,晶晨公司的 A113X 芯片,整体采用 64 位架构 ARM Cortex A534 核,片外采用 DDR4 的外存储;

第二种,采用单核 DSP 架构,例如 ADI 公司的 ADADN8080 芯片,采用单核 DSP 架构,单片 L22MB 存储;

第三种,采用 3DSP 核架构,例如 AKM 公司的 ak7707 芯片,采用 1xHIFI2DSP+2xAKMDSP 系统主架构,片内存储。

然而,第一种方式,在语音信号处理方面,在同等频率下,整体性能和效果不如 DSP 优势明显,采用外部 DDR 存储,其功耗以及成本明显较高;第二种方式,需要独立完成唤醒+信号的运算处理,语音通道数量增加,从而降低每个通道处理运算能力,影响信号处理质量,另外,由于工作频率偏高,采用单片 L2SRAM 缓存,不利整体管理和功耗降低;第三种方式,采用不同类型的 DSP 核,需要支持两套开发系统,不利于软件管理和优化,同时芯片整体成本也会增加。

发明内容

本申请提出一种语音芯片和电子设备,用于解决现有技术中语音芯片的成本和功耗

较高的技术问题。

本申请第一方面实施例提出了一种语音芯片,包括:

外设接口,所述外设接口与语音接收器相连,用于接收语音信号;

与所述外设接口相连的总线矩阵;

与所述总线矩阵相连的第一处理器,用于根据语音信号判断所述语音信号之中是否具有唤醒词;

与所述总线矩阵相连的第二处理器,用于对所述语音信号进行信号降噪和语音识别;

与所述总线矩阵相连的存储器阵列。

本申请实施例的语音芯片,通过外设接口与语音接收器相连,接收语音信号,之后,由第一处理器通过总线矩阵与外设接口相连获取语音信号,并判断语音信号之中是否具有唤醒词,并通过第二处理器对语音信号进行信号降噪和语音识别,其中,第二处理器通过总线矩阵与外设接口相连。本申请中,第一处理器和第二处理器可以分阶段工作,从而当其中一个处理器处于工作状态时,可以控制另一个处理器处于休眠状态,由此,可以实现自动调整第一处理器和第二处理器的状态来降低语音芯片的功耗,从而实现在不同任务阶段,自由实现对第一处理器和第二处理器进行独立掉电、降频、clockgating等不同功耗模式的节电。同时,本申请的语音芯片,相较于现有技术中的语音芯片,可以去掉usb/pcie/mmc/nandflash等常规模块,根据存储器阵列的最低要求,可以在不影响功能和性能的情况下,采用最小配置去掉冗余设计,极大的降低语音芯片的面积,节省语音芯片的整体成本。

本申请第二方面实施例提出了一种电子设备,包括:

麦克风;

与所述麦克风相连的如本申请第一方面实施例提出的语音芯片。

本申请附加的方面和优点将在下面的描述中部分给出,部分将从下面的描述中变得明显,或通过本申请的实践了解到。

附图说明

本申请上述的和/或附加的方面和优点从下面结合附图对实施例的描述中将变得明显和容易理解,其中:

图 1 为本申请实施例一所提供的语音芯片的结构示意图;

图 2 为本申请实施例二所提供的语音芯片的结构示意图;

图 3 为本申请实施例三所提供的语音芯片的结构示意图;

图 4 为本申请实施例四所提供的电子设备的结构示意图;

图 5 示出了适于用来实现本申请实施方式的示例性电子设备的框图。

具体实施方式

下面详细描述本申请的实施例,实施例的示例在附图中示出,其中自始至终相同或类似的标号表示相同或类似的元件或具有相同或类似功能的元件。下面通过参考附图描述的实施例是示例性的,旨在用于解释本申请,而不能理解为对本申请的限制。

本申请根据语音唤醒和语音信号处理的特点,例如先唤醒后处理、唤醒算法和处理

算法的不同,提出一种语音芯片,能够更好地提高唤醒质量以及语音信号识别的质量,达到更好的识别率和交互体验,同时,解决现有技术中芯片成本和功耗较高的技术问题。

本申请实施例的语音芯片,通过外设接口与语音接收器相连,接收语音信号,之后,由第一处理器通过总线矩阵与外设接口相连获取语音信号,并判断语音信号之中是否具有唤醒词,并通过第二处理器对语音信号进行信号降噪和语音识别,其中,第二处理器通过总线矩阵与外设接口相连。本申请中,第一处理器和第二处理器可以分阶段工作,从而当其中一个处理器处于工作状态时,可以控制另一个处理器处于休眠状态,由此,可以实现自动调整第一处理器和第二处理器的状态来降低语音芯片的功耗,从而实现在不同任务阶段,自由实现对第一处理器和第二处理器进行独立掉电、降频、clockgating等不同功耗模式的节电。同时,本申请的语音芯片,相较于现有技术中的语音芯片,芯片设计软件定义,根据现有语音算法特点选取合理资源特殊定制,特别是内存 memory 大小等,同时可以去掉 usb/pcie/mmc/nandflash 等常规模块,根据存储器阵列的最低要求,可以在不影响功能和性能的情况下,采用最小配置去掉冗余设计,极大的降低语音芯片的面积,节省语音芯片的整体成本。

下面参考附图描述本申请实施例的语音芯片和电子设备。

图 1 为本申请实施例一所提供的语音芯片的结构示意图。

本申请实施例的语音芯片,可以应用于任一电子设备中,以使该电子设备执行语音唤醒、语音处理、语音识别等功能。

其中,电子设备可以为个人电脑(Personal Computer,简称 PC)、云端设备、移动设备、智能音箱等,移动设备例如可以为手机、平板电脑、个人数字助理、穿戴式设备、车载设备等具有各种操作系统、触摸屏和或显示屏的硬件设备。



如图 1 所示,该语音芯片 100 可以包括:外设接口 10,外设接口 10 与语音接收器相连,用于接收语音信号;与外设接口 10 相连的总线矩阵 20;与总线矩阵 20 相连的第一处理器 31,用于根据语音信号判断语音信号之中是否具有唤醒词;与总线矩阵 20 相连的第二处理器 32,用于对语音信号进行信号降噪和语音识别;与总线矩阵 20 相连的存储器阵列 40。

本申请实施例中,语音接收器用于采集或者接收语音信号,例如,语音接收器可以为具有语音采集功能的麦克风,或者,语音接收器还可以为音频加速模块,比如外设音频 (AUDIO) 模块,本申请对此并不作限制。

其中,麦克风的个数可以为一个,也可以为多个,比如为麦克风组,本申请对此并不做限制。例如,为了提升语音信号的信号质量,从而提升后续语音识别的准确性,麦克风组可以包括两个麦克风,其中,一个麦克风可以采集用户输入的语音数据,另一个麦克风可以采集噪声数据。举例而言,一个麦克风可以设置在电子设备的正面,主要用于采集用户输入的语音数据,本领域技术人员可以理解的是,该麦克风除了正常采集用户的语音数据,还可能会有小部分的环境噪声;另一个麦克风可以设置在电子设备的背面,主要用于采集噪声数据,本领域技术人员可以理解的是,该噪声数据中也可能会包含小部分的用户输入的语音数据。麦克风组可以将语音数据和噪声数据进行相减并放大,得到语音信号。由此,采集的语音信号是通过降噪处理后得到的语音信号,可以提升语音信号的信号质量,从而后续在进行语音识别时,可以提升识别结果的准确性。

本申请实施例中,语音芯片 100 可以采用双处理器异步松耦合独立结构,分工完成唤醒和信号处理任务,即语音芯片 100 包括两个独立的异步双核处理器,分别为第一处理器 31 和第二处理器 32,通过该第一处理器 31 完成唤醒任务,通过第二处理器 32 完成信号处理任务。

需要说明的是,术语“第一”、“第二”仅用于描述目的,而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此,限定有“第一”、“第二”的特

征可以明示或者隐含地包括至少一个该特征。

即申请中,语音芯片 100 包括两个处理器,其中一个用于完成唤醒任务,另一个用于完成信号处理任务。由此,两个处理器可以分阶段工作,从而当其中一个处理器处于工作状态时,可以控制另一个处理器处于休眠状态,可以实现自动调整第一处理器 31 和第二处理器 32 的状态来降低语音芯片的功耗,从而实现在不同任务阶段,自由实现对第一处理器 31 和第二处理器 32 进行独立掉电、降频、门控时钟(clockgating)等不同功耗模式的节电。

例如,当第一处理器 31 处于工作状态时,可以控制第二处理器 32 处于休眠状态,当第二处理器 32 处于工作状态时,可以控制第一处理器处于工作状态。也就是说,本申请中,第一处理器 31 和第二处理器 32 可以采用独立分工和控制,第一处理器 31 在检测到语音信号之中包含唤醒词之前,第二处理器 32 可以不工作,即第二处理器可以处于休眠状态,当第一处理器 31 在检测到语音信号之中包含唤醒词时,可以启动第二处理器 32 进行信号降噪和语音识别,当第二处理器 32 工作时,第一处理器 31 也可以进入休眠状态。

本申请实施例中,第一处理器 31 可以根据语音信号,判断该语音信号之中是否具有唤醒词,若是,则唤醒电子设备,若否,则不唤醒电子设备。举例而言,当电子设备为智能音箱时,用户输入的语音信号中包含“小度小度”则确定语音信号之中具有唤醒词,此时,可以对智能音箱进行唤醒。其中,唤醒词可以为电子设备的内置程序预先设置的,或者,为了满足用户的个性化需求,还可以由用户根据自身需求进行设置,本申请对此并不作限制。

当第一处理器 31 判断语音信号之中具有唤醒词时,可以启动第二处理器 32 对语音信号进行信号处理(例如放大、降噪、回音抵消、语音方位识别等处理)和语音识别。并且,在第二处理器 32 启动后,第一处理器 31 可以进入休眠状态,以降低语音芯片的功耗。

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/218125072020007002>