

单片机函数波形发生器课程设 计

东北石油大学

课程设计

课 程	单片机课程设计
题 目	函数波形发生器设计
院 系	电气信息工程学院测控系
专业班级	测控技术与仪器 11—1
学生姓名	任建伟
学生学号	110601240123
指导教师	路敬祎 张岩

2014 年 7 月 8 日

东北石油大学课程设计任务书

课程 单片机课程设计

题目 函数波形发生器设计

专业 测控技术与仪器 姓名 任建伟 学号 110601240123

一、任务

设计一款基于 AT89C51 单片机的函数波形发生器。

二、设计要求

要求：利用 D/A 芯片产生峰峰值为 5V 的锯齿波、三角波、梯形波、正弦波和方波。

控制功能：使用 5 个拨动开关进行功能切换。当 K0 接高电平时输出锯齿波；当 K1 接高电平输出梯形波；当 K2 接高电平输出三角波；K3 接高电平输出正弦波；K4 接高电平输出方波。

使用的主要元器件：8031、6MHz 的晶振、74LS373、74LS138、2764、DAC0832、LM324、拨动开关 K0、K1、K2、K3、K4 等。

输出波形的验证方法：使用示波器测量输出波形。

三、参考资料

- [1] 陈志旺, 李亮. 51 单片机快速上手. 机械工业出版社.
- [2] 薛定宇. 控制系统计算及辅助设计——MATLAB 语言与应用 (第 2 版). 清华大学出版社.
- [3] 邹虹. 单片机波形发生器的设计. 重庆邮电学院学报.
- [4] 毅刚, 彭喜元. 单片机原理与应用设计. 电子工业出版社.
- [5] 杨素行. 模拟电子技术基础简明教程 (第三版) [M]. 北京: 高等教育出版社, 2006.
- [6] Altium Designer 原理图与 PCB 设计 [M]. 北京: 电子工业出版社 2009.

完成期限 2014.6.30 至 2014.7.9

指导教师 路敬祎 张岩

专业负责人 曹广华

2014 年 6 月 30 日

目录

第一章 绪论	1
1.1 课题背景	1
1.2 本系统研究的国内外现状	2
1.3 本文主要研究内容和工作	2
第二章 方案论证	3
2.1 方案一 纯硬件设计法	3
2.2 方案二纯软件设计法	3
2.3 方案三 软硬件结合法	4
第三章 系统硬件设计	5
3.1 内部结构概述	5
3.2 P0~P3 口结构及功能	5
3.3 时钟电路和复位电路	6
3.4 系统硬件总体设计	8
3.5 DAC0832 的引脚及功能	8
3.6 74LS373 的引脚及功能	9
3.7 系统硬件原理	10
第四章 系统的软件设计	11
4.1 主程序流程图	11
4.2 波形的产生	12
第五章 系统调试与仿真结果	14
5.1 系统调试	14
5.2 仿真结果	14
结论	15
参考文献	16
附录一 程序	17
附录二 仿真效果图	22

第一章 绪论

1.1 课题背景

波形发生器是能够产生大量的标准信号和用户定义信号，并保证高精度、高稳定性、可重复性和易操作性的电子仪器。函数波形发生器具有连续的相位变换、和频率稳定性等优点，不仅可以模拟各种复杂信号，还可对频率、幅值、相移、波形进行动态、及时的控制，并能够与其它仪器进行通讯，组成自动测试系统，因此被广泛用于自动控制系统、震动激励、通讯和仪器仪表领域。

在 70 年代前，信号发生器主要有两类：正弦波和脉冲波，而函数发生器介于两类之间，能够提供正弦波、余弦波、方波、三角波、上弦波等几种常用标准波形，产生其它波形时需要采用较复杂的电路和机电结合的方法。这个时期的波形发生器多采用模拟电子技术，而且模拟器件构成的电路存在着尺寸大、价格贵、功耗大等缺点，并且要产生较为复杂的信号波形，则电路结构非常复杂。同时，主要表现为两个突出问题，一是通过电位器的调节来实现输出频率的调节，因此很难将频率调到某一固定值；二是脉冲的占空比不可调节。

在 70 年代后，微处理器的出现，可以利用处理器、A/D 和 D/A，硬件和软件使波形发生器的功能扩大，产生更加复杂的波形。这时期的波形发生器多以软件为主，实质是采用微处理器对 DAC 的程序控制，就可以得到各种简单波形。

90 年代末，出现几种真正高性能、高价格的函数发生器、但是 HP 公司推出了型号为 HP770S 的信号模拟装置系统，它由 HP8770A 任意波形数字化和 HP1776A 波形发生软件组成。HP8770A 实际上也只能产生 8 中波形，而且价格昂贵。不久以后，Analogic 公司推出了型号为 Data-2020 的多波形合成器，Lecroy 公司生产的型号为 9100 的任意波形发生器等。

到了二十一世纪，随着集成电路技术的高速发展，出现了多种工作频率可过 GHz 的 DDS 芯片，同时也推动了函数波形发生器的发展，2003 年，Agilent 的产品 33220A 能够产生 17 种波形，最高频率可达到 20M，2005 年的产品 N6030A 能够产生高达 500MHz 的频率，采样的频率可达 1.25GHz。由上面的产品可以看出，函数波形发生器发展很快近几年来，国际上波形发生器技术发展主要体现在以下几个方面：

(1) 过去由于频率很低应用的范围比较狭小，输出波形频率的提高，使得波形发生器能应用于越来越广的领域。波形发生器软件的开发正使波形数据的输入变得更加方便和容易。波形发生器通常允许用一系列的点、直线和固定的函数段把波形数据存入存储器。同时可以利用一种强有力的数学方程输入方式，复杂的波形可以由几个比较简单的公式复合成 $v=f(t)$

形式的波形方程的数学表达式产生。从而促进了函数波形发生器向任意波形发生器的发展，各种计算机语言的飞速发展也对任意波形发生器软件技术起到了推动作用。目前可以利用可视化编程语言（如 Visual Basic , Visual C 等等）编写任意波形发生器的软面板这样允许从计算机显示屏上输入任意波形，来实现波形的输入。

(2)与 VXI 资源结合。目前，波形发生器由独立的台式仪器和适用于个人计算机的插卡以及新近开发的 VXI 模块。由于 VXI 总线的逐渐成熟和对测量仪器的高要求，在很多领域需要使用 VXI 系统测量产生复杂的波形，VXI 的系统资源提供了明显的优越性，但由于开发 VXI 模块的周期长，而且需要专门的 VXI 机箱的配套使用，使得波形发生器 VXI 模块仅限于航空、军事及国防等大型领域。在民用方面，VXI 模块远远不如台式仪器更为方便。

(3)随着信息技术蓬勃发展，台式仪器在走了一段下坡路之后，又重新繁荣起来。不过现在新的台式仪器的形态，和几年前的已有很大的不同。这些新一代台式仪器具有多种特性，可以执行多种功能。而且外形尺寸与价格，都比过去的类似产品减少了一半。

1.2 本系统研究的国内外现状

早在 1978 年，由美国 Wavetek 公司和日本东亚电波工业公司公布了最高取样频率为 5MHz，可以形成 256 点（存储长度）波形数据，垂直分辨率为 8bit，主要用于振动、医疗、材料等领域的第一代高性能信号源，经过将近 30 年的发展，伴随着电子元器件、电路、及生产设备的高速化、高集成化，波形发生器的性能有了飞速的提高，变得操作越来越简单而输出波形的能力越来越强。波形操作方法的优劣，是由波形发生器控制软件质量保证的，编辑功能增加得越多，波形形成的操作性越好。

1.3 本文主要研究内容和工作

近年来，波形发生器在各种领域中得到越来越广泛的应用。本系统主要通过研究 51 单片机的功能，外加 D/A 转换器等其它器件，进行硬件设计和软件编程，完成锯齿波、梯形波、三角波、方波和正弦波共五种波形的形成。波形频率的变化由程序来控制，即通过改变定时器的初值来改变输出波形相邻两点的的时间间隔，从而实现波形频率的改变。

第二章 方案论证

2.1 方案一 纯硬件设计法

波形发生器设计的纯硬件法早期，波形发生器的设计主要是采用运算放大器加分立元件来实现。实现的波形比较单一，主要为正弦波、方波和三角波。工作原理也相对简单：首先是产生正弦波，然后通过波形变换(正弦波通过比较器产生方波，方波经过积分器变为三角波)实现方波和三角波。在各种波形后加上一级放大电路，可以使输出波形的幅度达到要求，通过开关电路实现不同输出波形的切换，改变电路的具体参数可以实现频率、幅度和占空比的改变。通过对电路结构的优化及所用元器件的严格选取可以提高电路的频率稳定性和准确度。纯硬件法中，正弦波的设计是基础，实现方法也比较多，电路形式一般有 LC、RC 和石英晶体振荡器三类。LC 振荡器适宜于产生几 Hz 至几百 MHz 的高频信号；石英晶体振荡器能产生几百 kHz 至几十 MHz 的高频信号且稳定度高；对于频率低于几

MHz，特别是在几百 Hz 时，常采用 RC 振荡电路。RC 振荡电路又分为文氏桥振荡电路、双 T 网络式和移相式振荡电路等类型。其中，以文氏桥振荡电路最为常用。目前，实现波形发生器最简单的方法是采用单片集成的函数信号发生器。它是将产生各种波形的功能电路集成优化到一个集成电路芯片里，外加少量的电阻、电容元件来实现。采用这种方法的突出优势是电路简单，实现方便，精度高，性能优越；缺点是功能较全的集成芯片价格较贵。实际中应用较多的单片函数信号发生器有 MAX038(最高频率可达 40MHz)和 ICL8038(最高频率为 300kHz)。

2.2 方案二 纯软件设计法

波形发生器的设计还可以采用纯软件的方法来实现。虚拟仪器使传统仪器发生了革命性的变化，是 21 世纪测试仪器领域技术发展的重要方向。它以计算机为基础，软件为核心，没有传统仪器那样具体的物理结构。在计算机上实现仪器的虚拟面板，通过软件设计实现和改变仪器的功能。例如用图形化编程工具 LabVIEW 来实现任意波形发生器的功能：在 LabVIEW 软件的前面板通过拖放控件，设计仪器的功能面板(如波形显示窗口，波形选择按键，波形存储回放等工作界面)

，在软件的后面板直接拖放相应的波形函数并进行参数设置或直接调用编程函数来设计任意波形以实现波形产生功能；完成的软件打包后，可脱离编程环境独立运行。实现任意波形发生器的功能。采用纯软件的虚拟仪器设计思路可以使设计简单、高效，仅改变软件程序就可以轻松实现波形功能的改变或升级。从长远角度来看，纯软件法成本较低。软件法的缺点是波形的响应速度和精度逊色于硬件法。

2.3 方案三 软硬件结合法

软硬件结合的波形发生器设计方法同时兼具软硬件设计的优势：既具有纯硬件设计的快速、高性能，同时又具有软件控制的灵活性、智能性。如以单片机和单片集成函数发生器为核心。辅以键盘控制、液晶显示等电路，设计出智能型函数波形发生器，采用软硬件结合的方法可以实现功能较全、性能更优的波形发生器，同时还可以扩展波形发生器的功能，比如通过软件编程控制实现波形的存储、运算、打印等功能，采用 USB 接口设计。使波形发生器具有远程通信功能等。目前，实验、科研和工业生产中使用的信号源大多采用此方法来实现。

纯硬件设计法功能较单一，波形改变困难、控制的灵活性不够，不具备智能性，其中由运算放大器加分立元件组成的波形发生器，除在学生实验训练中使用外。基本不被采用。纯软件设计法实现简单，程序改变及功能升级灵活，但实现的波形精度及响应速度不如硬件法高。纯软件法主要适用于对波形精度、响应速度要求不是很高的场合。相比之下，软硬件结合的方法可以设计出性能最优、功能扩展灵活、控制智能化的新一代的波形发生器，可以满足教学、科研、工业生产等各方面对波形发生器性能有较高要求的应用场合。综合以上几种设计方案，本设计采用方案三的方法—软硬件设计法。其方案能够产生很好的波形，也易实现。

第三章 系统硬件设计

3.1 内部结构概述

典型的 MCS-51 单片机芯片集成了以下几个基本组成部分：

- 1) 一个 8 位的 CPU；
- 2) 128B 或 256B 单元内数据存储器（RAM）；
- 3) 4KB 或 8KB 片内程序存储器（ROM 或 EPROM）；
- 4) 4 个 8 位并行 I/O 接口 P0~P3；
- 5) 两个定时/计数器；
- 6) 5 个中断源的中端管理控制系统；
- 7) 一个全双工串行 I/O 口 UART（通用异步接收、发送器）；
- 8) 一个片内振荡器和时钟产生电路。

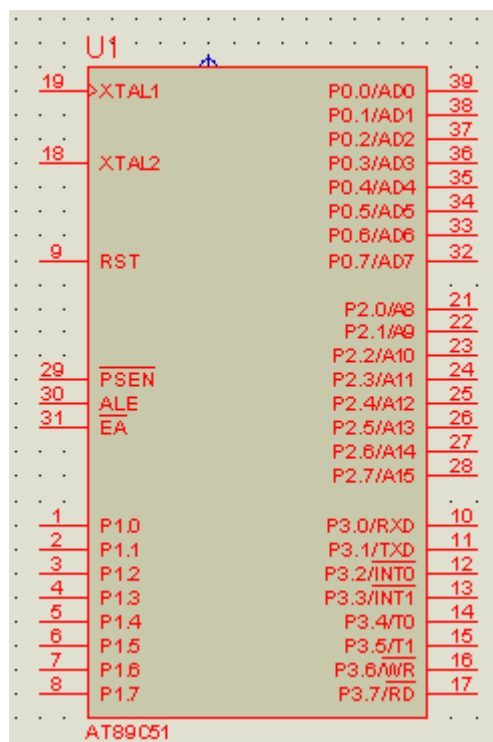


图 3-1 单片机引脚图

3.2 P0~P3 口结构及功能

3.2.1 P0 口结构及功能

P0 口由一个输出锁存器、一个转换开关 MUX、两个三态输入缓冲器、输出驱动电路和一个与门及一个反相器组成。

P0 口具有两种功能：第一，P0 口可以用作通用 I/O 接口；第二，P0 口可以用作地址/数据总线。

3.2.2 P1 口结构及功能

P1 口是由一个输出锁存器、两个三态输入缓冲器和输出驱动电路组成，驱动电路内部设有上拉电阻。

3.2.3 P2 口结构及功能

P2 口由一个输出锁存器、一个转换开关 MUX、两个三态输入缓冲器、输出驱动电路和一个反相器组成。

P2 口共有两个功能：第一个功能与上述两组引脚的第一功能相同，即可用作通用 I/O 口；它的第二功能与 P0 口引脚的第二功能相配合，作为地址总线用于输出片外存储器的高 8 位。

3.2.4 P3 口结构及功能

P3 口由一个输出锁存器、三个三态输入缓冲器、输出驱动电路和一个与非门组成。

P3 口有两个功能：第一个功能与其余三个端口的第一功能相同；第二功能做控制用，每个引脚的功能不同：

P3.0——RXD：串行口接收数据输入端

P3.1——TXD：串行口发送数据输出端

P3.2——INT0：外部中断申请输入端 0

P3.3——INT1：外部中断申请输入端 1

P3.4——T0：外部计数脉冲输入端 0

P3.5——T1：外部计数脉冲输入端 1

P3.6——WR：写外设控制信号输出端

P3.7——RD：读外设控制信号输出端

3.3 时钟电路和复位电路

单片机的时钟信号用来提供单片机内各种微操作的时间基准；复位操作则使单片机的片内电路初始化，使单片机从一种确定的状态开始运行。

3.3.1 时钟电路

单片机的时钟信号通常有两种产生方式。一种是内部时钟方式；另一种是外部时钟方式。

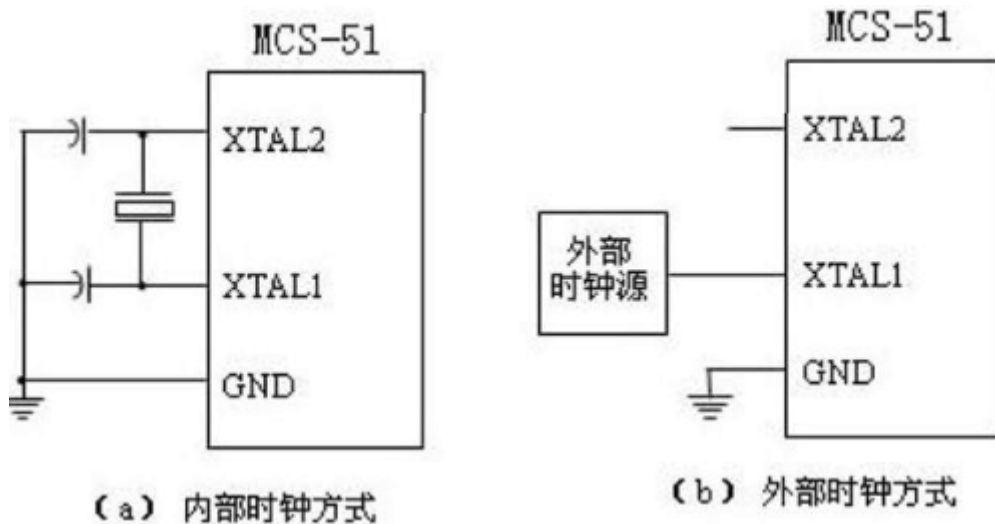


图 3-2 时钟方式

图

内部时钟方式只要在单片机的 XTAL1 和 XTAL2 引脚外接晶振就构成了自激振荡器，并在单片机内部产生时钟脉冲信号。外部时钟方式是把外部已有的时钟信号引入到单片机内，常用于多片单片机同时工作，已使各单片机同步。

单片机的时序单位：晶振周期为时钟脉冲频率的倒数，为最小的时序单位，也称 T 状态；时钟周期包含两个晶振周期，也称 S 状态；完成一个基本操作所需要的时间称为机器周期，由 6 个时钟周期组成，即 12 个晶振周期；指令的执行时间称为指令周期，通常含有 1~4 个机器周期。

3.3.2 单片机的复位状态

当 MCS-51 系列单片机的复位引脚 RST(全称 RESET)出现 2 个机器周期以上的高电平时，单片机就执行复位操作。如果 RST 持续为高电平，单片机就处于循环复位状态。根据应用的要求，复位操作通常有两种基本形式：上电复位和手动复位。上电复位要求接通电源后，自动实现复位操作。手动复位是当单片机已在运行当中时，按下复位键 K 后松开，也能使 RST 为一段时间的高电平，从而实现上电或开关复位的操作。

单片机的复位操作使单片机进入初始化状态，其中包括使程序计数器 PC = 0000H，这表明程序从 0000H 地址单元开始执行。单片机冷启动后，片内 RAM 为随机值，运行中的复位操作不改变片内 RAM 区中的内容，21 个特殊功能寄

寄存器复位后的状态为确定值。

3.4 系统硬件总体设计

波形的产生是通过 51 单片机执行某一波形发生器程序，向 D/A 转换器的输入端按一定的规律发生数据，从而在 D/A 转换电路的输出端得到相应的电压波形。

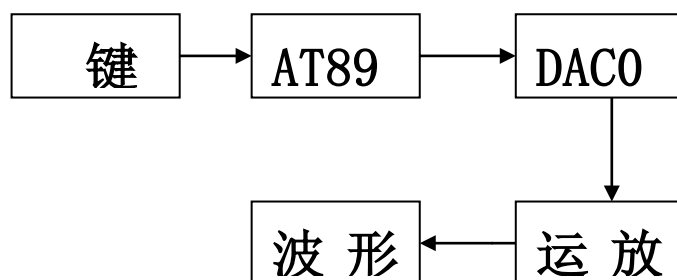


图 3-3 总体设计图

3.5 DAC0832 的引脚及功能

DAC0832 是双列直插式 8 位 D/A 转换器，完成数字量输入到模拟量输出的转换。

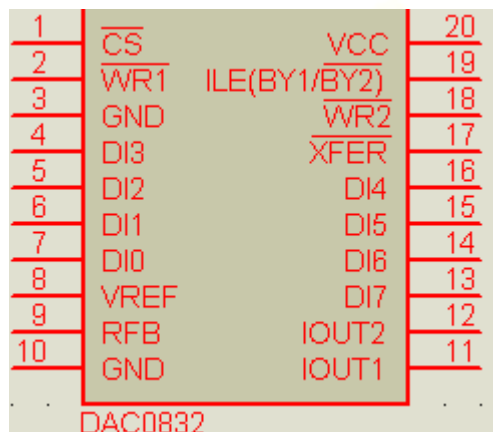


图 3-4 DAC0832 引脚图

DAC0832 结构：D0~D7：8 位的数据输入端，D7 为最高位，TTL 电平，有效时间应大于 90ns（否则锁存器的数据会出错）；

ILE：数据锁存允许控制信号输入线，高电平有效；

CS：片选信号输入线（选通数据锁存器），低电平有效；

WR1：数据锁存器写选通输入线，负脉冲（脉宽应大于 500ms）有效。由 ILE、

CS、WR1 的逻辑组合产生，当 LE1 为高电平时，数据锁存器状态随输入数据线变换，LE1 的负跳变时将输入数据锁存；

XFER：数据传输控制信号输入线，低电平有效，负脉冲（脉宽应大于 500ms）有效。

WR2：DAC 寄存器选通输入线，负脉冲（脉宽应大于 500ms）有效。由 WR1、XFER 的逻辑组合产生 LE2，当 LE2 为高电平时，DAC 寄存器的输出随寄存器的输入而变化，LE2 的负跳变时将数据锁存器的内容打入 DAC 寄存器并开始 D/A 转换。

IOUT1：模拟电流输出端 1，当 DAC 寄存器中数据全为 1 时，输出电流最大，当 DAC 寄存器中数据全为 0 时，输出电流为 0。

IOUT2：模拟电流输出端 2，IOUT2 与 IOUT1 的和为一个常数。

Rfb：反馈信号输入线，改变 Rfb 端外接电阻值可调整转换满量程精度。

Vcc：电源输入端，范围为 (+5~+15)V。

VREF：基准电压输入线，范围为 (-10~+10)V；AGND：模拟信号地。

DGND：数字信号地。

3.6 74LS373 的引脚及功能

74LS373 是常用的地址锁存器芯片，它实质是一个带三态缓冲输出的 8D 触发器。

D0~D7：数据输入端；

Q0~Q7：数据输出端；

OE：三态允许控制端，低电平有效；当 OE 为低电平时，Q0~Q7 为正常逻辑状态，可用来驱动负载或总线；当 OE 为高电平时，Q0~Q7 呈高阻态，既不驱动总线，也不为总线的负载，但锁存器内部的逻辑操作不受影响。

LE：锁存允许端。当锁存允许端 LE 为高电平时，Q 随数据 D 而变；当 LE 为低电平时，Q 被锁存在已建立的数据电平。

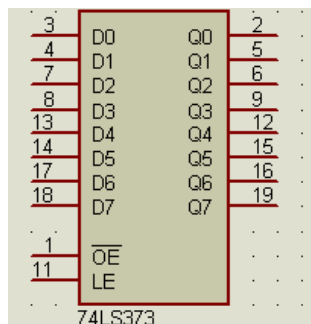


图 3-5 74LS373 引脚图

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。

如要下载或阅读全文，请访问：

<https://d.book118.com/235134333112011131>