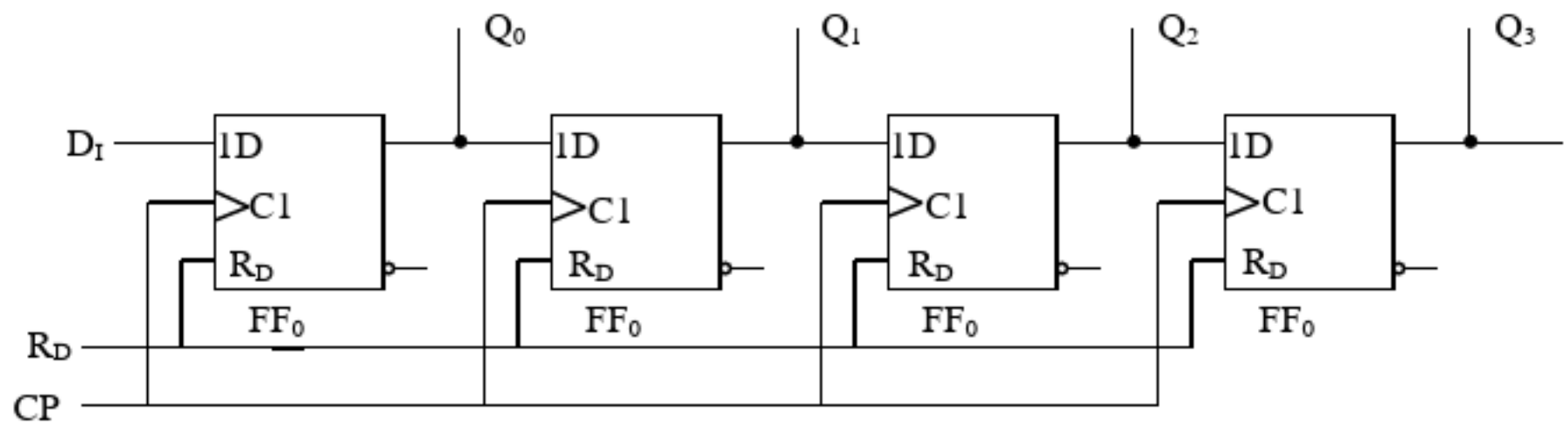


一、填空题：

1. 在计算机内部，只处理二进制数；二制数的数码为 1、0 两个；写出从 (000)<sub>2</sub> 依次加 1 的所有 3 位二进制数：000、001、010、011、100、101、110、111。
2.  $13 = (\underline{1101})_2$ ； $(5A)_{16} = (\underline{1011010})_2$ ； $(10001100)_2 = (\underline{8C})_{16}$ 。  
完成二进制加法  $(1011)_2 + 1 = (\underline{1100})_2$
3. 写出下列公式： $\mathbf{A + \bar{A} = 1}$ ； $\mathbf{AB + \bar{A}B = B}$ ； $\mathbf{A + \bar{A}B = A+B}$ ； $\mathbf{\overline{A+B} = \bar{A} + \bar{B}}$ 。
4. 含用触发器的数字电路属于 时序逻辑电路（组合逻辑电路、时序逻辑电路）。  
TTL、CMOS 电路中，工作电压为 5V 的是 TTL；要特别注意防静电的是 CMOS。
5. 要对 256 个存贮单元进行编址，则所需的地址线是 8 条。
6. 输出端一定连接上拉电阻的是 OC 门；三态门的输出状态有 1、0、高阻态 三种状态。
7. 施密特触发器有 2 个稳定状态，多谐振荡器有 0 个稳定状态。
8. 下图是由触发器构成的时序逻辑电路。试问此电路的功能是 移位寄存器，

是 同步 时序电路（填同步还是异步），当  $R_D=1$  时， $Q_0Q_1Q_2Q_3 = \underline{0000}$ ，当  $R_D=0$ ， $D_i=1$ ，当第二个 CP 脉冲到来后， $Q_0Q_1Q_2Q_3 = \underline{0100}$ 。



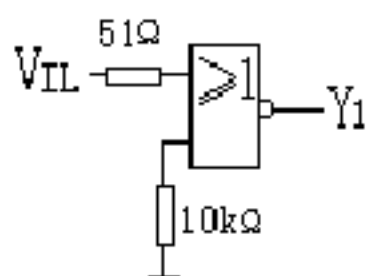
(图一)

1. 和二进制数 (111100111.001) 等值的十六进制数是 ( B )  
A.  $(747.2)_{16}$       B.  $(1E7.2)_{16}$       C.  $(3D7.1)_{16}$       D.  $(F31.2)_{16}$

2. 和逻辑式  $AC + B\bar{C} + \bar{A}B$  相等的式子是( A )
- A.  $AC+B$                       B.  $BC$                       C.  $B$                       D.  $\bar{A} + BC$
3. 32 位输入的 二进制编码器, 其输出端有( D )位。
- A. 256                      B. 128                      C. 4                      D. 5
4. n 位触发器构成的扭环形计数器, 其无关状态数为个( B )
- A.  $2^n-n$                       B.  $2^n-2n$                       C.  $2^n$                       D.  $2^n-1$
5. 4 个边沿 JK 触发器, 可以存储( A )位二进制数
- A. 4                      B. 8                      C. 16
6. 三极管作为开关时工作区域是( D )
- A. 饱和区+放大区                      B. 击穿区+截止区
- C. 放大区+击穿区                      D. 饱和区+截止区
7. 下列各种电路结构的触发器中哪种能构成移位寄存器 ( C )
- A. 基本 RS 触发器                      B. 同步 RS 触发器                      C. 主从结构触发器
8. 施密特触发器常用于对脉冲波形的 ( C )
- A. 定时                      B. 计数                      C. 整形

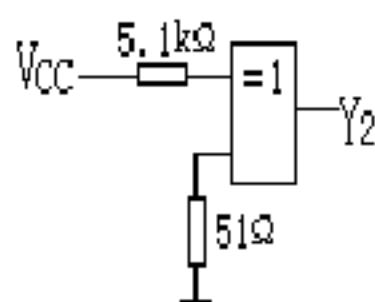
1. 八进制数 (34.2) 的等值二进制数为 11100.01 ; 十进制数 98 的 8421BCD 码为 10011000 。

2. 试写出下列图中各门电路的输出分别是什么状态 (高电平、低电平)? (其中 (A) (B) 为 TTL 门电路, 而 (C) 为 CMOS 门电路)



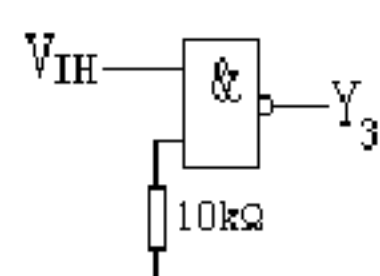
(A)

$Y_1 = \underline{02}$



(B)

$Y_2 = \underline{1}$



(C)

$Y_3 = \underline{1}$

3. 一个 JK 触发器有 2 个稳态, 它可存储 1 位二进制数。
4. 单稳态触发器 有一个稳定状态和一个暂稳状态。 施密特触发器 有

两个稳定状态、有两个不同的触发电平，具有回差特性。多谐振荡器没有稳定状态，只有两个暂稳态。以上三种电路均可由 555 定时器 外接少量阻容元件构成。

5. 常用逻辑门电路的真值表如右图所示，则  $F_1$ 、 $F_2$ 、 $F_3$  分别属于何种常用逻辑门。 $F_1$  同或， $F_2$  与非门， $F_3$  或非。

A	B	$F_1$	$F_2$	$F_3$
0	0	1	1	0
0	1	0	1	1
1	0	0	1	1
1	1	1	0	1

6. OC 门的输出端可并联使用，实现 线与 功能；三态门的输出状态有 0、1、高阻 三种状态。

7. 时序逻辑电路的输出不仅和 输入 有关，而且还与 电路原来状态 有关。

1.  $(11001101011.101)_2 = 1647.625_{10} = 1011001000111.011000100101_{8421BCD}$

2. 已知 N 的补码是 1.10110101，则 N 的原码是 1.01001011，反码是 1.10110100。

3. 假设  $Z_i$  为电路的输出， $x_i$  为电路的输入， $y_i$  为电路的状态， $Z_i = f_i(x_1 \cdots x_n, y_1 \cdots y_n)$ ，

$i=1, 2, \cdots, r$ ， $Z_i$  描述的是 组合逻辑 电路； $Z_i = f_i(x_1 \cdots x_n)$ ， $i=1, 2, \cdots, r$ ， $Z_i$  描述的是 时序逻辑 电路。

4. 5 位扭环形计数器的无效状态为 22。

5. 如用 0V 表示逻辑 1，-10V 表示逻辑 0，这属于 正 逻辑。

6. 不会出现的变量取值所对应的 最小项 叫约束项。

7. 对 160 个符号进行二进制编码，则至少需要 8 位二进制数。

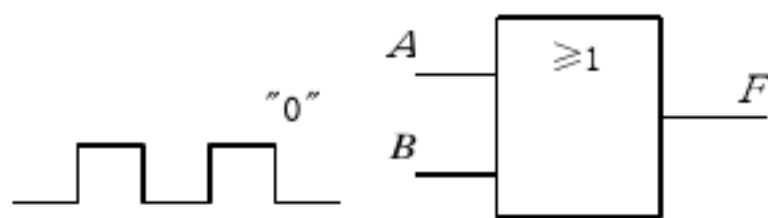
8. 逻辑函数  $F = \bar{A} \cdot \bar{B} + BC$  的最小项之和表达式为

$$\bar{A} \cdot \bar{B} \cdot \bar{C} + \bar{A} \cdot \bar{B} \cdot C + \bar{A}BC + ABC。$$

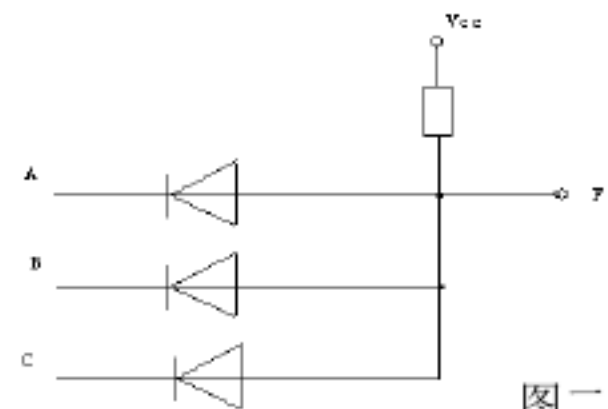
9. 三态门除了输出高电平和低电平之外，还有第三种输出状态，即 高阻态 状态。

10. RS 触发器的特性方程为  $Q^{n+1} = S + \bar{R}Q$ 、 $SR=0$ 。

1. 二进制码 11011010 表示的十进制数为 218，十六进制为 DA。
2. D 触发器的特征方程为  $Q^{n+1} = D$ ，JK 触发器的特征方程为  $Q^{n+1} = J\bar{Q} + \bar{K}Q$ 。
3. 在数字电路中三极管工作在 0 和 1 状态，所以数字电路只有 两个 状态。
4.  $A = (-59)_{10}$ ，A 的原码是 1111011，补码是 1000101。
5. 使用与非门时多余的输入端应接 高 电平，或非门多余的输入端应接 低 电平。
6. 如果对 72 个符号进行二进制编码，则至少要 7 位二进制代码。
7. 函数  $Y = \overline{\overline{A} + \overline{AB} + A(C+D)}$ ，其反函数为  $\overline{\overline{AA} + \overline{B(\overline{A} + \overline{CD})}}$ ，对偶式为  $\overline{\overline{AA} + B(A+CD)}$ 。
8. 逻辑符号如图一所示，当输入  $A = "0"$ ，输入 B 为方波时，则输出 F 应为 方波。
9. 电路如图二所示，则输出 F 的表达式为  $Y = ABC$ 。



图一



图二

10. 逻辑函数的表示方法 真值表、逻辑表达式、逻辑图、卡诺图。
11. 欲构成能记最大十进制数为 999 的计数器，至少需要 三 片十进制加法计数器，  
或 三 片 4 位二进制加法计数器芯片。
12. 时序逻辑电路中一定是含 触发器。
13. 五位扭环开计数器的无效状态有 22。
14. 若一个逻辑函数由三个变量组成，则最小项共有 8。

1.  $(11010101)_2 = (\text{D5})_{16} = (213)_{10}$   
 $(-00101)_2 = (\text{100101})_{\text{原码}} = (\text{111011})_{\text{补码}}$   
 $(14)_{10} = (\text{01000111})_{\text{余3码}} = (\text{00010100})_{8421\text{BCD码}}$

2. 对于 JK 触发器的两个输入端，当输入信号相反时构成 D 触发器，当输入信号相同时构成 T 触发器。
3. 组合逻辑电路的冒险现象是由 竞争 引起，表现为 尖峰 脉冲。
4. 常见的脉冲产生电路有 多谐振荡器，常见的脉冲整形电路有 施密特触发器。
5. 触发器有 2 个稳态，存储 8 位二进制信息要 8 个触发器。
6. 米利型时序电路输出信号与 输入 和 触发器状态 有关，没有输入变量的时序电路又称 穆尔 型电路。
7. 如果某计数器中的触发器不是同时翻转，这种计数器称为 异步 计数器，n 进制计数器中的 n 表示计数器的 计数状态个数，最大计数值是 n-1。

二、选择题：（选择一个正确答案填入括号内，每题 2 分，共 20 分）

1. 在四变量卡诺图中，逻辑上不相邻的一组最小项为：（ D ）
 

A. $m_1$ 与 $m_3$	B. $m_4$ 与 $m_6$
C. $m_5$ 与 $m_{13}$	D. $m_2$ 与 $m_8$
2.  $L=AB+C$  的对偶式为：（ B ）
 

A. $A+BC$	B. $(A+B)C$	C. $A+B+C$	D. $ABC$
-----------	-------------	------------	----------
3. 属于组合逻辑电路的部件是（ A ）。
 

A. 编码器	B. 寄存器	C. 触发器	D. 计数器
--------	--------	--------	--------
4. T 触发器中，当  $T=1$  时，触发器实现（ C ）功能。
 

A. 置 1	B. 置 0	C. 计数	D. 保持
--------	--------	-------	-------
5. 指出下列电路中能够把串行数据变成并行数据的电路应该是（ C ）。
 

A. JK 触发器	B. 3/8 线译码器
-----------	-------------

- C. 移位寄存器                      D. 十进制计数器

6. 某电路的输入波形  $u_i$  和输出波形  $u_o$  如下图所示，则该电路为 ( C )。



- A. 施密特触发器                      B. 反相器  
C. 单稳态触发器                      D. JK 触发器
7. 三极管作为开关时工作区域是 ( D )  
A. 饱和区+放大区                      B. 击穿区+截止区  
C. 放大区+击穿区                      D. 饱和区+截止区
8. 已知逻辑函数  $F = AB + \bar{A}C + \bar{B}C$  与其相等的函数为 ( D )。  
A.  $AB$                       B.  $AB + \bar{A}C$                       C.  $AB + \bar{B}C$                       D.  $AB + C$
9. 一个数据选择器的地址输入端有 3 个时，最多可以有 ( C ) 个数据信号输出。  
A. 4                      B. 6                      C. 8                      D. 16
10. 用触发器设计一个 24 进制的计数器，至少需要 ( D ) 个触发器。  
A. 3                      B. 4                      C. 6                      D. 5

1. 下列电路中不属于时序电路的是 C。  
A. 同步计数器                      B. 异步计数器                      C. 组合逻辑电路                      D. 数据寄存器
2. CT74LS290 计数器的计数工作方式有 C 种。  
A. 1                      B. 2                      C. 3                      D. 4
3. 3 线—8 线译码器有 A。  
A. 3 条输入线，8 条输出线                      B. 8 条输入线，3 条输出线  
C. 2 条输入线，8 条输出线                      D. 3 条输入线，4 条输出线
4. 一个五位的二进制加法计数器，初始状态为 00000，问经过 201 个输入脉冲后，此计数器的状态为 D。  
A. 00111                      B. 00101                      C. 01000                      D. 01001
5. 若将一 TTL 异或门输入端 A、B 当作反相器使用，则 A、B 端的连接方式为

A。

- A. A 或 B 中有一个接 1
- B. A 或 B 中有一个接 0
- C. A 和 B 并联使用
- D. 不能实现

6. 下列各种电路结构的触发器中哪种能构成移位寄存器 ( C )

- A. 基本 RS 触发器
- B. 同步 RS 触
- C. 主从结构触发器
- D. SR 锁存器

7. 逻辑函数  $F(A,B,C) = AB + BC + AC'$  的最小项标准式为 ( D )。

- A.  $F(A,B,C) = \sum m(0,2,4)$
- B.  $F(A,B,C) = \sum m(1,5,6,7)$
- C.  $F(A,B,C) = \sum m(0,2,3,4)$
- D.  $F(A,B,C) = \sum m(3,4,6,7)$

8. 设计一个把十进制转换成二进制的编码器, 则输入端数 M 和输出端数 N 分别为 ( C )

- A.  $M=N=10$
- B.  $M=10, N=2$
- C.  $M=10, N=4$
- D.  $M=10, N=3$

9. 数字电路中的工作信号为 ( B )。

- A. 直流信号
- B. 脉冲信号
- C. 随时间连续变化的电信号

10.  $L=AB+C$  的对偶式为: ( A )

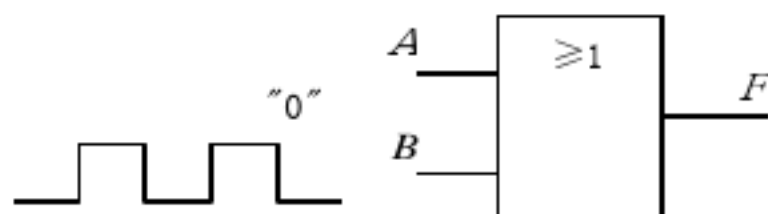
- A.  $A+BC$
- B.  $(A+B)C$
- C.  $A+B+C$
- D.  $ABC$

1. 数字电路中的工作信号为 ( B )。

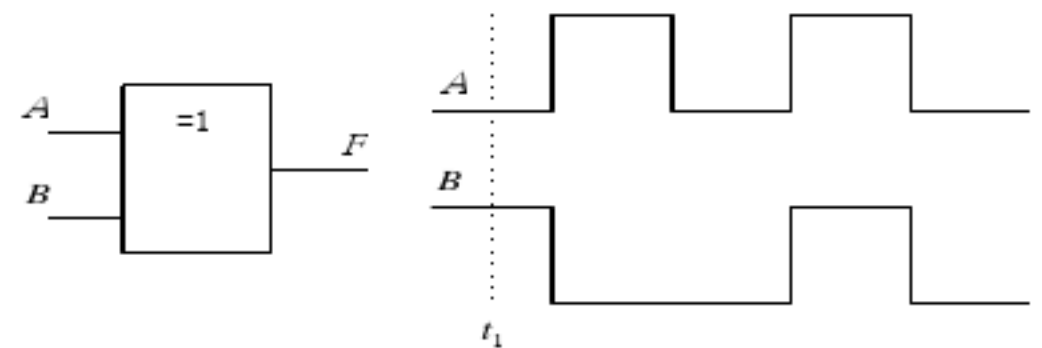
- A. 随时间连续变化的电信号
- B. 脉冲信号
- C. 直流信号

2. 逻辑符号如图一所示, 当输入  $A="0"$ , 输入  $B$  为方波时, 则输出  $F$  应为 ( C )。

- A. "1"
- B. "0"
- C. 方波



图一



图二

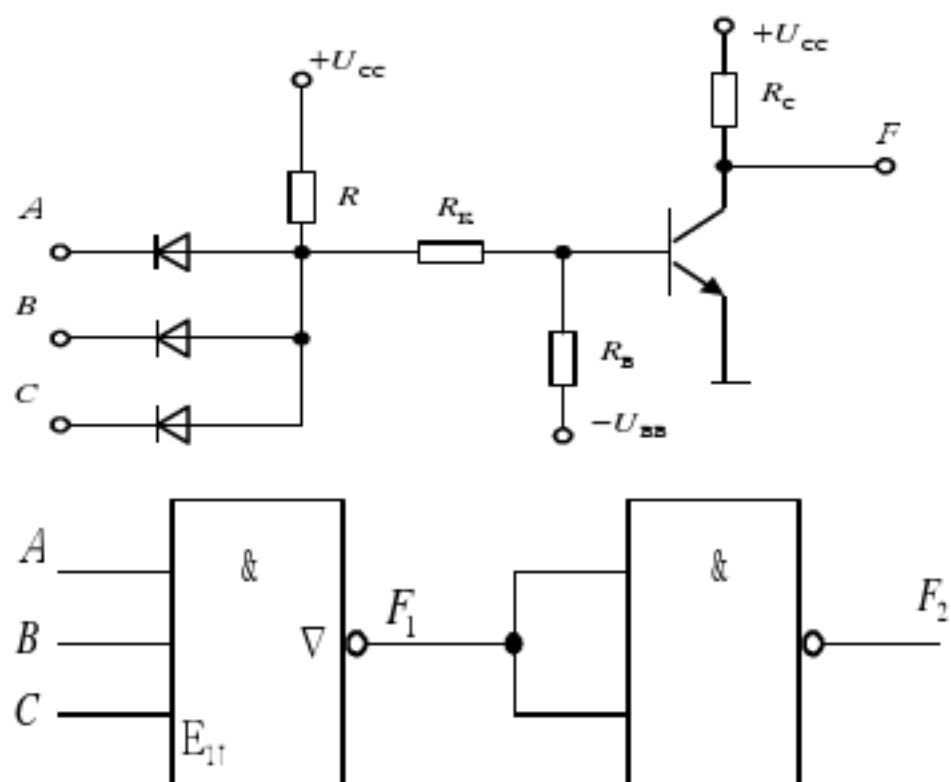
3. 逻辑图和输入  $A, B$  的波形如图二所示,

分析在  $t_1$  时刻输出  $F$  为 ( A )。

- A. “1”                      B. “0”                      C. 任意

4. 图三逻辑电路为 ( A )。

- A. 与非门                      B. 与门                      C. 或门  
D. 或非门



图三

图四

5. 逻辑电路如图四所示, 输入  $A=0, B=1, C=1$ , 则输出  $F_1$  和  $F_2$  分别为 ( D )。

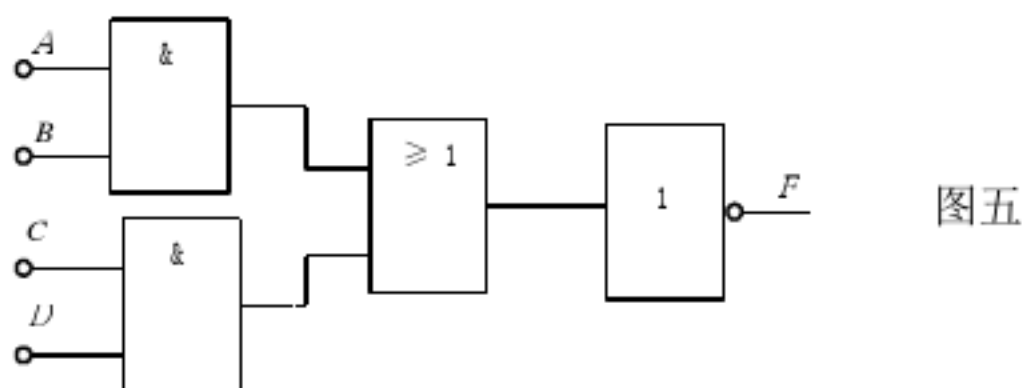
- A.  $F_1=0, F_2=0$     B.  $F_1=0, F_2=1$     C.  $F_1=1, F_2=1$   
D.  $F_1=1, F_2=0$

6.  $F=AB+BC+CA$  的“与非”逻辑式为 ( B )。

- A.  $F=\overline{A}\overline{B}+\overline{B}\overline{C}+\overline{C}\overline{A}$     B.  $F=\overline{\overline{A}\overline{B}\overline{B}\overline{C}\overline{C}\overline{A}}$     C.  $F=\overline{A}\overline{B}+\overline{B}\overline{C}+\overline{C}\overline{A}$

7. 逻辑电路如图五所示, 其逻辑功能相当于一个 ( C )。

- A. “与”非门                      B. “导或”门                      C. “与或非”门



图五

8. 与二进制数 10101010 相应的十进制数为 ( C )。

- A. 110                      B. 210                      C. 170

9. 时序逻辑电路中一定是含 ( A )



- A. 触发器                      B. 组合逻辑电路              C. 移位寄存器  
D. 译码器

10. 用  $n$  个触发器构成计数器, 可得到最大计数长度是 ( D )

- A.  $n$                               B.  $2n$                               C.  $2^n$   
D.  $2^n - 1$

1. 已知某电路的真值表如下表所示, 则该电路的逻辑表达式为 ( C )。

- A.  $Y = C$                       B.  $Y = ABC$                       C.  $Y = AB + C$                       D.  $Y = BC' + C$

A	B	C	Y	A	B	C	Y
0	0	0	0	1	0	0	0
0	0	1	1	1	0	1	1
0	1	0	0	1	1	0	1
0	1	1	1	1	1	1	1

2. 三输入、八输出译码器, 对任一组输入值其有效输出个数为 ( C )。

- A. 3 个                              B. 8 个                              C. 1 个                              D. 11 个

3. JK 触发器要实现  $Q^{n+1} = 1$  时, J、K 端的取值为 ( D )。

- A.  $J=0, K=1$                       B.  $J=0, K=0$                       C.  $J=1, K=1$                       D.  $J=1, K=0$

4. 逻辑函数  $F = A \oplus (A \oplus B) =$  ( A )。

- A. B                                      B. A                                      C.  $A \oplus B$                               D.  $(A' \oplus B)'$

5. 五个 D 触发器构成环形计数器, 其计数长度为 ( A )。

- A. 5                                      B. 10                                      C. 25                                      D. 32

6. 同步时序电路和异步时序电路比较, 其差异在于后者 ( B )。

- A. 没有触发器                              B. 没有统一的时钟脉冲控制  
C. 没有稳定状态                              D. 输出只与内部状态有关

7. 十六路数据选择器的地址输入 (选择控制) 端有 ( C ) 个。

- A. 16                                      B. 2                                      C. 4                                      D. 8

8. 一位 8421BCD 码译码器的数据输入线与译码输出线的组合是 ( C )。

- A. 4 : 6                                      B. 1 : 10                                      C. 4 : 10                                      D. 2 : 4

9. 能实现脉冲延时的电路是 ( B )。

- A. 多谐振荡器                      B. 单稳态触发器                      C. 施密特触发器

10. 有一个左移位寄存器, 当预先置入 1011 后, 其串行固定接 0, 在 4 个移位

脉冲 CP 作用下，四位数据的移位过程是 ( A )。

- A. 1011—0110—1100—1000—0000      B. 1011—0101—0010—0001—0000

三、将下列函数化简为最简与或表达式 (本题 10 分)

1.  $F_1 = \bar{A}\bar{C} + \bar{A}\bar{B} + BC + \bar{A}\bar{C}\bar{D}$  (代数法)

解:  $F_1 = \bar{A}(\bar{B} + \bar{C}) + BC + \bar{A}\bar{C}\bar{D} = \bar{A}\bar{B}\bar{C} + BC + \bar{A}\bar{C}\bar{D}$   
 $= \bar{A} + BC + \bar{A}\bar{C}\bar{D} = \bar{A} + BC$

2.  $F_2 (A, B, C, D) = \sum m (0, 1, 2, 4, 5, 9) + \sum d (7, 8, 10, 11, 12, 13)$  (卡诺图法)

	<del>CD</del>	01	11	10	
AB					
00	1	1		1	┌
01	1	1	x		
11	x	x			
10	x	1	x	x	└

1. 用公式化简逻辑函数:  $Y = A\bar{C} \cdot \bar{D} + BC + \bar{B}D + A\bar{B} + \bar{A}C + \bar{B} \cdot \bar{C}$

	CD	00	01	11	10
AB					
00		x			1
01					



解

11	1	1		
10	1	1		1

$$\begin{aligned}
 Y &= A\bar{C} \cdot \bar{D} + BC + \bar{B}D + A\bar{B} + \bar{A}C + \bar{B} \cdot \bar{C} + \bar{A} \cdot \bar{B} \\
 &= A\bar{C} \cdot \bar{D} + BC + \bar{B}D + \bar{B} \cdot \bar{C} + \bar{A}C + \bar{B} = A\bar{C} \cdot \bar{D} + C + \bar{A}C + \bar{B} \\
 &= A \cdot \bar{D} + C + \bar{B}
 \end{aligned}$$

2. 用卡诺图化简逻辑函数:

$$Y(A, B, C, D) = ABC\bar{C} + \bar{A} \cdot \bar{B} \cdot CD + A\bar{B} \cdot \bar{C} + A\bar{B}C\bar{D},$$

且 A, B, C, D 不可能同时为 0。

$$Y = \bar{B}\bar{D} + A\bar{C}$$

将下列函数化简成与或式 (每题 5 分, 共 15 分)

$$1. Y_1 = \overline{\overline{\overline{A+B \cdot CD} + \bar{A} + C} \oplus \bar{D}}$$

$$\begin{aligned}
 \text{解: } Y_1 &= \overline{\overline{\overline{A+B \cdot CD} + \bar{A} + C} \oplus \bar{D}} = \overline{\overline{A+B \cdot CD} \cdot A\bar{C} \oplus \bar{D}} = \bar{A} \cdot \bar{B}(\bar{C} + \bar{D})A\bar{C} \oplus \bar{D} \\
 &= 0 \oplus \bar{D} = \bar{D}
 \end{aligned}$$

$$2. Y_2(A, B, C) = \sum m(0,1,2,3,6,7)$$

$$\text{解: } Y_2 = \bar{A} + B$$

$$3. Y_3(A, B, C, D) = \sum m(0,1,4,6,9,13) + \sum d(2,3,5,11,15)$$

$$\text{解: } Y_3 = \bar{C}D + \bar{A}\bar{D}$$

将下列函数化简成与或式 (每题 5 分, 共 15 分)

$$1. Y_1 = A\bar{C} + \bar{A}C + B\bar{C} + \bar{B}C \quad (\text{代数法})$$

$$\text{解: } Y = \bar{A}B + A\bar{C} + \bar{B}C$$

$$2. Y_2(A, B, C, D) = \sum m(0,1,2,3,4,9,10,12,13,14,15)$$

$$\text{解: } Y_2 = \bar{B} + C\bar{D} + \bar{A}\bar{D}$$

3. 用卡诺图把下逻辑函数化简成最简与或式。

$$Y_3 = \overline{\overline{A+C+D} + \bar{A}\bar{B}C\bar{D} + \bar{A}\bar{B}C\bar{D}} \text{ 给定约束条件为}$$

$$\overline{A}\overline{B}\overline{C}\overline{D} + \overline{A}\overline{B}CD + A\overline{B}\overline{C}\overline{D} + A\overline{B}C\overline{D} + ABC\overline{D} + ABCD = 0$$

解:  $Y_3 = AD + \overline{A}BD + \overline{A}C\overline{D}$

	CD			
AB	00	01	11	10
00	1	0	0	1
01	1	0	0	0
11	X	X	X	X
10	0	1	X	X

1. 用公式法化简函数:  $Y = C' + A' \cdot B + B' \cdot C + A \cdot B \cdot C$

2. 用卡诺图法将下列逻辑函数化简为最简与或式:

$$Y = \sum m(0, 1, 2, 3, 6, 8) + \sum d(10, 11, 12, 13, 14, 15)$$

解: 1.  $Y = C' + A' \cdot B + B' + A \cdot B = C' + B + B' = 1$

2.  $Y = A'B' + CD' + B'D'$

## 二、分析、简答题

1. 用卡诺图化简成最简的与或式。

$$F(A, B, C, D) = \sum m(0, 2, 8, 9, 10, 11, 13, 15)$$

	CD				
	00	01	11	10	
AB	00	01	11	10	
00	1	1	1	1	□
01					
11		1	1	1	
10	1	1	1	1	□

$$Y = AD + \overline{B} \cdot \overline{D}$$

2. 用公式化简逻辑表达式。

1)  $A(\bar{A} + B) + B(\bar{B} + C) + B$

2)  $AB + BCD + \bar{A}C + \bar{B}C$

解: 1)  $AB + B\bar{C} + B = B$

2)  $AB + BCD + \bar{A}C + \bar{B}C + BC = C + AB + BCD + \bar{A}C = C + AB$

3. 试画出用反相器和集电极开路与非门实现逻辑函数  $Y = AB + \bar{B}C$ 。

解:  $Y = AB + \bar{B}C = \overline{\overline{AB} \cdot \overline{\bar{B}C}}$  (2分)

逻辑图略(2分)

4. 图 1、2 中电路由 TTL 门电路构成, 图 3 由 CMOS 门电路构成, 试分别写出  $F_1$ 、 $F_2$ 、 $F_3$  的表达式。

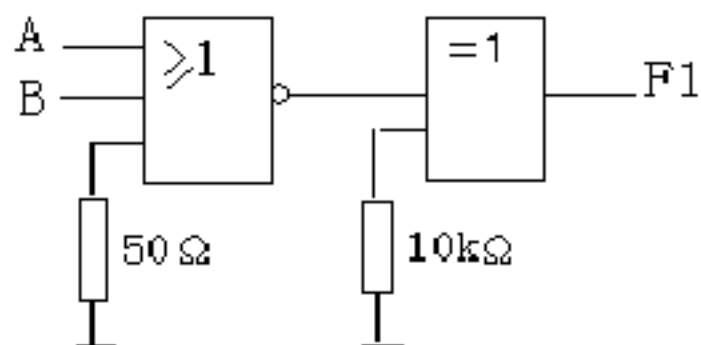


图1

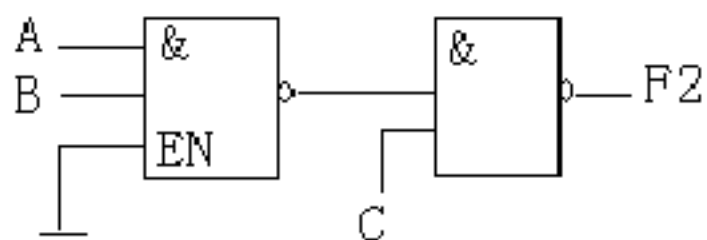


图2

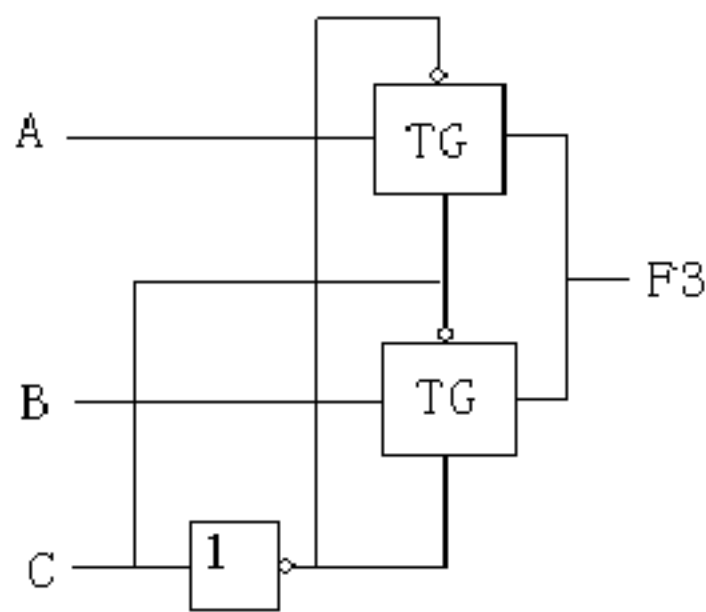
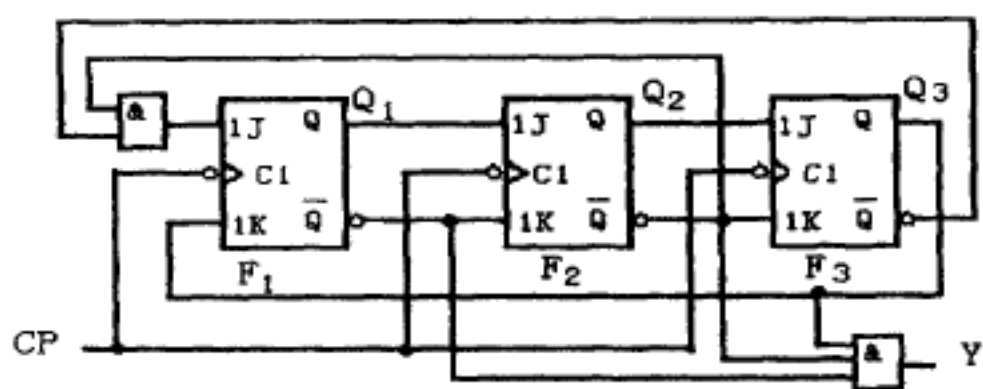


图3

解:  $F_1 = \overline{A + B} \oplus 1 = A + B$        $F_2 = \bar{C}$        $F_3 = AC + \bar{B}C$

1. 试分析图示时序逻辑电路, 写出驱动方程, 状态方程和输出方程, 并画出状态图。说出该电路的功能, 设触发器的初态为 000。



题 41 图

解：驱动方程 (3分)

$$J_2 = Q_1 \quad J_3 = Q_2$$

$$K_1 = Q_3 \quad K_2 = \bar{Q}_1 \quad K_3 = \bar{Q}_2$$

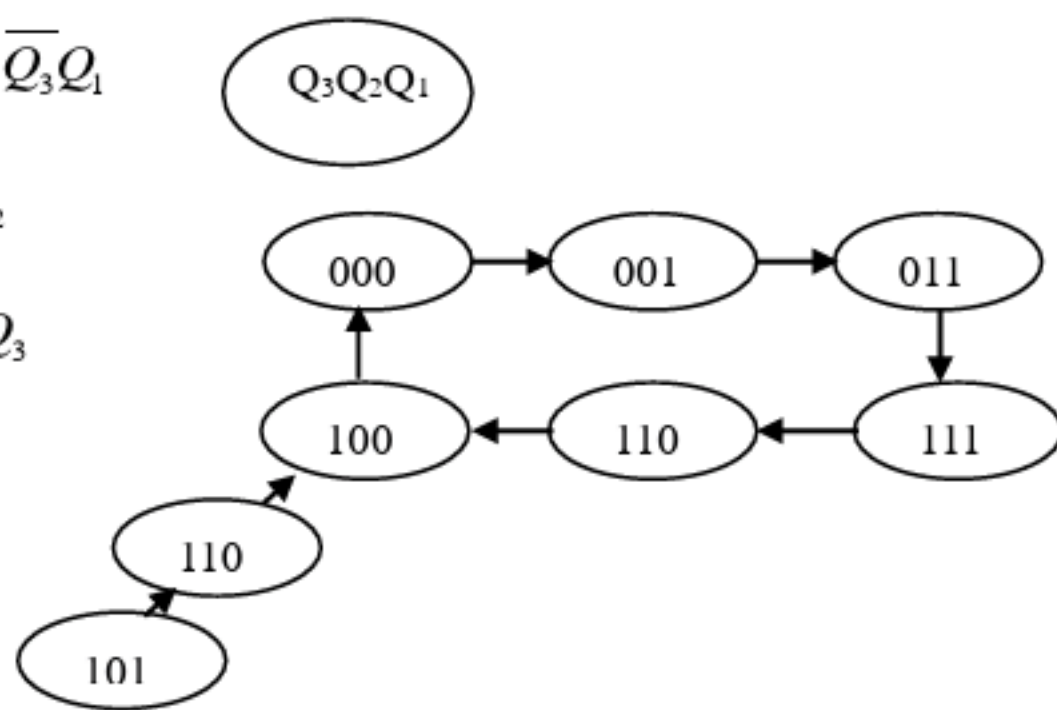
输出方程 (1分):  $Y = \bar{Q}_1 \cdot \bar{Q}_2 Q_3$

$$Q_1^{n+1} = \bar{Q}_2 \cdot \bar{Q}_3 \cdot \bar{Q}_1 + \bar{Q}_3 Q_1$$

状态方程 (4分):  $Q_2^{n+1} = Q_1 \bar{Q}_2 + Q_1 Q_2$

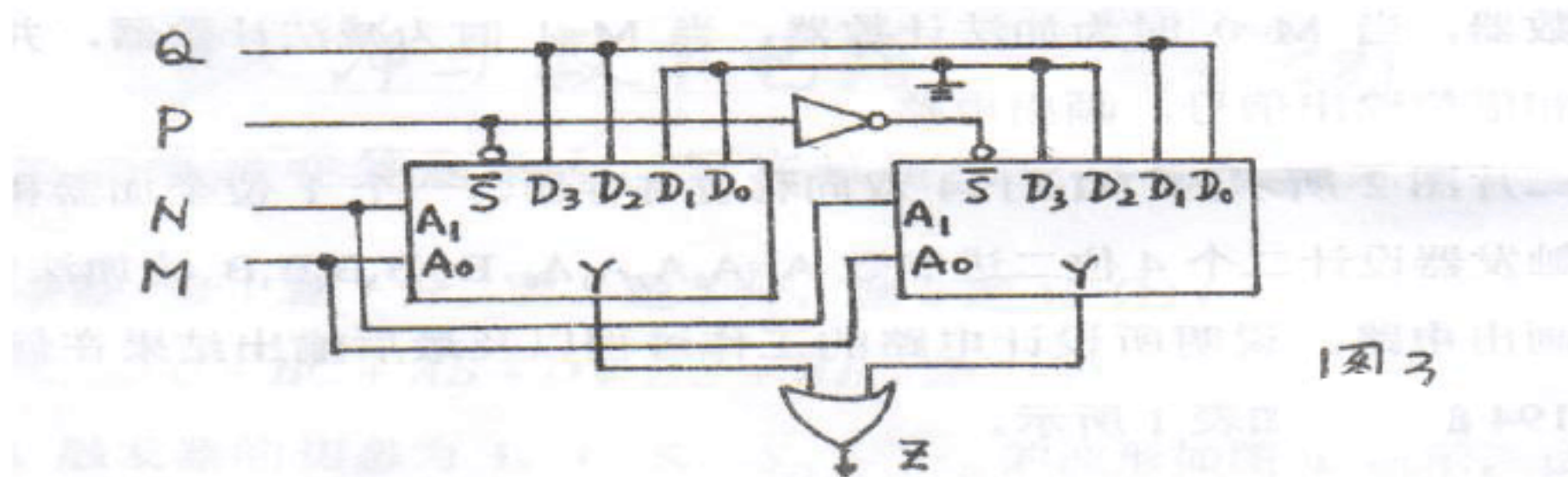
$$Q_3^{n+1} = Q_2 \bar{Q}_3 + Q_2 Q_3$$

状态图 (5分):



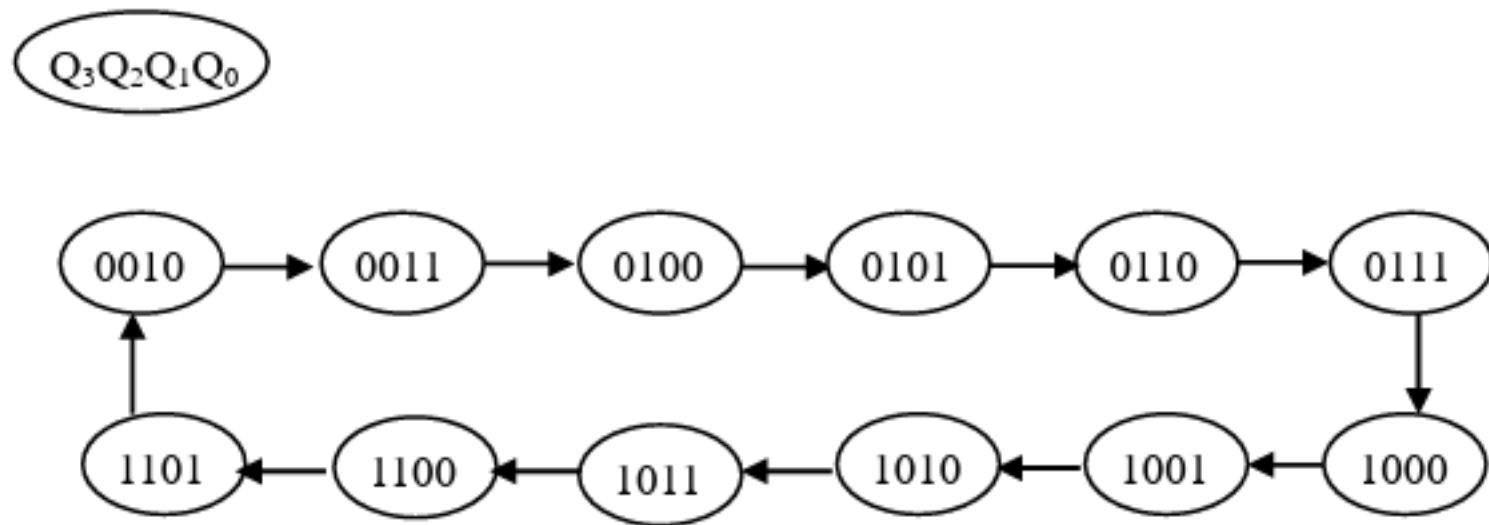
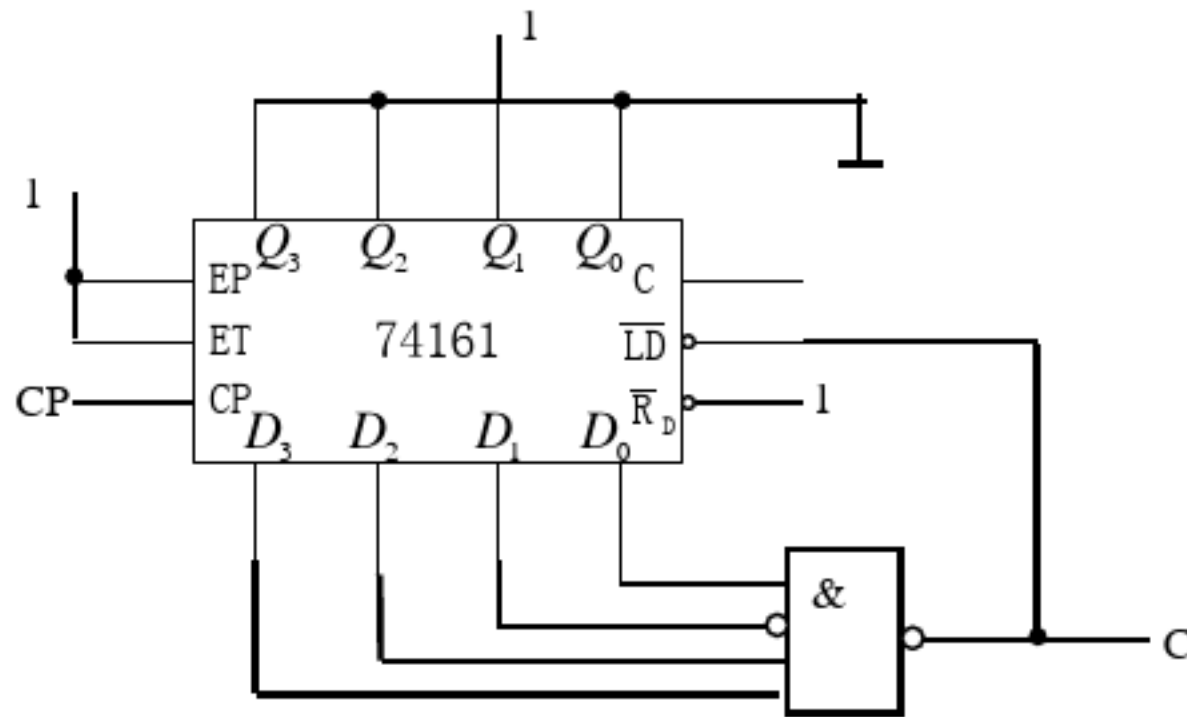
六位循环码计数器

2. 下图是用二个 4 选 1 数据选择器组成的逻辑电路，试写出输出 Z 与输入 M、N、P、Q 之间的逻辑函数式 (10 分)。



解:  $Z = \bar{P}N\bar{M}Q + \bar{P}NMQ + P\bar{N}\bar{M}Q + P\bar{N}MQ = \bar{P}NQ + P\bar{N}Q$

1. 用 74161 及适当的门电路构成十二进制计数器，要求利用同步置数端，并且置数为 2 (0010)，画出状态图（按  $Q_3Q_2Q_1Q_0$  排列）及逻辑连线图。



2. 用 3 线 / 8 线译码器 74LS138 和门电路设计 1 位二进制全减器电路，输入为被减数、减数和来自低位的借位，输出为二数之差和向高位的借位信号（15 分）。

解：设 A 为被减数，B 为减数，BO 为向高位的借位，BI 为来自低位的进位，S 为差（2 分）

BI	A	B	S	BO
0	0	0	0	0
0	0	1	1	1
0	1	0	1	0
0	1	1	0	0
1	0	0	1	1
1	0	1	0	1
1	1	0	0	0

1	1	1	1	1
---	---	---	---	---

$$S = \overline{BI}\overline{A}B + \overline{BI}A + BI\overline{A}\overline{B} + BIAB$$

$$BO = \overline{BI}\overline{A}B + BI\overline{A}\overline{B} + BI\overline{A}B + BIAB$$

(5分) 设  $A_2=BI$ ,  $A_1=A$ ,  $A_0=B$

$$\text{则 } S = m_1 + m_2 + m_4 + m_7 = \overline{\overline{m_1} \cdot \overline{m_2} \cdot \overline{m_4} \cdot \overline{m_7}}$$

$$BO = m_1 + m_4 + m_5 + m_7 = \overline{\overline{m_1} \cdot \overline{m_4} \cdot \overline{m_5} \cdot \overline{m_7}}$$

逻辑图略

三、已知电路及输入波形如图4(a)(b)所示，其中FF1是D锁存器，FF2是维持-阻塞D触发器，根据CP和D的输入波形画出Q1和Q2的输出波形。设触发器的初始状态均为0。

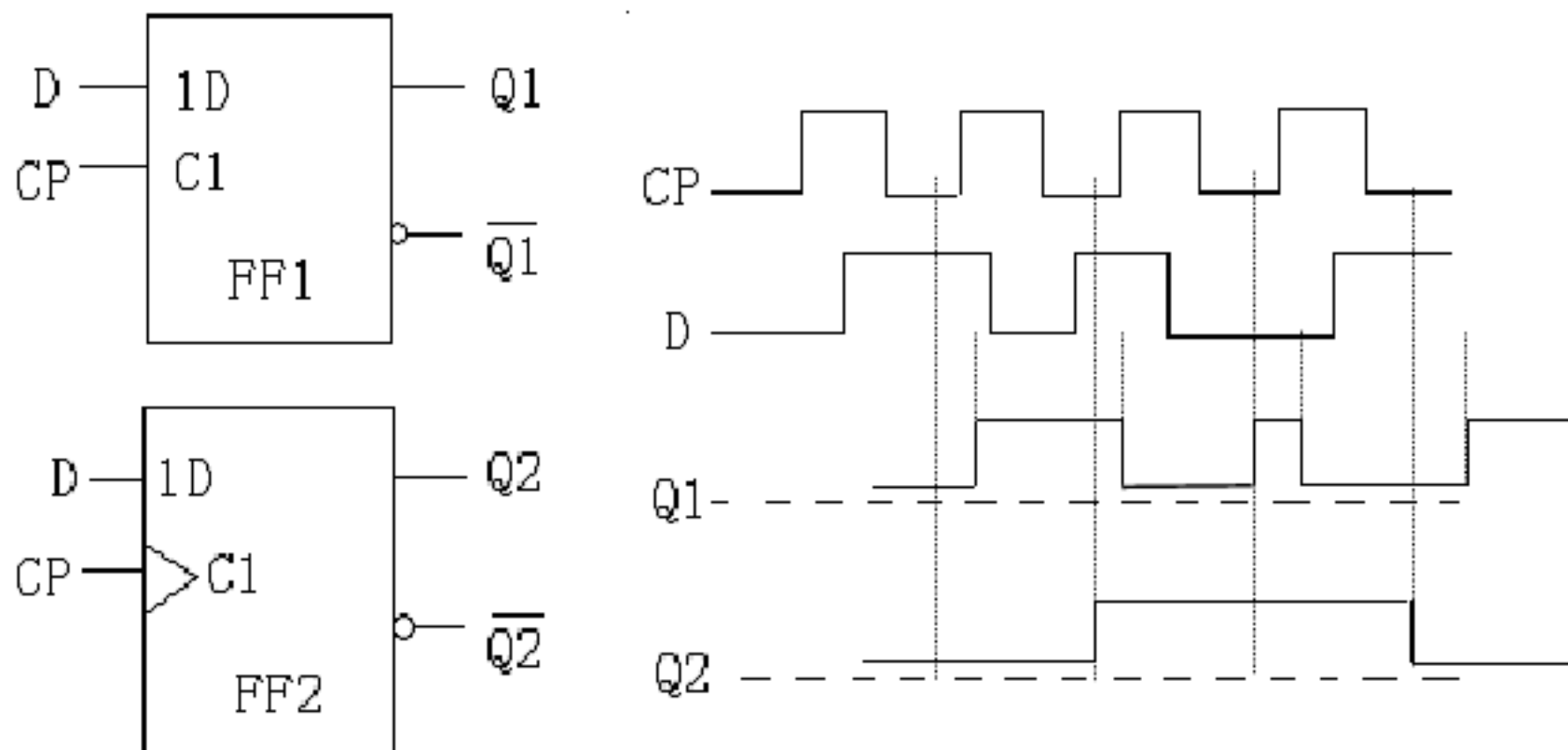


图4

四、分析图5所示电路，写出Z1、Z2的逻辑表达式，列出真值表，说明电路的逻辑功能。



以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/278132112045006037>