

# 12 系统集成模块

## 12.1 简介

注意：芯片中该模块的具体实现细节请参考“芯片配置”章节。

系统集成模块（SIM）包括系统控制及芯片配置寄存器。

### 12.1.1 特性

#### 1) 系统时钟的配置

(1) 为 SDHC、IIS、以太网时间戳、USB 以及 PLL/FLL 等提供时钟源选择；

(2) 系统时钟分频值；

(3) IS 和 USB 时钟分频值

#### 2) 架构的时钟门控制 3)

Flash 配置；

4) USB 稳压器配置；

5) RAM 大小配置；

6) 弹性时间的外部时钟和错误源选择；

7) UART0 和 UART1 收/发源的选择/配置；

8) 复位引脚滤波。

### 12.1.2 工作模式

(1) 运行模式

(2) 休眠模式

(3) 深度休眠模式

(4) VLLS 模式

### 12.1.3 SIM 引脚说明

信号	说明	输入/输出
EZP_CS	EzPort 模式选择	输入

#### 12.1.3.1

引脚	输入/输出	说明	
EZP_CS	输入	EzPort 模式选择	
		状态意义	是-0 配置为EZPORT 模式 非-1 配置为正常flash 操作
		时间	作为一个模式选定时，虽然可以在任何时候声明其为 0 或 1， 这个信号只有在复位时被识别。 1 可以在任何时候发生；输入同步于总线时钟。 0 可以在任何时候发生；输入不同于总线时钟。

## 12.2 存储器映射及寄存器定义

SIM 模块包含很多位域用于为不同模块时钟选择时钟源和分频。包括时钟框图和时钟定义的详细信息参见时钟分配（Clock Distribution）一章。

注意：SIM\_SOPT1 寄存器同其他 SIM 寄存器有不同的基址。

SIM 存储器映射

绝对地址	寄存器名	位宽	访问	复位值	相关章节
4004_7000	系统选项寄存器 1 System Options Register 1 (SIM_SOPT1)	32	可读/可写	0000_000Xh	芯片手册 12.2.1
4004_8004	系统选项寄存器 2 System Options Register 2 (SIM_SOPT2)	32	可读/可写	0000_1000h	芯片手册 12.2.2
4004_800C	系统选项寄存器 4 System Options Register 4 (SIM_SOPT4)	32	可读/可写	0000_0000h	芯片手册 12.2.3
4004_8010	系统选项寄存器 5 System Options Register 5 (SIM_SOPT5)	32	可读/可写	0000_0000h	芯片手册 12.2.4
4004_8014	系统选项寄存器 6 System Options Register 6 (SIM_SOPT6)	32	可读/可写	0000_0000h	芯片手册 12.2.5
4004_8018	系统选项寄存器 7 System Options Register 7 (SIM_SOPT7)	32	可读/可写	0000_0000h	芯片手册 12.2.6
4004_8024	系统设备标识寄存器 System Device Identification Register (SIM_SDID)	32	只写	0000_0000h	芯片手册 12.2.7
4004_8028	系统时钟门控寄存器 1 System Clock Gating Control Register 1 (SIM_SCGC1)	32	可读/可写	0000_0000h	芯片手册 12.2.8
4004_802C	系统时钟门控寄存器 2 System Clock Gating Control Register 2 (SIM_SCGC2)	32	可读/可写	0000_0000h	芯片手册 12.2.8
4004_8030	系统时钟门控寄存器 3 System Clock Gating Control Register 3 (SIM_SCGC3)	32	可读/可写	0000_0000h	芯片手册 12.2.9
4004_8034	系统时钟门控寄存器 4 System Clock Gating Control Register 4 (SIM_SCGC4)	32	可读/可写	6010_0030h	芯片手册 12.2.10
4004_8038	系统时钟门控寄存器 5 System Clock Gating Control Register 5 (SIM_SCGC5)	32	可读/可写	0004_0180h	芯片手册 12.2.11
4004_803C	系统时钟门控寄存器 6 System Clock Gating Control Register 6 (SIM_SCGC6)	32	可读/可写	4000_0001h	芯片手册 12.2.13
4004_8040	系统时钟门控寄存器 7 System Clock Gating Control Register 7 (SIM_SCGC7)	32	可读/可写	0000_0007h	芯片手册 12.2.14
4004_8044	系统时钟分频寄存器 1 System Clock Divider Register 1 (SIM_CLKDIV1)	32	可读/可写	0000_000Xh	芯片手册 12.2.15
4004_8048	系统时钟分频寄存器 2 System Clock Divider Register 2 (SIM_CLKDIV2)	32	可读/可写	0010_0000h	芯片手册 12.2.16
4004_804C	Flash 配置寄存器 1 Flash Configuration Register 1 (SIM_FCFG1)	32	只写	0000_000Xh	芯片手册 12.2.17
4004_8050	Flash 配置寄存器 2 Flash Configuration Register 2 (SIM_FCFG2)	32	只写	0000_000Xh	芯片手册 12.2.18
4004_8054	唯一标识寄存器高 Unique Identification Register High (SIM_UIDH)	32	只写	0000_000Xh	芯片手册 12.2.19
4004_8058	唯一标识寄存器中 - 高 Unique Identification Register Mid-High (SIM_UIDMH)	32	只写	0000_000Xh	芯片手册 12.2.20
4004_805C	唯一标识寄存器中 - 低 Unique Identification Register Mid Low (SIM_UIDML)	32	只写	0000_000Xh	芯片手册 12.2.21
4004_8060	唯一标识寄存器低 Unique Identification Register Low (SIM_UIDL)	32	只写	0000_000Xh	芯片手册 12.2.22

## 12.2.1 系统选项寄存器 1 (SIM\_SOPT1)

从 POR 和 LVD 退出，SOPT1 寄存器的复位值为如下：USBREGEN 置 1，USBSTBY 清 0，OSC32KSEL 清 0。

从 VLLS 或其它系统复位退出：USBREGEN，USBSTBY 和 OSC32KSEL 不受影响。

地址：SIM\_SOPT1-4004\_7000h 基址+0h 偏移量=4004\_7000h

Bit	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
R	USBREGEN	USBSTBY	Reserved				0			MS	0			OSC32KSEL	0	
W																
Reset	x*	x*	x*	x*	x*	x*	x*	x*	x*	x*	x*	x*	x*	x*	x*	x*
Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
R	RAMSIZE				0											
W																
Reset	x*	x*	x*	x*	x*	x*	x*	x*	x*	x*	x*	x*	x*	x*	x*	x*

说明 x 表示在复位时未定义

### SIM\_SOPT1 位说明

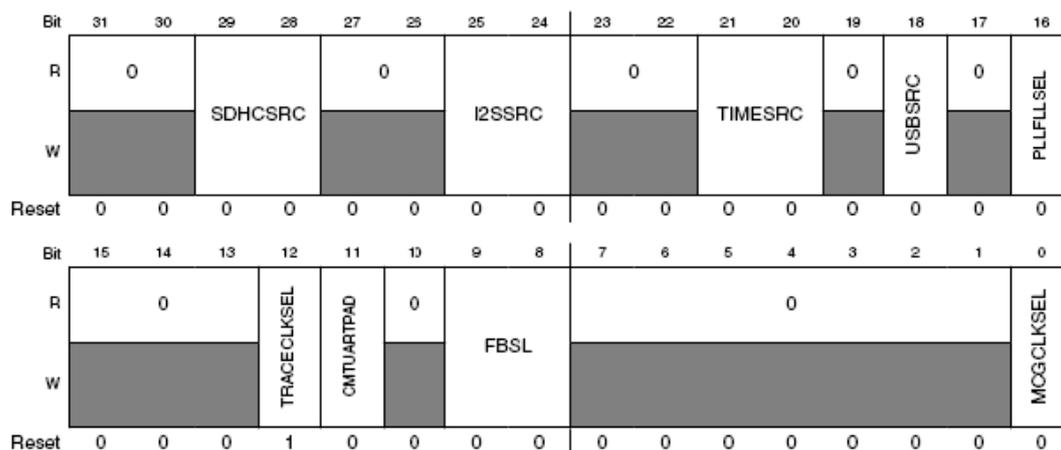
位	说明
31 USBREGEN	USB 电压调整使能 控制电压调整是否使能。 0 USB 电压调整禁止。 1 USB 电压调整使能。
30 USBSTBY	在待机模式下的 USB 电压调整 控制在待机模式下的 USB 电压调整是否使能。 0 控制在待机模式下的 USB 电压调整禁止。 1 控制在待机模式下的 USB 电压调整使能。
29-27 Reserved	保留位
26-24 Reserved	保留位，值为 0。
23 MS	EzPort 片选引脚状态 反应了在最近一次复位时 EzPort 片选引脚状态 (/ EZP_CS)。只读。
22-20 Reserved	保留位，只读，值为 0。
19 OSC32KSEL	32k 振荡器时钟选择 为 TSI 和 LPTMR 选择 32k 振荡器时钟源 (ERCLK32K)。此位只为 POR/LVD 复位。 0 系统振荡器 (OSC32KCLK) 1 RTC 振荡器
18-16 Reserved	保留位，只读，值为 0。
15-12 RAMSIZE	RAM 大小 该字段可用定义设备申请的系统RAM 空间。 0000 未定义 0001 未定义 0010 未定义 0011 未定义 0100 32KB 0110 未定义 0111 64KB 1000 96KB 1001 128KB 1010 未定义 1011 未定义 1100 未定义 1101 未定义 1110 未定义

	1111 未定义
11-0 Reserved	保留位，只读，值为 0。

## 12.2.2 系统选项寄存器 2 (SIM\_SOPT2)

SOPT2 包含芯片上多个模块时钟源的选择控制位。框图及设备时钟定义的详细信息请参见“时钟分配”章节。

地址：SIM\_SOPT2 - 4004\_7000h 基址 + 1004h 偏移量 = 4004\_8004h



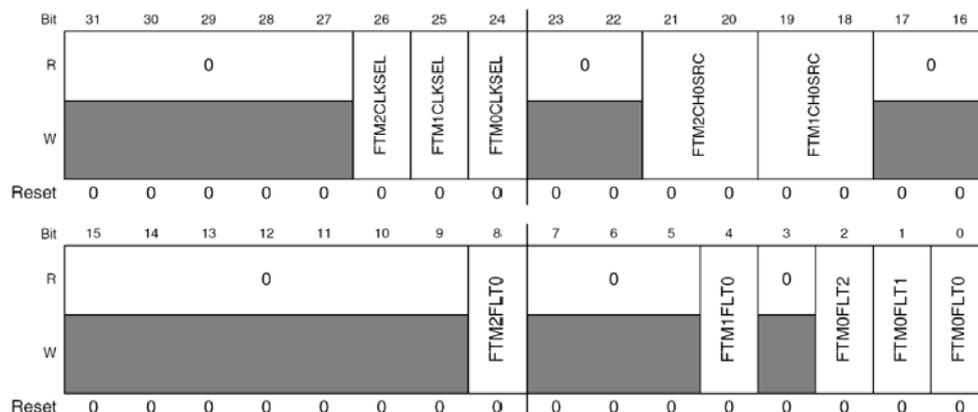
SIM\_SOPT2 位说明

位	说明
31-30 Reserved	保留位，只读，值为 0。
29-28 SDHCSRC	SDHC 时钟源选择 为 SDHC 选择时钟源。 00 内核/系统时钟。 01 MCGPLLCLK/MCGFLLCLK 时钟 10 OSCERCLK 时钟 11 外部时钟 (SDHC0_CLKIN)
27-26 Reserved	保留位，只读，值为 0。
25-24 I2SSRC	I2S 主机时钟源选择 为 I2S 主机时钟选择时钟源。 00 内核/系统时钟被 I2S 时钟分频器分频。参见 SIM_CLKDIV2[I2SFRAC,I2SDIV]说明。 01 MCGPLLCLK/MCGFLLCLK 时钟 被 I2S 时钟分频器分频。参见 SIM_CLKDIV2[I2SFRAC,I2SDIV]说明。 10 OSCERCLK 时钟。 11 外部时钟 (I2S0_CLKIN)。
23-22 Reserved	保留位，只读，值为 0。
21-20 TIMESRC	IEEE 1588 时间戳时钟源选择 为 Ethernet 时间戳时钟选择时钟源。 00 内核/系统时钟。 01 MCGPLLCLK/MCGFLLCLK 时钟 10 OSCERCLK 时钟 11 外部时钟 (SDHC0_CLKIN)
19 Reserved	保留位，只读，值为 0。
18 USBSRC	USB 时钟选择 为 USB48MHz 时钟选择时钟源 0 外部时钟 (USB_CLKIN)。 1 MCGPLLCLK/MCGFLLCLK 被 USB 分频器分频。参见 SIM_CLKDIV2[USBFAC, USBDIV]说明
17 Reserved	保留位，只读，值为 0。
16 PLLFLLSEL	PLL/FLL 时钟选择 为可变化的外部时钟选项提供 MCGPLLCLK or MCGFLLCLK 时

	钟源。 0 MCGFLLCLK 时钟。 1 MCGPLLCLK 时钟。
15-13 Reserved	保留位，只读，值为 0。
12 TRACECLKSEL	调试追踪时钟选择 选择内核/系统时钟或 MCG 输出时钟（MCGOUTCLK）作为追踪时钟源。 0 MCGOUTCLK。 1 内核/系统时钟。
11 CMTUARTPAD	CMT/UART 驱动强度 控制 PTD7 引脚上的 CMT IRO 信号或 UART0_TXD 信号的输出驱动强度，选择一个或两个引脚来驱动它。 0 CMT IRO 或 UART0_TXD 的单引脚驱动强度。 1 CMT IRO 或 UART0_TXD 的双引脚驱动强度。
10 Reserved	保留位，只读，值为 0。
9-8 FBSL	FlexBus 安全等级 若flash 安全性被使能，则这个段影响那些可以通过 FlexBus 接口脱机访问的CPU 的操作。若flash 安全性被禁止，则此段无效。 00 所有通过 FlexBus 的脱机访问（指令和数据）被禁止。 01 所有通过 FlexBus 的脱机访问（指令和数据）被禁止。 10 脱机访问指令被禁止，可以访问数据。 11 脱机访问指令和数据都允许。
7-1 Reserved	保留位，只读，值为 0。
0 MCGCLKSEL	MCG 时钟选择 选择 MCG 的外部参考时钟 0 系统振荡器（OSCCLK） 1 32kHz 的 RTC 振荡器

### 12.2.3 系统选项寄存器 4（SIM\_SOPT4）

地址：SIM\_SOPT4 - 4004\_7000h 基址 + 100Ch 偏移量 = 4004\_800Ch



#### SIM\_SOPT4 位说明

位	说明
31-27 Reserved	保留位，只读，值为 0。
26 FTM2CLKSEL	FlexTimer2 外部时钟引脚选择 选择用于 FTM2 模块驱动时钟的外部引脚。说明：选中的引脚，通过端口控制模块中对应的引脚控制寄存器，为 FTM2 模块配置外部时钟功能。 0 FTM2 外部时钟由 FTM_CLK0 引脚驱动。 1 FTM2 外部时钟由 FTM_CLK1 引脚驱动。
25 FTM1CLKSEL	FTM1 外部时钟引脚选择 择 用于为 FTM1 模块驱动时钟的外部引脚。说明：选中的引脚，通过端口控制模块中对应的引脚控制寄存器，为 FTM 模块配置外部时钟功能。 0 FTM_CLK0 引脚。 1 FTM_CLK1 引脚。
24 FTM0CLKSEL	FlexTimer0 外部时钟引脚选择 选择用于为 FTM0 模块驱动时钟的外部引脚。说明：选中的引脚，通过端口控制模块中对应的引脚控制寄存器，为 FTM 模块配置外部时钟功能。

	0 FTM_CLK0 引脚。 1 FTM_CLK1 引脚。
23-22 Reserved	保留位，只读，值为 0。
21-20 FTM2CH0SRC	FTM2 通道 0 输入捕捉源选择 为 FTM2 通道 0 输入捕捉选择源。 说明：FTM 不是输入捕获模式时，请清除此字段。 00 FTM2_CH0 信号。 01 CMP0 输出。 10 CMP1 输出。 11 保留。
19-18 FTM1CH0SRC	FTM1 通道 0 输入捕捉源选择 为 FTM1 通道 0 输入捕捉选择源。 说明：FTM 不是输入捕获模式时，请清除此字段。 00 FTM1_CH0 信号。 01 CMP0 输出。 10 CMP1 输出。 11 保留。
17-9 Reserved	保留位，只读，值为 0。
8 FTM2FLT0	FTM2 默认选择 0 选择 FTM2 故障 0 的源。说明：通过合适的 PORTx 引脚控制寄存器，引脚默认的 0 值应被配置为 FTM 模块默认功能。 0 FTM2_FLT0 引脚 1 CMP0 输出
7-5 Reserved	保留位，只读，值为 0。
4 FTM1FLT0	FTM1 默认选择 0 选择 FTM1 默认 0 的源。说明：通过合适的 PORTx 引脚控制寄存器，引脚默认的 0 值应被配置为 FTM 模块默认功能。 0 FTM1_FLT0 引脚 1 CMP0 输出
3 Reserved	保留位，只读，值为 0。
2 FTM0FLT2	FTM0 默认选择 2 选择 FTM0 默认 2 的源。说明：通过合适的 PORTx 引脚控制寄存器，引脚默认的 2 值应被配置为 FTM 模块默认功能。 0 FTM0_FLT2 引脚。 1 CMP2 输出。
1 FTM0FLT1	FTM0 默认选择 1 选择 FTM0 默认 1 的源。说明：通过合适的 PORTx 引脚控制寄存器，引脚默认的 1 值应被配置为 FTM 模块默认功能。 0 FTM0_FLT1 引脚。 1 CMP0 输出。
0 FTM0FLT0	FTM0 默认选择 0 选择 FTM1 故障 0 的源。说明：故障 0 的源引脚应通过对应的 PORTx 引脚控制寄存器被配置为 FTM 模块故障功能。 0 FTM0_FLT0 引脚。 1 CMP0 输出。

## 12.2.4 系统选项寄存器 5 (SIM\_SOPT4)

地址：SIM\_SOPT5 - 4004\_7000h 基址 + 1010h 偏移量 = 4004\_8010h

Bit	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
R	0															
W																
Reset	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
R	0								UART1RXSRC		UARTTXSRC		UART0RXSRC		UART0TXSRC	
W																
Reset	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

### SIM\_SOPT5 位说明

位	说明
---	----

31-8 Reserved	保留位，只读，值为 0。
7-6 UART1RXSRC	UART1 接收数据源选择 选择 UART1 的接收数据源。 00 UART_RX 引脚 01 CMP0 10 CMP1 11 保留
5-4 UARTTXSRC	UART1 发送数据源选择 选择 UART1 的发送数据源。 00 ART1_TX 引脚 01 使用 FTM1 通道 0 输出的 UART1_TX 引脚模块 10 使用 FTM2 通道 0 输出的 UART1_TX 引脚模块 11 保留
3-2 UART0RXSRC	UART0 接收数据源选择 选择 UART0 的接收数据源。 00UART_RX 引脚 01 CMP0 10 CMP1 11 保留
1-0 UART0TXSRC	UART0 发送数据源选择 选择 UART0 的发送数据源。 00 ART1_TX 引脚 01 使用 FTM1 通道 0 输出的 UART1_TX 引脚模块 10 使用 FTM2 通道 0 输出的 UART1_TX 引脚模块 11 保留

### 12.2.5 系统选项寄存器 6 (SIM\_SOPT6)

注意：RSTFLTEN 和 RSTFLTSEL 的复位只有在上电复位时有效，其它的复位对它们没有影响。

地址：SIM\_SOPT6 - 4004\_7000h 基址 + 1014h 偏移量 = 4004\_8014h

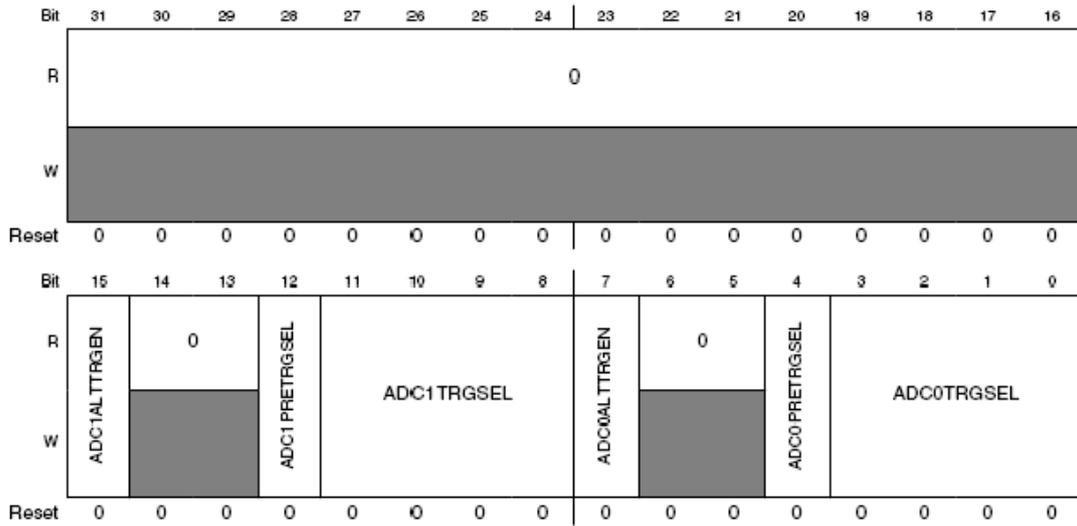
Bit	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16								
R	RSTFLTEN								RSTFLTSEL								0							
W																								
Reset	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0								
Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0								
R	0																							
W																								
Reset	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0								

#### SIM\_SOPT6 位说明

位	说明
31-29 RSTFLTEN	复位引脚滤波使能 选择如何使能复位引脚滤波。 00 禁止所有滤波 01 总线时钟滤波使能在正常工作模式。LPO 时钟滤波使能在停止模式。 10 LPO 时钟滤波使能 11 总线时钟滤波使能在正常工作模式。所有滤波禁止在停止模式。 100 LPO 时钟滤波使能在正常工作模式。所有滤波禁止在停止模式。 101 保留（所有滤波禁止） 110 保留（所有滤波禁止） 111 保留（所有滤波禁止）
28-24 RSTFLTSEL	复位引脚滤波选择 选择复位引脚总线滤波值，滤波计数值等于 RSTFL 的值加 1。
23-0 Reserved	保留位，只读，值为 0。

## 12.2.6 系统选项寄存器 7 (SIM\_SOPT7)

地址: SIM\_SOPT7 - 4004\_7000h 基址 + 1018h 偏移量 = 4004\_8018h



SIM\_SOPT7 位说明

位	说明
31-16 Reserved	保留位, 只读, 值为 0。
15 ADC1ALTTTRGEN	ADC1 选择触发使能位 使能 ADC1 的可选择转换触发 0 PDB 触发被选定用于 ADC1 1 ADC1 选择触发器由 ADC1TRGSEL 定义。
14-13 Reserved	保留位, 只读, 值为 0。
12 ADC1PRETRGSEL	ADC1 预触发选择位 当选择触发器已被 ADC1ALTTTRGEN 使能, 可以选择 ADC1 预触发源。 0 ADC1 选定预触发 A。 1 ADC1 选定预触发 B。
11-8 ADC1TRGSEL	ADC1 触发选择 当选择触发器已使用, 就选择 ADC1 触发源。 说明: 不是所有的选择触发源在停止模式和 VLPS 模式下可用。 0000 PDB 外部触发引脚输入 (PDB0_EXTRG) 0001 高速比较器 0 输出 0010 高速比较器 1 输出 0011 高速比较器 2 输出 0100 PIT 触发器 0 0101 PIT 触发器 1 0110 PIT 触发器 2 0111 PIT 触发器 3 1000 FTM0 触发器 1001 FTM1 触发器 1010 FTM2 触发器 1011 未使用 1100 RTC 警告 1101 RTC 计秒 1110 低电压计时器触发 1011 未使用

7 ADC0ALTTRGEN	ADC0 选择触发使能 使能ADC0 的选择转换触发器 0 ADC0 选定 PDB 触发 1 ADC0 选定选择触发
6-5 Reserved	保留位，只读，值为 0。
4 ADCPRETRGSEL	ADC0 预触发选择 当选择触发通过 ADC0ALTTRGEN 被使能，可以选择 ADC0 预触发源。 0 预触发A 被选定用于 ADC0。 1 预触发B 被选定用于 ADC0。
3-0 ADC0TRGSEL	ADC0 触发选择 当选择触发器已使用，就选择 ADC0 触发源。 说明：不是所有的选择触发源在停止模式和VLPS 模式下可用。 0000 PDB 外部触发引脚输入（PDB0_EXTRG） 0001 高速比较器 0 输出 0010 高速比较器 1 输出 0011 高速比较器 2 输出 0100 PIT 触发器 0 0101 PIT 触发器 1 0110 PIT 触发器 2 0111 PIT 触发器 3 1000 FTM0 触发器 1001 FTM1 触发器 1010 FTM2 触发器 1011 未使用 1100 RTC 警告 1101 RTC 计秒 1110 低电压计时器触发 1011 未使用

### 12.2.7 系统设备标识寄存器（SIM\_SDID）

地址：SIM\_SDID - 4004\_7000h 基址 + 1024h 偏移量 = 4004\_8024h。

Bit	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
R	0																REVID	0	0	1	0	FAMID	PINID									
W																																
Reset	x*	x*	x*	x*	x*	x*	x*	x*	x*	x*	x*	x*	x*	x*	x*																	

\* Notes:

- x = Undefined at reset.

说明：x 表示在复位时未定义。

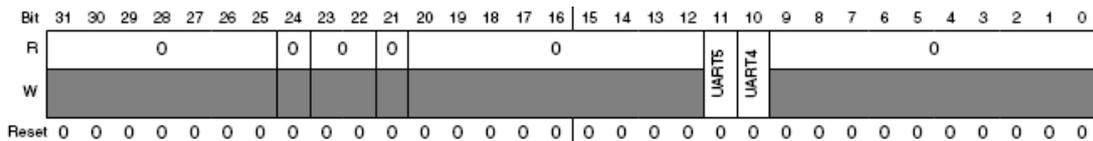
#### SIM\_SDID 位说明

段	说明
31-16 Reserved	保留位，只读，值为 0。
15-12 REVID	设备版本号，标识设备的制造号码。
11-10 Reserved	保留位，只读，值为 0。
9 Reserved	保留位，只读，值为 0。
8 Reserved	保留位，只读，值为 1。
7 Reserved	保留位，只读，值为 0。
6-4 FAMID	Kinetis 系列标识 标识设备所属的Kinetis 系列 000 K10 001 K20 010 K30 011 K40 100 K60 101 K70

	110 K50 and K52 111 K51 and K53
3-0 PINID	引脚数量标识符 0000 保留 0001 保留 0010 32-pin 0011 保留 0100 48-pin 0101 64-pin 0110 80-pin 0111 81-pin 1000 100-pin 1001 104-pin 1010 144-pin 1011 保留 1100 196-pin 1101 保留 1110 256-pin 1111 保留

### 12.2.8 系统时钟门控寄存器 1 (SIM\_SCGC1)

地址: SIM\_SCGC1 - 4004\_7000h 基址 + 1028h 偏移量 = 4004\_8028h



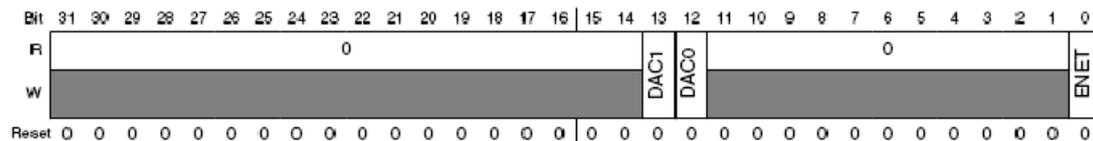
SIM\_SCGC1 位说明

位	说明
31-12 Reserved	保留位, 只读, 值为 0。
11 UART5	UART5 时钟门控制 此位控制 UART5 的时钟门 0 时钟禁止 1 时钟使能
10 UART4	UART4 时钟门控制 此位控制 UART4 的时钟门 0 时钟禁止 1 时钟使能
9-0 Reserved	保留位, 只读, 值为 0。

### 12.2.9 系统时钟门控寄存器 2 (SIM\_SCGC2)

地址: SIM\_SCGC2 - 4004\_7000h 基址 + 102Ch 偏移量 = 4004\_802Ch

Address: SIM\_SCGC2 is 4004\_7000h base + 102Ch offset = 4004\_802Ch



SIM\_SCGC2 位说明

位	说明
31-14 Reserved	保留位, 只读, 值为 0。
13 DAC1	DAC1 时钟门控制 此位控制 DAC1 模块的时钟门。

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/335240332234011132>