



电子课程设计

题目： 函数信号发生器的设计

学院： 机械工程学院

班级： 测控技术与仪器 071 班

作者：

学号：

指导教师：

2010 年 7 月 7 日

摘要:

该函数发生器采用 AT89S51 单片机作为控制核心，外围采用数字/模拟转换电路 (DAC0832)、运放电路 (1458N) 等。电路采用 AT89S51 单片机和一片 DAC0832 数模转换器组成函数信号发生器，在单片机的输出端口接 DAC0832 进行 DA 转换，再通过运放进行波形调整，最后输出波形接在示波器上显示。它具有价格低、性能高和在低频范围内稳定性好、操作方便、体积小、耗电少等特点。由于采用了 1458N 运算放大器，使其电路更加具有较高的稳定性能，性能比高。此电路清晰，出现故障容易查找错误，操作简单、方便。

本设计主要应用 AT89S51 作为控制核心。硬件电路简单，软件功能完善，控制系统可靠，性价比较高等特点，具有一定的使用和参考价值。

关键词: AT89S51 DAC0832 波形调整

【Abstract】: For special requirement the function generator using AT89S51 microcontroller as the control, external analog / digital conversion circuit (DAC0832), op-amp circuit (1458C) and so on. AT89S51 microcontroller circuit and an integral function DAC0832 digital-signal generator, the microcontroller output port connected to DA converter DAC0832, and then wave through the op amp to adjust the final output connected to the oscilloscope waveform display. It has a low cost, high performance and low frequency range, good stability, easy operation, small size, low power consumption and so on. As a result of 1458G operational amplifier circuit to a more stable performance with high performance is high. The circuit clear, easy to find failure error, simple and convenient.

The design of the main application AT89S51 as the control center. Simple hardware circuit, software, functional, and reliable control system, high cost performance characteristics, has some use and reference.

Key words: AT89S51, DAC0832, waveform adjust

目 录

1、设计概述	
1.1、设计任务-----	4
1.2、方案选择与论证-----	4
1.3、系统设计框图-----	5
2、硬件电路设计-----	5
3、软件系统设计	
3.1、阶梯波设计思想及流程图-----	13
3.3、三角波和正弦波设计思想-----	14
4、系统软件仿真	
4.1、protues 仿真原理图-----	15
4.2、仿真波形图-----	16
5、课程设计心得体会-----	17
6、参考文献-----	17
7、附录	
附录一：protel 原理图-----	18
附录二：PCB图 -----	18
附录三：焊接后的电路板实物图-----	19
附录四：实际电路板调试后发生阶梯波图-----	19
附录五：实验源程序-----	19

1.1 设计任务与要求:

- 1 采用 AT89S51及 DAC0832设计函数信号发生器;
- 2 输出信号为正弦波或三角波或阶梯波;
- 3 输出信号频率为 100Hz, 幅度-5V—+5V可调;
- 4 必须具有信号输出及外接电源、公共地线接口, 程序在线下载接口。

1.2 方案选择与论证

1.2.1 设计分析

课程设计需要各个波形的基本输出。如输出三角波、梯形波、正弦波。我们选择只做阶梯波的输出。它的实现过程是通过定义一个初值, 然后在将数值进行递增, 当 A 中的值带到最大时再进行递减。当 A 减到初值是又递增, 如此循环下去。然后从单片机输出数字量, 最后对数字量进行 D/A 转换就可以了。为了实现 100HZ 的频率, 将总时间除了总步数, 根据每步执行时间, 算出延时时间, 最终达到要求, 它输出波形的频率也将近达到了 100HZ。至于三角波, 和阶梯波类似, 只是每次只累加 1, 当达到初值时, 每次累减 1, 算出延时时间, 也就达到要求了。而正弦波每次输出的点值要通过公式计算, 但计算较麻烦, 可以通过查表来找到数值, 而表可以从网上找到。

1.2.2、单片机选择

方案一: AT89S51单片机是一种高性能 8 位单片微型计算机。它把构成计算机的中央处理器 CPU 存储器、寄存器、I/O 接口制作在一块集成电路芯片中, 从而构成较为完整的计算机。同时, 为什么选 AT89S51而不选用 AT89C51 那是因为 AT89S51相对于 AT89C51更强大, S51 增加的新功能包括:

- (1)性能有了较大提升, 价格基本不变, 甚至比 89C51 更低!
- (2)ISP 在线编程功能, 这个功能的优势在于改写单片机存储器内的程序不需要把芯片从工作环境中剥离。是一个强大易用的功能。
- (3)最高工作频率为 33MHz 而 89C51 的极限工作频率是 24M 就是说 S51 具有更高工作频率, 从而具有了更快的计算速度。
- (4)具有双工 UART串行通道。
- (5)内部集成看门狗计时器, 不再需要像 89C51 那样外接看门狗计时器单元电路。
- (6)双数据指示器。
- (7)电源关闭标识。

方案二: C8051F005单片机是完全集成的混合信号系统级芯片, 具有与 AT89S51兼容的微控制器的内核, 与 MCS-51指令集完全兼容。除了具有标准 AT89S51的数字外设部件之外, 片内还集成了数据采集和控制系统中常用的模拟部件和其他数字外设及功能部件。

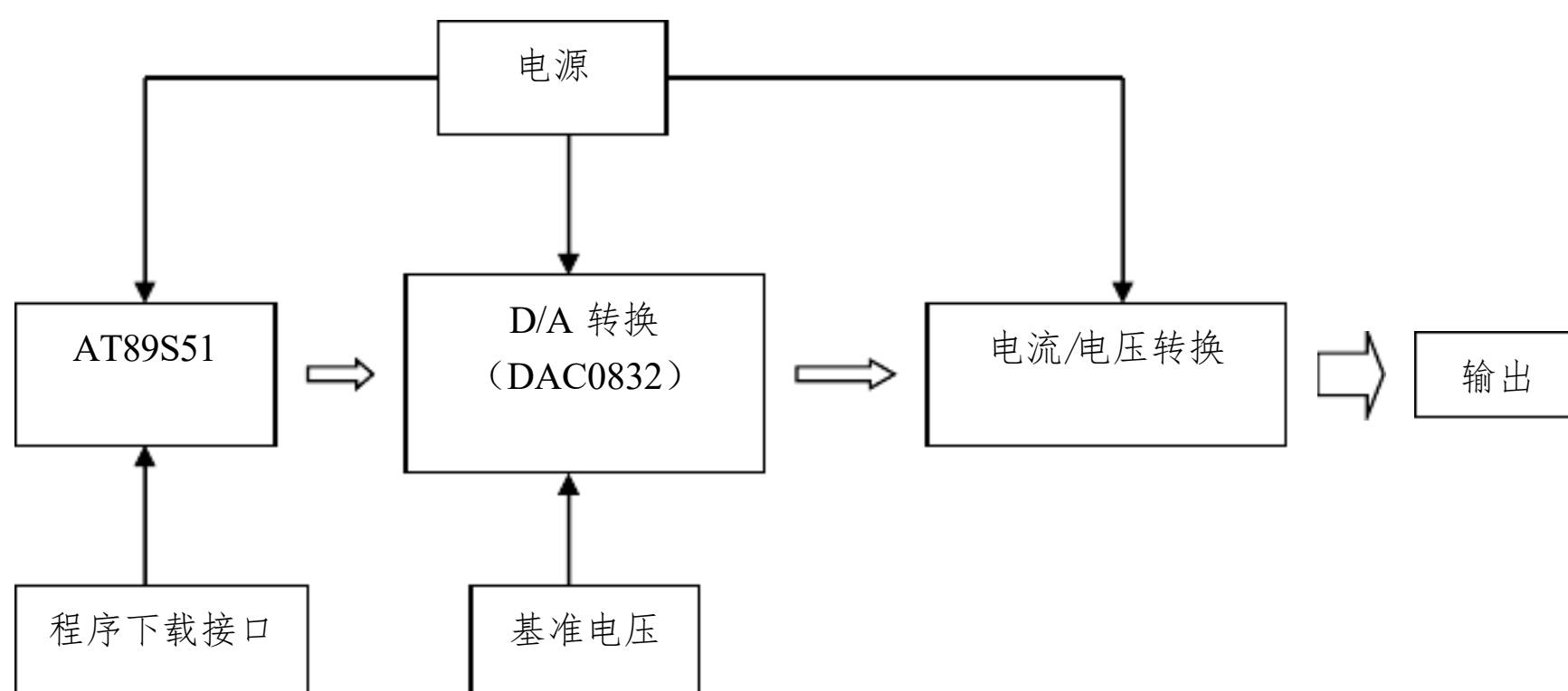
方案选择: 方案二中 C8051F005芯片系统内部结构复杂, 不易控制, 芯片成本高, 对于本系统而言利用率低, AT89S51芯片简单易控制, 成本低, 性能稳定因此采用方案一。

1.2.3、 系统电路设计方案

方案一： AT89S51 芯片中每一路模拟输出与 DAC0832芯片相连，构成多个 DAC0832同步输出电路，输出波形稳定，精度高，但是第二级 DAC0832输出易发生错误并且电路连接复杂。

方案二： AT89S51 芯片中只有一路模拟输出或几路模拟信号非同步输出，这种情况下 CPU 对 DAC0832执行一次写操作，则把一个数据直接写入 D A C 寄存器，DAC0832的输出模拟信号随之对应变化。输出波形稳定，精度高，滤波好，抗干扰效果好，连接简单，性价比高。因此我们设计中采用方案二。

1.3 系统设计框图

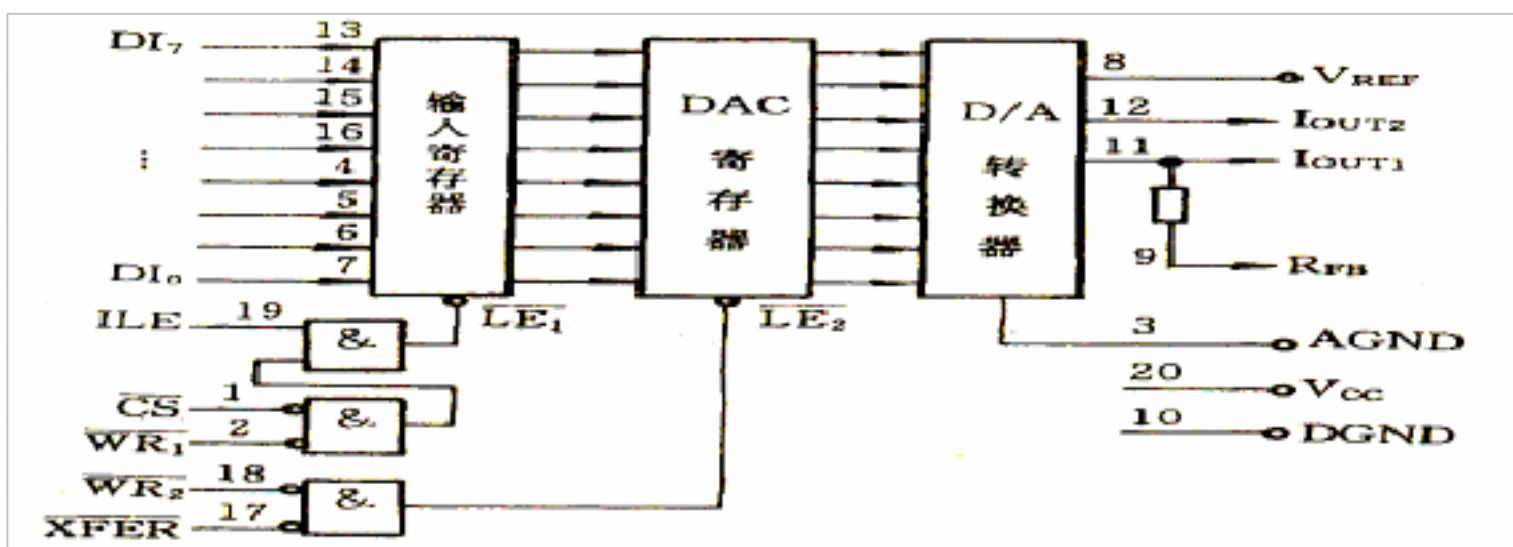


2. 硬件电路设计

2.1 芯片功能介绍

(1)、DAC0832芯片介绍：

DAC0832为一个 8 位 D/A 转换器，单电源供电，在+5~+15V范围内均可正常工作。基准电压的范围为±10V，电流建立时间为 1us，CMOS工艺，低功耗 20mW。DAC0832的内部结构框图如下图图2.1所示。



< 图.2.1 >

DAC0832引脚功能：

DAC0832 共有 20 条引脚，双列直插式。

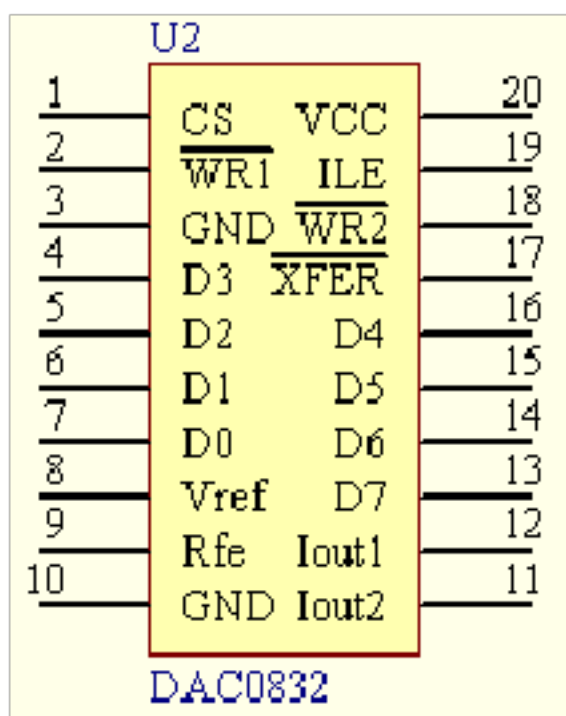


图 2-2 DAC0832 管脚图

(1) D7 ~D0: 8 位的数据输入端，D7为最高位。

(2) I_{OUT1}: 模拟电流输出端 1。

(3) I_{OUT2}: 模拟电流输出端 2，当 DAC 寄存器中数据全为 1 时，输出电流最大，当 DAC 寄存器中数据全为 0 时，输出电流为 0，I_{OUT2} 与 I_{OUT1} 的和为一个常数，即 I_{OUT1} + I_{OUT2} = 常数。

(4) Rfe: 反馈电阻引出端，DAC0832 内部已经有反馈电阻，所以 Rfe 端可以直接接到外部运算放大器的输出端，这样相当于将一个反馈电阻接在运算放大器的输出端和输入端之间。

(5) V_{ref}: 参考电压输入端，此端可接一个正电压，也可接一个负电压，它决定 0 至 255 的数字量转化出来的模拟量电压值的幅度，V_{REF} 范围为 (+10~-10)V。V_{REF} 端与 D/A 内部 T 形电阻网络相连。

(6) Vcc: 芯片供电电压，范围为 (+5~15)V。

(7) GND (3 脚): 模拟量地，即模拟电路接地端。

(8) GND (10 脚): 数字量地。

当 WR2和 XFER同时有效时，8 位 DAC寄存器端为高电平“1”，此时 DAC寄存器的输出端 Q跟随输入端 D也就是输入寄存器 Q端的电平变化；反之，当端为低电平“0”时，第一级 8 位输入寄存器 Q端的状态则锁存到第二级 8 位 DAC寄存器中，以便第三级 8 位 DAC转换器进行 D/A 转换。

一般情况下为了简化接口电路，可以把和直接接地，使第二级 8 位 DAC寄存器的输入端到输出端直通，只有第一级 8 位输入寄存器置成可选通、可锁存的单缓冲输入方式。特殊情况下可采用双缓冲输入方式，即把两个寄存器都分别接成受控方式。

制作低频信号发生器有许多方案：主要有单缓冲方式，双缓冲方式和直通方式。

单缓冲方式具有适用于只有一路模拟信号输出或几路模拟信号非同步输出的情形的优点，但是电路线路连接比较简单。而双缓冲方式适用于在需要同时输出几路模拟信号的场合，每一路模拟量输出需一片 DAC0832芯片，构成多个 DAC0832同步输出电路，程序简单化，但是电路线路连接比较复杂。根据以上分析，我们的课题选择了单缓冲方式使用方便，程序简单，易操作。

②工作原理

DAC0832主要由 8 位输入寄存器、8 位 DAC寄存器、8 位 D/A转换器以及输入控制电路四部分组成。8 位输入寄存器用于存放主机送来的数字量，使输入数字量得到缓冲和锁存，由加以控制；8 位 DAC寄存器用于存放待转换的数字量，由加以控制；8 位 D/A转换器输出与数字量成正比的模拟电流；由与门、非与门组成的输入控制电路来控制 2 个寄存器的选通或锁存状态。

DAC0832 与反相比例放大器相连，实现电流到电压的转换，因此输出模拟信号的极性与参考电压的极性相反，数字量与模拟量的转换关系为 $V_{out1} = -V_{ref} \times (\text{数字码}/256)$

若 D/A转换器输出为双极性，如图 2-3 所示。

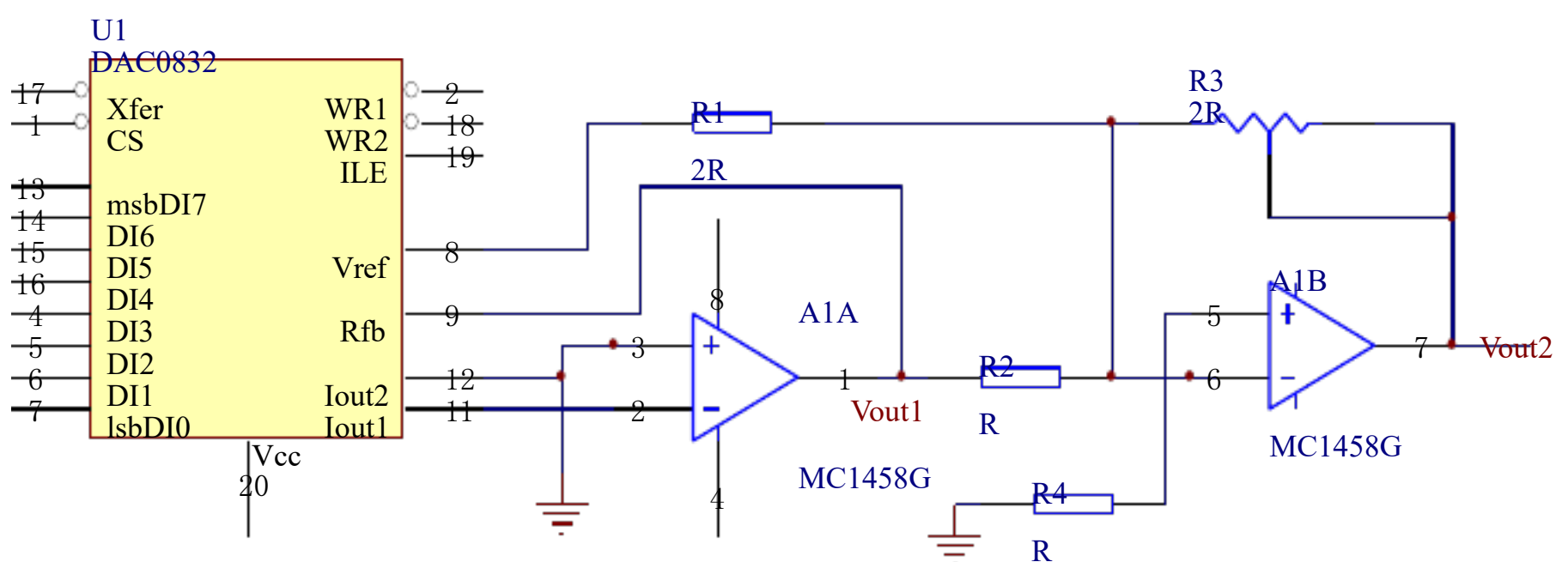


图 2-3 D/A 转换器（DAC0832）双极性输出电路

图 2-3 中，运算放大器 A_{1B} 的作用是把运算放大器 A_{1A} 的单向输出电压转换成双向输出电压。其原理是将 A_{1B} 的输入端通过电阻 R_1 与参考电压 V_{ref} 相连， V_{ref} 经 R_1 向 A_{1B} 提供一个偏流 I_1 ，其电流方向与 I_2 相反，因此运算放大器 A_{1B} 的输入电流为 I_1 、 I_2 之代数和。则 D/A 转换器的总输出电压为：

$$V_{OUT2} = -[(R_3/R_2)V_{OUT1} + (R_3/R_1)V_{ref}]$$

设 $R_1=R_2=2R_3$ ， $R_1=R_2=R_3=R$ ，则

$$V_{OUT2} = -(2V_{OUT1} + V_{ref})$$

DAC0832 主要是用于波形的数据的传送，是本题目电路中的主要芯片。

本次设计要求输出为 $-5V \sim +5V$ ，所以 DAC0832 采用双极性接法，并且用单缓冲方式接法。

(2) AT89S51 介绍

1. AT89S51 的引脚图 实物图如图 2-4 所示

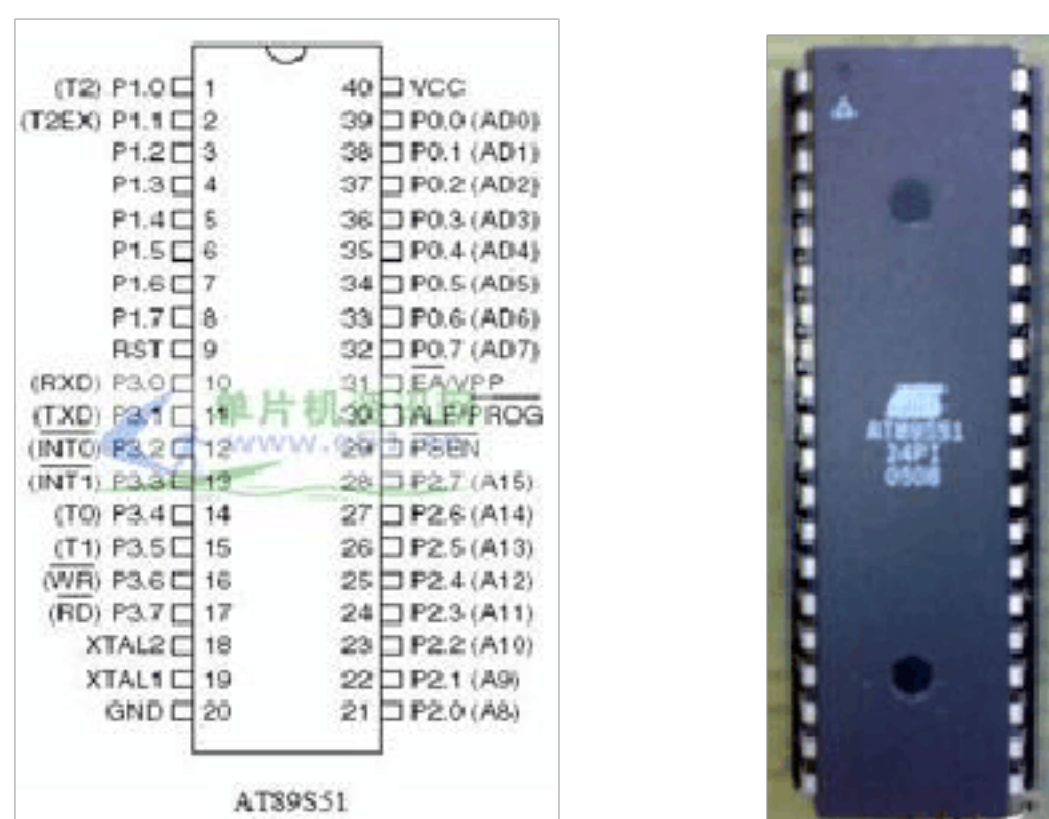


图 2-4 AT89S51 的引脚图 实物图

2. 主要特性：

- (1) 4K 字节可编程 FLASH 存储器
- (2) 全静态工作
- (3) 三级程序存储器保密锁定
- (4) 128*8 位内部 RAM
- (5) 32 条可编程 I/O 线
- (6) 两个 16 位定时器/计数器
- (7) 6 个中断源
- (8) 可编程串行通道

- (9)低功耗的闲置和掉电模式
- (10)片内振荡器和时钟电路

3. 管脚说明：

VCC 供电电压。
 GND 接地。

P0 口：P0 口为一个 8 位漏级开路双向 I/O 口，每脚可吸收 8TTL 门电流。当 P1 口的管脚第一次写 1 时，被定义为高阻输入。P0 能够用于外部程序数据存储器，它可以被定义为数据/地址的第八位。在 FIAsh编程时，P0 口作为原码输入口，当 FIAsh进行校验时，P0 输出原码，此时 P0 外部必须被拉高。

P1 口：P1 口是一个内部提供上拉电阻的 8 位双向 I/O 口，P1 口缓冲器能接收输出 4TTL 门电流。P1 口管脚写入 1 后，被内部上拉为高，可用作输入，P1 口被外部下拉为低电平时，将输出电流，这是由于内部上拉的缘故。在 FLASH编程和校验时，P1 口作为第八位地址接收。

P2 口：P2 口为一个内部上拉电阻的 8 位双向 I/O 口，P2 口缓冲器可接收，输出 4 个 TTL 门电流，当 P2 口被写“1”时，其管脚被内部上拉电阻拉高，且作为输入。并因此作为输入时，P2 口的管脚被外部拉低，将输出电流。这是由于内部上拉的缘故。P2 口当用于外部程序存储器或 16 位地址外部数据存储器进行存取时，P2 口输出地址的高八位。在给出地址“1”时，它利用内部上拉优势，当对外部八位地址数据存储器进行读写时，P2 口输出其特殊功能寄存器的内容。P2 口在 FLASH编程和校验时接收高八位地址信号和控制信号。

P3 口：P3 口管脚是 8 个带内部上拉电阻的双向 I/O 口，可接收输出 4 个 TTL 门电流。当 P3 口写入“1”后，它们被内部上拉为高电平，并用作输入。作为输入，由于外部下拉为低电平，P3 口将输出电流（ILL）这是由于上拉的缘故。

表 2-1 端口引脚图

端口引脚	第二功能
P3.0	RXD（串行输入口）
P3.1	TXD（串行输出口）
P3.2	$\overline{\text{INT0}}$ （外中断0）
P3.3	$\overline{\text{INT1}}$ （外中断1）
P3.4	T0（定时/计数器0）
P3.5	T1（定时/计数器1）
P3.6	$\overline{\text{WR}}$ （外部数据存储器写选通）
P3.7	$\overline{\text{RD}}$ （外部数据存储器读选通）

口作为输入口时有两种工作方式即所谓的读端口与读引脚读端口时实际上并不从外部读入数据而是把端口锁存器的内容读入到内部总线经过某种运算或变换后再写回到端口锁存器只有读端口时才真正地把外部的数据读入到内部总线上面图中的两个三角形表示的就是输入缓冲器 CPU将根据不同的指令分别发出读端口或读引脚信号以完成不同的操作这是由硬件自动完成的不需要我们操心 1 然后再实行读引脚操作否则就可能读入出错为什么看上面的图如果不对端口置 1 端口锁存器原来的状态有可能为 0Q 端为 0Q[^]为 1 加到场效应管栅极的信号为 1 该场效应管就导通对地呈现低阻抗,此时即使引脚上输入的信号为 1 也会因端口的低阻抗而使信号变低使得外加的 1 信号读入后不一定是 1 若先执行置 1 操作则可以使场效应管截止引脚信号直接加到三态缓冲器中实现正确的读入由于在输入操作时还必须附加一个准备动作所以这类 I/O 口被称为准双向口 89C51 的 P0/P1/P2/P3 口作为输入时都是准双向口接下来让我们再看另一个问题从图中可以看出这四个端口还有一个差别除了 P1 口外 P0/P2/P3 口都还有其他的功能

RST 复位输入。当振荡器复位器件时,要保持 RST 脚两个机器周期的高电平时间。

ALE/PROG 当访问外部存储器时,地址锁存允许的输出电平用于锁存地址的地位字节。在 FLASH 编程期间,此引脚用于输入编程脉冲。在平时,ALE 端以不变的频率周期输出正脉冲信号,此频率为振荡器频率的 1/6。因此它可用作对外部输出的脉冲或用于定时目的。然而要注意的是:每当用作外部数据存储器时,将跳过一个 ALE 脉冲。如想禁止 ALE 的输出可在 SFR8EH 地址上置 0。此时,ALE 只有在执行 MOV,XMOV 指令是 ALE 才起作用。另外,该引脚被略微拉高。如果微处理器在外部执行状态 ALE 禁止,置位无效。

/PSEN: 外部程序存储器的选通信号。在由外部程序存储器取指期间,每个机器周期两次/PSEN 有效。但在访问外部数据存储器时,这两次有效的/PSEN 信号将不出现。

/EA/VPP: 当 /EA 保持低电平时,则在此期间外部程序存储器(0000H-FFFFH,不管是否有内部程序存储器。注意加密方式 1 时,/EA 将内部锁定为 RESET 当 /EA 端保持高电平时,此间内部程序存储器。在 FLASH 编程期间,此引脚也用于施加 12V 编程电源(VPP)。

XTAL1 反向振荡放大器的输入及内部时钟工作电路的输入。

XTAL2 来自反向振荡器的输出。

4. AT89S51 的晶振及其连接方法

CPU 工作时都必须有一个时钟脉冲。有两种方式可以向 89S51 提供时钟脉冲:一是外部时钟方式,即使用外部电路向 89S51 提供始终脉冲,见图 3--(a);二是内部时钟方式,即使用晶振由 89S51 内部电路产生时钟脉冲。一般常用第二种方法,其电路见图 2-5(b)。

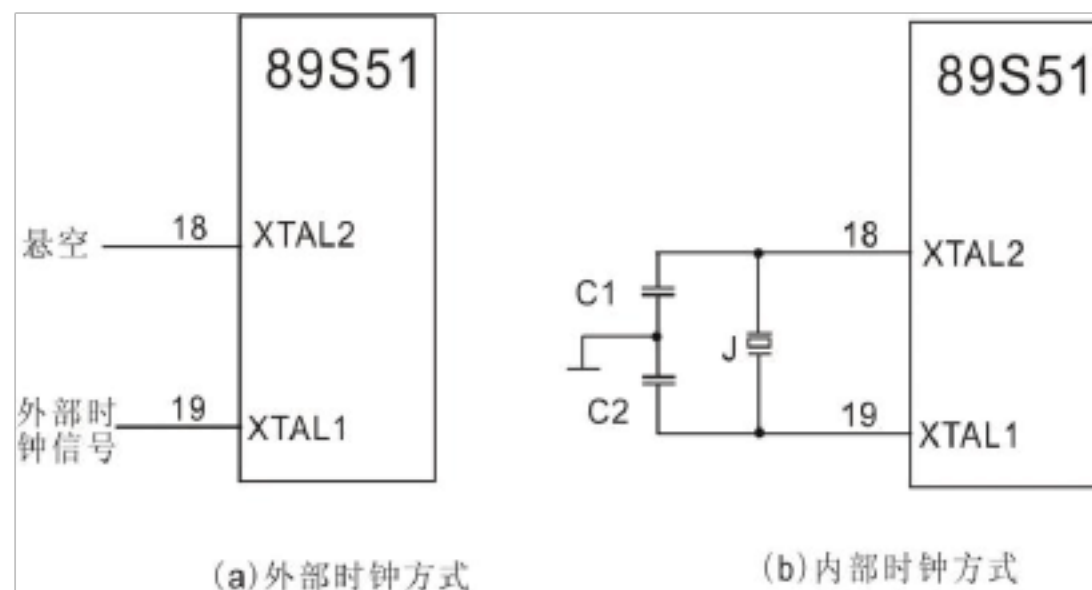


图 2-5 89S51 的时钟脉冲

图 2-5 中：J 一般为石英晶体，其频率由系统需要和器件决定，在频率稳定度要求不高时也可以使用陶瓷滤波器。

C1、C2: 使用石英晶体时， $C1=C2=30(\pm 10)$ pF

使用陶瓷滤波器时， $C1=C2=40(\pm 10)$ pF

5. AT89S51 的复位

使 CPU 开始工作的方法就是给 CPU 一个复位信号，CPU 收到复位信号后将内部特殊功能寄存器设置为规定值，并将程序计数器设置为“0000H”。复位信号结束后，CPU 从程序存储器“0000H”处开始执行程序。89S51 为高电平复位，一般有 3 种复位方法。

- i 上电复位。接通电源时
- ii 手动复位。设置一个复位按钮，当操作者按下按钮时产生一个复位信号。
- iii 自动复位。设计一个复位电路，当系统满足某一条件时自动产生一个复位信号。

下图为最简单的上电复位和手动复位方法。

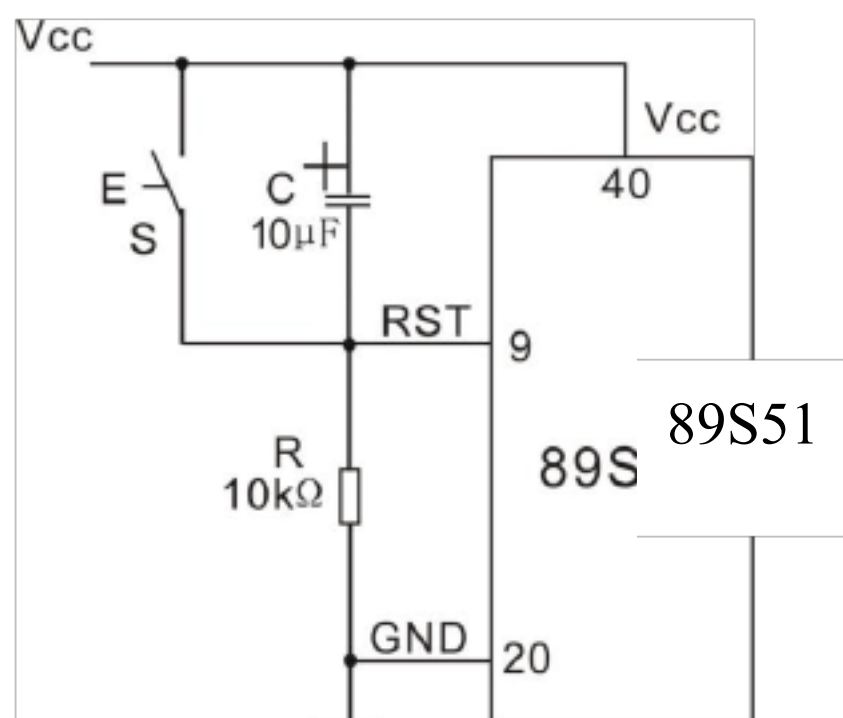


图 2—6

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/346202121020010221>