

摘要

基于 FPGA 的新型多道伽马能谱分析仪设计

多道 γ 能谱分析仪主要被用作获取与分析 γ 射线的能谱，自诞生以来就被广泛应用在国防、医学等领域当中，特别是在核探测技术领域，它更是进行基础科学研究的重要仪器。随着数字电子技术的不断发展，新型多道 γ 能谱分析仪具有诸多明显的优点。目前国外已经有了成型的商业化新型多道 γ 能谱分析仪产品，而我国在这一领域尚处于发展阶段，因此，对于新型多道 γ 能谱分析仪的研究具有积极意义。

本文基于 Altera 公司的 FPGA 芯片 EP4CE10F17C8N，对新型多道 γ 能谱分析仪的关键技术进行研究。首先基于 γ 能谱测量原理提出了一种模块化的设计方案，并对方案中主要模块的核心器件进行选型。然后设计了硬件电路，主要包括以 AD9226 为核心的采样电路、以 FPGA 和 STM32 为核心的信号处理电路、以 W5500 为核心的数据通信电路。此外重点研究了 FPGA 的峰值提取算法，在一般的阈值处理算法的基础上进行优化改进，提出了动态阈值处理算法，以该算法为核心设计了具有数据采集、峰值提取、数据存储、数据通信以及谱图显示等主要功能的软件系统。最后对基于上述方案设计的新型多道 γ 能谱分析仪进行了基本性能测试。结果表明，本文设计的新型多道 γ 能谱分析仪具有良好的积分非线性、微分非线性、能量分辨率以及稳定性，验证了动态阈值处理算法的可行性。

关键词：

嵌入式，FPGA，多道分析仪， γ 能谱

Abstract

Design of new FPGA-based multi-channel analyzer for gamma spectrum

Multi-channel analyzer for γ spectrometer is mainly used to obtain and analyze the γ -ray spectrum, it has been widely used in national defense, medicine and other fields, since its birth. Especially in the field of nuclear detection technology, it is an important instrument for basic scientific research. With the development of digital electronic technology, the new multichannel γ spectrometer has many obvious advantages. At present, the new multichannel γ spectrometer has been commercialized in foreign countries, and our country is still in the development stage in this field. Therefore, the research of the new multichannel γ spectrometer has certain positive significance.

In this paper, based on the FPGA chip EP4CE10F17C8N of Altera, we studied the key technologies of the new multi-channel γ spectrometer. Firstly, we proposed a modular design scheme based on the principle of γ energy spectrum measurement, and selected the core components of the main modules. Secondly, we designed the hardware circuit of this paper, which mainly includes the sampling circuit with AD9226 as the core, the signal processing circuit with FPGA and STM32 as the core, and the data communication circuit with W5500 as the core. Thirdly, we focused on the FPGA peak extraction algorithm, optimized and improved the general threshold processing algorithm, and put forward the dynamic threshold processing algorithm. With this algorithm as the core, we designed a software system with the following main functions, such as data acquisition, peak extraction, data storage, data communication and spectral display. Finally, the basic performance of a new multichannel γ spectrometer based on the above scheme was tested. The results showed that the new multi-channel γ spectrometer has good integral nonlinearity, differential nonlinearity, energy resolution and stability, and verifies the feasibility of the dynamic threshold processing algorithm.

Keywords:

Embedded System, FPGA, Multi-Channel Analyzer, Gamma Spectrum

关于学位论文使用授权的声明

本人完全了解吉林大学有关保留、使用学位论文的规定，同意吉林大学保留或向国家有关部门或机构送交论文的复印件和电子版，允许论文被查阅和借阅；本人授权吉林大学可以将本学位论文的全部或部分内容编入有关数据库进行检索，可以采用影印、缩印或其他复制手段保存论文和汇编本学位论文。

(保密论文在解密后应遵守此规定)

论文级别：硕士 博士

学科专业：应用物理

论文题目：基于 FPGA 的新型多道伽马能谱分析仪设计

作者签名：赵耀

指导教师签名：韩峰

2023 年 05 月 22 日

目录

摘要.....	I
Abstract.....	II
第 1 章 绪论.....	1
1.1 研究背景与意义	1
1.2 国内外研究现状	2
1.3 论文主要内容与结构	4
1.4 本章小结	5
第 2 章 理论基础与总体设计方案	6
2.1 γ 能谱测量原理.....	6
2.2 总体设计方案	8
2.3 探测器模块选型方案	9
2.3.1 探测器的选型方案	9
2.3.2 探测器基本原理	10
2.4 高速 ADC 模块选型方案.....	12
2.5 信号处理模块选型方案	13
2.6 数据通信模块选型方案	14
2.7 本章小结	15
第 3 章 硬件电路设计	16
3.1 硬件电路总体设计	16
3.2 后置放大电路与调理电路	16
3.3 高速 ADC 采样电路	17

3.4 FPGA 外围电路	19
3.5 STM32 外围电路	20
3.6 W5500 外围电路.....	21
3.7 电源电路	22
3.8 本章小结	23
第 4 章 软件系统设计	24
4.1 软件系统总体设计	24
4.2 峰值提取算法	25
4.2.1 一般的阈值处理算法	25
4.2.2 阈值序列处理算法	26
4.2.3 动态阈值处理算法	27
4.2.4 有效峰值选取逻辑	29
4.3 FPGA 软件程序设计	30
4.3.1 FPGA 软件程序总体设计	30
4.3.2 峰值提取模块	32
4.4 STM32 软件程序设计	35
4.4.1 STM32 软件程序总体设计	35
4.4.2 STM32 道址数据存储模块	35
4.4.3 STM32 数据发送模块	36
4.5 上位机软件程序设计	37
4.5.1 上位机软件功能分析	37
4.5.2 上位机软件工作流程	38

4.5.3 上位机软件界面设计	39
4.6 本章小结	40
第 5 章 系统性能测试	41
5.1 性能测试方案	41
5.2 积分非线性测试	42
5.3 微分非线性测试	44
5.4 能量分辨率测试	44
5.5 稳定性测试	45
5.6 本章小结	46
第 6 章 总结与展望	47
6.1 总结	47
6.2 展望	48
参考文献	49
作者简介及在学期间所取得的科研成果	53
致谢	54

第1章 绪论

1.1 研究背景与意义

随着社会的发展以及核科学的进步，核技术相较以往也有了极大的提升。近年来，核技术及其应用产业不仅成为国民经济的重要支柱，还成为推进国民经济创新发展的动力之一。在国民经济制造业领域的细分行业中，近三分之一的行业与核技术应用有关，自“十三五”以来，国家将核技术及其应用产业纳入国家现代发展战略中，核技术应用研发水平不断提高，核技术应用产业展现出巨大活力以及经济、社会效益^[1]。

核探测技术是核技术的重要组成部分，随着核技术的迅猛发展以及重要程度不断提高，核探测技术也显得愈发重要。如今，核探测技术在诸多重要领域发挥着巨大作用^[2]。比如，在科研领域，核探测技术被广泛应用于核物理以及高能物理的研究当中^[3]；在国防建设领域，核探测技术被广泛应用于国防装备的制作以及各级各类关卡的安全检测当中^[4]；在资源及地质勘探领域，核探测技术被应用于地下水、矿产等资源以及工程地质的勘探当中^[5]；在医学领域，核探测技术在医学成像中起着至关重要的作用^[6-7]；在核安全领域，由于切尔诺贝利核电站事件以及日本福岛核电站事件对人类造成了极大的危害，核安全问题得到了极大的重视，核探测技术能够在核安全的防护中起到重要的监控作用^[8]；在其他领域，比如在日常生活环境以及个人的辐射监测、海洋科学中洋流循环模式分析等方面核探测技术都起到了至关重要的作用^[9]。

多道 γ 能谱分析仪是核探测技术当中重要的探测仪器，其主要被用作 γ 射线能谱的获取与分析。传统多道 γ 能谱分析仪依靠模拟电子技术实现 γ 能谱的获取与分析，主要由幅度甄别电路、峰值保持电路、模数转换电路等组成。但是受限于 ADC 以及模拟电路的发展，传统多道 γ 能谱分析仪具有较为明显的缺点，比如处理速度较慢，死时间较长，在高计数率下容易产生脉冲堆积现象，并且容易受到温度等环境因素的影响，系统的稳定性较差^[10]。

近年来，随着高速 ADC 以及高性能数字信号处理芯片 FPGA 的发展^[11]，多道 γ 能谱分析仪开始向数字化发展。在新型多道 γ 能谱分析仪中，探测器的输出

信号经放大以及简单调理后直接送入高速 ADC 转换成数字信号,然后高速 ADC 将数字信号传输到 FPGA 中进行信号处理,实现 γ 能谱的获取与分析^[12]。得力于高速 ADC 以及 FPGA 的强大性能,新型多道 γ 能谱分析仪相较于传统多道 γ 能谱分析仪具有处理速度快、稳定性高等优点^[13]。

综上所述,新型多道 γ 能谱分析仪具有极高的价值以及发展潜力,已经成为各国在核探测技术方面的重要科研方向,新型多道 γ 能谱分析仪也已经占据了 γ 能谱测量仪器的主流市场^[14-15],为推动新型多道 γ 能谱分析仪在我国核探测技术领域的进一步发展,需要进行大量的研究与开发工作。基于此,本文将对新型多道 γ 能谱分析仪的关键技术与关键问题进行研究。

1.2 国内外研究现状

新型多道 γ 能谱分析仪的技术最早可以追溯到二十世纪七十年代,荷兰 Philips 实验室的 H.Koeman 提出了数字脉冲信号处理算法,但是由于当时数字信号处理技术发展较慢,技术水平难以支撑新型多道 γ 能谱分析算法的理论实现,其性能也远远逊色于当时的传统多道 γ 能谱分析仪的性能。但是这种数字信号处理算法的提出,为后续多道 γ 能谱分析仪的数字化打开了新的思路,为新型多道 γ 能谱分析仪的研究奠定了深厚的基础^[16-17]。

二十一世纪以来,由于高速 ADC 以及 FPGA 的性能飞速提升,越来越多的新型多道 γ 能谱分析仪迅速发展起来。

2010 年,意大利的 L.Abbene 研究了探测器与数字脉冲处理系统相结合的性能,数字脉冲处理算法对前置放大器输出脉冲进行堆积检查和脉冲幅度分析,并由高速 ADC 将脉冲信号数字化。研究结果表明多道 γ 能谱分析仪在多种实验环境中都具有优异的性能,验证了核探测器与数字脉冲处理系统相结合具有极高的应用潜力^[18]。

2013 年, PilSooLee 等人基于 FPGA 开发了一套数字信号处理系统,通过数字滤波和脉冲形状来测量脉冲信号的上升时间和脉冲高度,系统由高速 ADC 以及一个 FPGA 组成,并且对该系统设计了数字信号处理算法,实现了梯形滤波以及对数字信号的脉冲幅度和上升时间的测量。该系统获得的能量分辨率与传统模拟分析仪所获得的能量分辨率相差无几,并且此系统通过对脉冲的上升时间进行

分析后，可以清楚地辨别出 γ 射线^[19]。

2014 年，S Sánchez-Prieto 等人提出了一种新型自适应数字滤波器的设计，所提出的自适应算法具有自动调整参数的能力，使输入信号按照所需的形状实时成形，可以生成典型三角形、梯形或尖状形状，该研究为后续新型多道 γ 能谱分析仪的发展提供了一种新的思路^[20]。

2017 年，Hyeokmin Choe 等人设计了基于多通道 FPGA 的同步辐射数据采集系统，该系统可以将多个独立探测器中探测到的信号分别计数，系统首先将探测器的输出信号通过异步逻辑锁存，然后与 100MHz 的系统时钟同步，然后输出信号被分类并且进行计数，实现了高累计的计数统计^[21]。

在新型多道 γ 能谱分析仪的商业化方面，国外已经有较为成熟的商业化产品，比如 Canberra 公司的 DSA 系列、Amptek 的 DP 系列等^[10,22]。由于国内对新型多道伽马能谱分析仪的研究起步较晚，在新型多道 γ 能谱分析仪的研究上相较于国外具有一定差距，但是依旧有许多大学以及科研机构在这一方面做出了许多成果。

清华大学的肖无云等人利用 MATLAB 模拟了梯形成形算法，分析了梯形成形算法的结构、幅频响应特性以及弹道亏损特性，同时还提出了数字基线估计方法，并且对新型多道 γ 能谱分析仪的最小噪声基线估计的计权函数、频率响应以及数值模拟等技术进行了大量的研究与分析，为我国多道 γ 能谱分析仪的数字化发展填补了大量的空白^[23-26]。

清华大学的敖奇等人提出了一种基于 DSP 的多道 γ 能谱分析仪设计，硬件部分采用双 FIFO 结构的设计，获得了脉冲信号的基线信息，并且脉冲信号的通过率也获得了提高，软件部分在 DSP 上实现了数据采集、算法处理及数据传输等功能，该设计证实了国内多道 γ 能谱分析仪数字化的可能性，为国内多道 γ 能谱分析仪的发展奠定了深厚的基础^[27]。

解放军防化指挥研究院的李京伦等人提出了一种高速多道 γ 能谱分析仪的设计，在脉冲信号处理部分尽可能减小脉冲信号的失真度的前提下去提高脉冲信号的速度，在之后的核脉冲信号分析部分利用算法对脉冲信号进行优化^[28]。

这些研究成果表明我国在多道 γ 能谱分析仪的研究上已经取得了诸多成果以及长足的进步，但是由于我国在核探测领域的探索起步较晚，缺乏深入系统的研究，在新型多道 γ 能谱分析仪上并没有将 FPGA 的先进性以及优越性完全体现

出来，与国外相比还有一定差距。因此，为缩小甚至赶超与国外之间的差距，对新型多道 γ 能谱分析仪的研究与开发具有积极意义。

1.3 论文主要内容与结构

本文主要针对基于 FPGA 的新型多道 γ 能谱分析仪进行研究与设计，提出了模块化的总体设计方案，设计了硬件电路以及软件系统，并对本设计进行了基本性能测试。本文的总体结构如图 1.1 所示，包括绪论、理论基础与总体设计方案、硬件电路设计、软件系统设计、系统性能测试、总结与展望等六个章节。

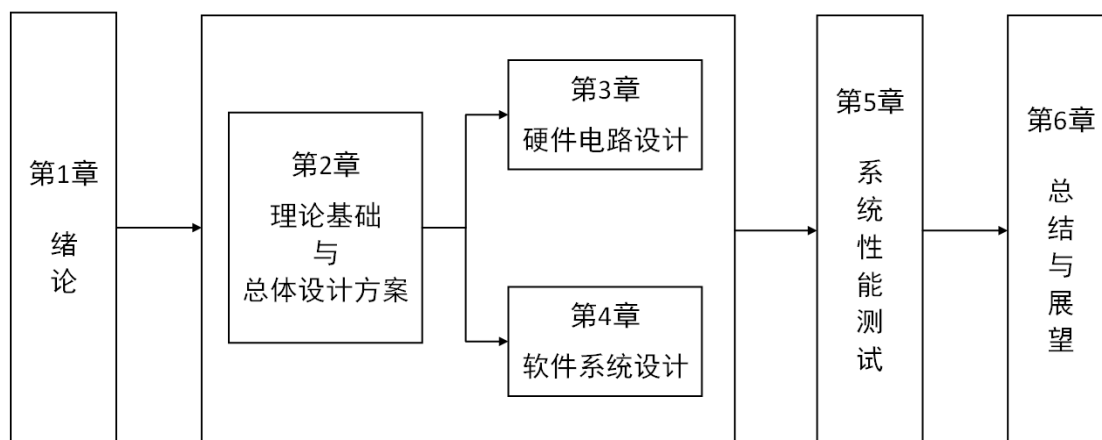


图 1.1 本文总体结构

第 1 章，绪论。本章主要阐述了本文的研究背景和研究意义，梳理了多道 γ 能谱分析仪相关技术的国内外研究现状，明确本文的主要研究内容以及本文的总体结构。

第 2 章，理论基础与总体设计方案。本章首先介绍了 γ 能谱的测量原理，然后以模块化的方式设计了本文的总体方案，主要模块包括探测器模块、高速 ADC 模块、信息处理模块以及数据通信模块，并根据各主要模块的特点对核心器件选型。

第 3 章，硬件电路设计。本章首先设计了硬件电路总体结构，然后按照总体结构，根据各模块中的主要器件确定了硬件电路细节，其中高速 ADC 采样电路以 AD9226 为核心设计，信号处理模块硬件电路以 FPGA 作为信号处理芯片，STM32 作为数据存储芯片设计，数据通信模块硬件电路以以太网控制芯片

W5500 为核心设计, 在综合所有模块的电源需求后以 LT1611 等芯片搭建了电源电路。

第 4 章, 软件系统设计。本章首先设计了软件系统的总体架构, 然后对常用的峰值处理算法进行研究, 在一般的阈值处理算法上进行优化改进, 提出了动态阈值处理算法, 然后以该算法为核心, 设计了本文的软件系统。

第 5 章, 系统性能测试。本章首先设计了测试方案, 然后使用任意波形发生器对积分非线性、微分非线性等性能进行测试, 使用 γ 放射源对能量分辨率、稳定性等性能进行测试。

第 6 章, 总结与展望。本章主要总结本文的主要工作内容以及当前研究中存在的不足, 确定下一步的研究方向。

1.4 本章小结

本章从核探测技术对当今世界的影响以及重要程度这一研究背景出发, 分析了新型多道 γ 能谱分析仪的研究意义, 然后梳理了多道 γ 能谱分析仪的国内外研究现状, 最后概括了本文的主要研究内容以及本文的结构。

第2章 理论基础与总体设计方案

2.1 γ 能谱测量原理

γ 射线是原子核从激发态跃迁到较低能态或者基态时产生的一种辐射，其能量大小与原子核激发态的能级有关，所以一般通过 γ 射线的能量的分布情况来确定原子核激发态的能级。

能谱是指辐射粒子的能量分布，但是 γ 能谱与一般辐射粒子的能谱稍有不同，在测量 γ 射线能谱的一般过程中， γ 射线首先会与物质发生相互作用产生次级电子， γ 射线与物质相互作用的方式主要有三种^[29-30]：

1、光电效应。在该过程中， γ 光子在入射时与原子的内层束缚电子产生相互作用，将全部能量转移给束缚电子并且 γ 光子自身也会消失，而束缚电子获得能量后从原子中射出成为光电子，光电效应的示意图如图 2.1 所示，由于束缚电子的电离能在一般情况下远小于 γ 光子的能量，所以光电子的动能与 γ 光子的能量近似相等。

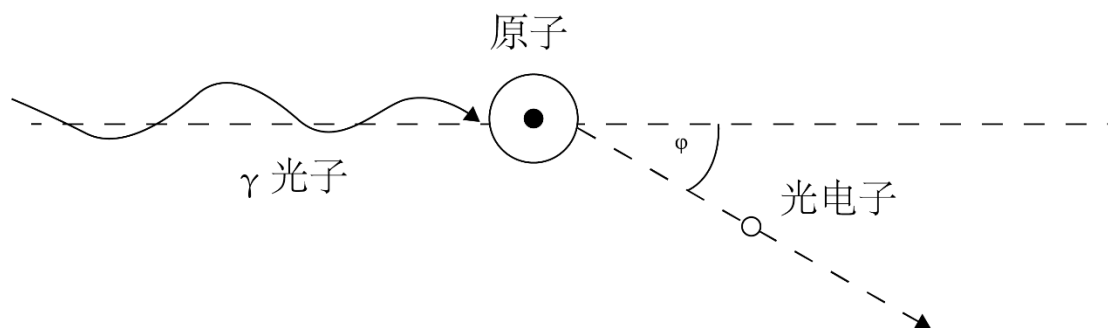


图 2.1 光电效应示意图

2、康普顿散射。康普顿散射是指 γ 光子与原子的外层核外电子产生的非弹性碰撞，该过程的示意图如图 2.2 所示，在这一过程中， γ 光子损失一部分能量成为散射光子，并且其运动方向也会随之发生改变，而与 γ 光子产生非弹性碰撞的电子会获得一部分能量成为反冲电子从原子中射出，由于外层电子的结合能很小，与 γ 光子入射时的能量相比可以忽略不计，所以这一过程也可以看作是 γ 光子与自由电子产生弹性碰撞的过程。

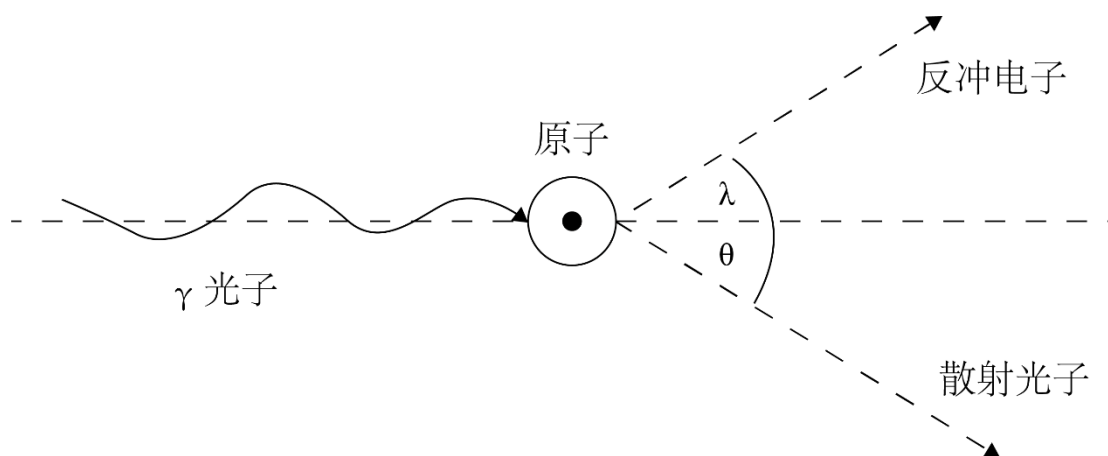


图 2.2 康普顿散射示意图

(3) 正负电子对效应。当 γ 射线的能量较大时， γ 光子在原子核以及电子的库伦场的作用下，有可能会转化成成一个正电子和一个负电子，这一过程称为正负电子对效应，其示意图如图 2.3 所示。由于正负电子对效应这一作用方式对 γ 射线有着一定的能量要求，所以在 γ 射线能量小于 1.02MeV 时，只会发生光电效应以及康普顿散射。

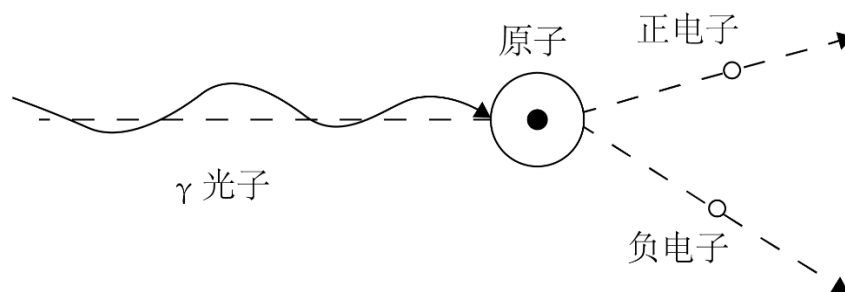


图 2.3 正负电子对效应示意图

在三种作用方式中，次级电子分别为光电子、反冲电子、正负电子对，探测器吸收次级电子后，产生与次级电子能量成正比的脉冲幅度，所以在测量 γ 射线能量时探测器输出的脉冲信号本质上是由相互作用后的次级电子产生的，最后测量得到的 γ 能谱图反映的是次级电子的能量分布情况，而不是 γ 射线本身能量的分布情况，但是由于次级电子的能量是由 γ 射线能量决定的，通过分析次级电子的能谱图也能够测定 γ 射线的能量分布，所以，一般把这样的次级电子能量分布图叫做 γ 射线能谱图。

测量 γ 能谱最常用到的仪器就是多道 γ 能谱分析仪，下面对多道技术进行简

单的介绍，多道技术的原理图如图 2.4 所示，首先将探测器输出的模拟信号转化成数字信号，然后将数字信号按照大小分别进行计数，数字化后的能量大小一般称为道址，以道址为横轴、以数字信号按照大小计数后的计数值为纵轴作图，可以得到“道址—计数值”的图像，最后对“道址—计数值”的图像进行能量刻度等方法获得 γ 能谱。

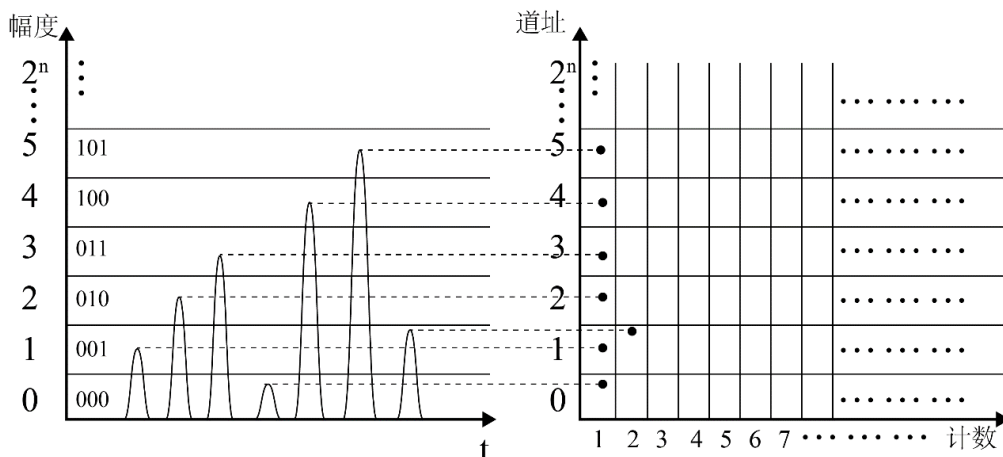
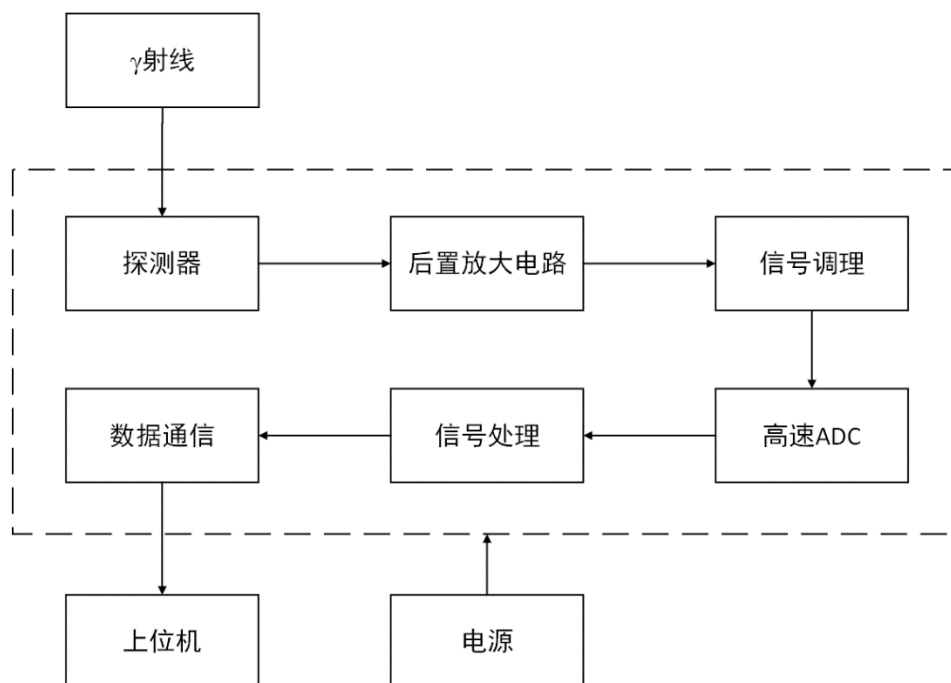


图 2.4 多道技术原理图

2.2 总体设计方案

根据 γ 能谱的测量原理，以及多道 γ 能谱分析仪的基本结构^[31-37]，本文以模块化的方式设计了新型多道 γ 能谱分析仪的总体方案，主要由探测器模块、放大电路模块、信号调理模块、高速 ADC 模块、信号处理模块、数据通信模块、电源模块以及上位机模块组成，新型多道 γ 能谱分析仪的总体方案如图 2.5 所示。

多道 γ 能谱分析仪的主要工作流程如下： γ 射线进入探测器后转变为电信号，电信号经过后置放大电路以及调理电路处理后，由 FPGA 控制的高速 ADC 进行模数转换，再由 FPGA 中的信号处理模块进行峰值提取以及数据保存等工作，最后经过处理的数据通过数据通信模块传输给上位机模块，在该过程中，电源模块为整个系统供电。

图 2.5 新型多道 γ 能谱分析仪的总体方案

2.3 探测器模块选型方案

2.3.1 探测器的选型方案

现如今主流的探测器按照功能主要可划分为两类^[38]，1) 信号型探测器，以电信号的形式记录射线的信息，2) 径迹型探测器，以径迹的形式记录射线的信息。新型多道 γ 能谱分析仪的目的是获取和分析 γ 射线的能谱，所以选择的探测器类型为信号型探测器。

常用的信号型探测器有三种，闪烁体探测器、气体探测器和半导体探测器，各种类信号型探测器的特点见表 2.1。

表 2.1 各种类信号型探测器的特点

种类	优点	缺点
闪烁体探测器	能量分辨率较高	易潮解
气体探测器	造价低	能量分辨率低
半导体探测器	能量分辨率高	造价昂贵、温度环境要求高

基于以上三种探测器的特点和本文的研究内容, 本文的探测器种类选为闪烁体探测器, 在闪烁体探测器中使用最为广泛的为 NaI (TI) 探测器, 所以本文选用的探测器为中核控制系统工程有限公司的 SG1121 (4040) 探测器, 其内部闪烁体为 NaI (TI), 该探测器具有以下特点: 能量分辨率较高, 能量探测范围大, 环境温度要求低, 造价低廉, 需要的工作电源为+12V 的模拟电源以及+1000V 的高压电源。

2.3.2 探测器基本原理

探测器本质上是一种将射线能量转换为电信号的能量转换器, 主要由闪烁体、光电倍增管以及前置放大器组成, 其工作原理如图 2.6 所示。

γ 射线首先与探测器中的闪烁体相互作用产生次级电子, 次级电子被闪烁体吸收后产生大量荧光光子, 利用反射物和光导收集在光电倍增管的光阴极上, 荧光光子在光阴极上由于光电效应将产生光电子, 这些光电子经级间电场加速和聚焦后, 通过各级打拿极的倍增, 在阳级的负载电阻上输出电压脉冲, 由于光电倍增管的输出电压较小, 所以由前置放大器对其进行放大后再将电压脉冲输出到后级电路中。

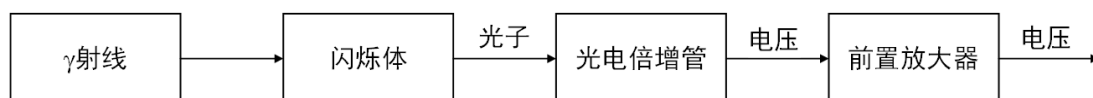


图 2.6 探测器工作原理示意图

探测器可等效为一个理想电流源, 其等效示意图如图 2.7 所示。

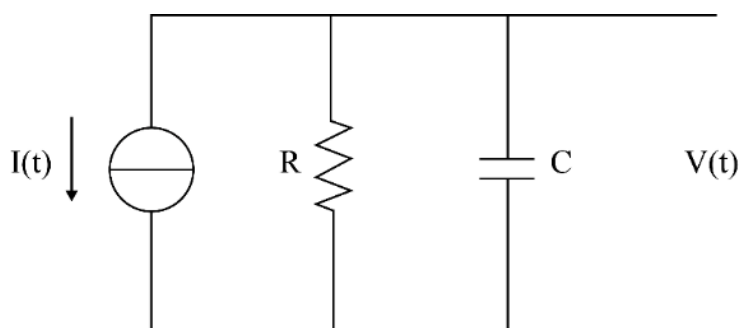


图 2.7 探测器输出信号等效电路

图中 $I(t)$ 表示探测器的输出电流， R 表示探测器的输出电阻， C 表示探测器的级间电容，由图可知， $I(t)$ 为经过电阻 R 与电容 C 的电流之和，其大小与探测器以及粒子能量有关，根据基尔霍夫定律可知 $I(t)$ 的表达式应为：

$$I(t) = \frac{V(t)}{R} + C \frac{dV(t)}{dt} \dots\dots\dots (2-1)$$

取初始条件 $t=0$,即 $I(0)=0$, $V(0)=0$, 可以得到：

$$V(t) = \frac{1}{C} \cdot e^{-\frac{1}{RC}} \int_0^t I(t) e^{-\frac{1}{RC}} dt \dots\dots\dots (2-2)$$

根据以上理论推导以及实验数据表明，探测器输出信号的一般波形如图 2.8 所示。其上升沿类似于跃阶信号，下降沿类似于指数衰减信号，在顶部形成一个尖端，并且由于 γ 射线的能量大小并不稳定，所以输出信号的幅值也有所不同，但是每个波形的形状基本相同。

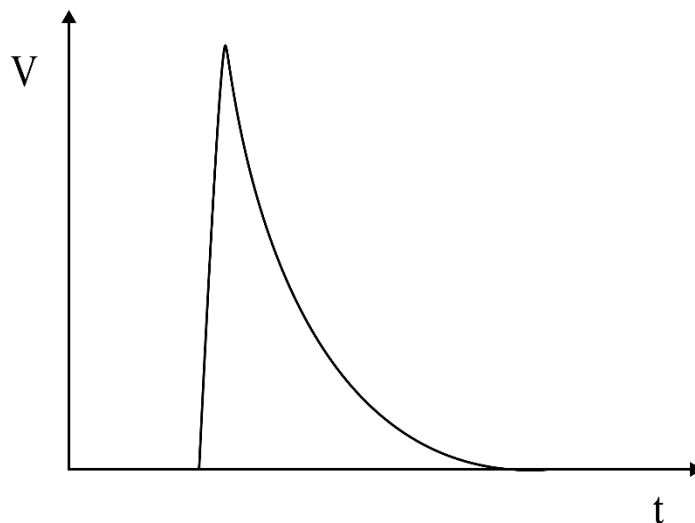


图 2.8 探测器输出信号的一般波形

为了验证上述的理论分析，得到更多的探测器输出信号特点，用示波器对探测器的输出信号进行实际测量，本次测量所选用的放射源为 ^{137}Cs ，强度为 $1.87\mu\text{Ci}$ ，选用的示波器为横河 DLM2024 示波器，测量结果如图 2.9 所示，根据测量结果可以印证上述理论分析的正确性。

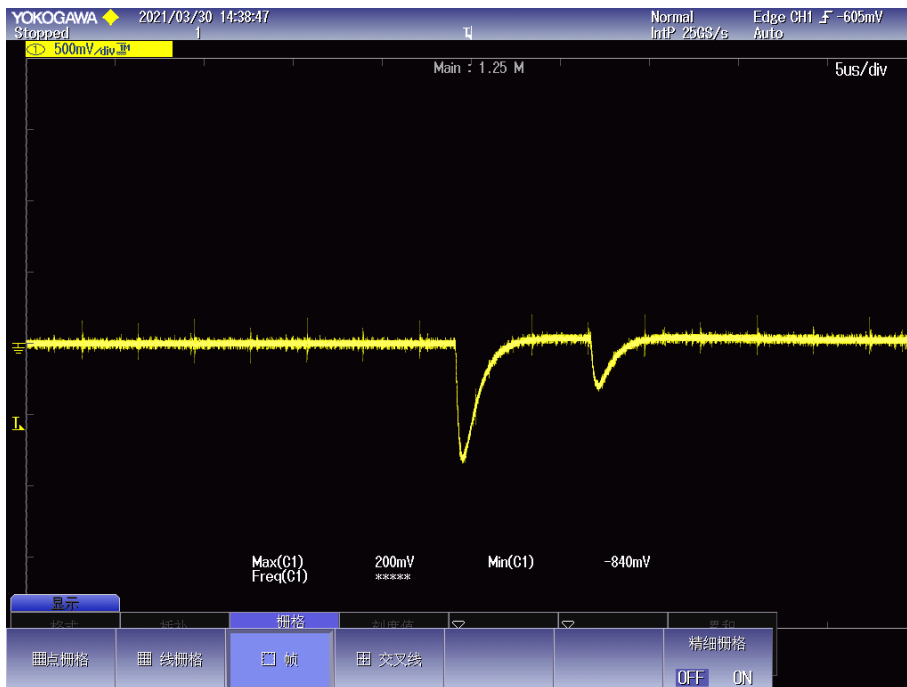


图 2.9 探测器输出信号测量结果

2.4 高速 ADC 模块选型方案

新型多道 γ 能谱分析仪的工作流程中，一项重要的工作流程为高速 ADC 将前级输出的模拟信号转换为数字信号，再将转换后的数字信号送入后级的电路当中，该项流程是多道 γ 能谱分析仪数字化的基础，高速 ADC 的性能直接影响了新型多道 γ 能谱分析仪的精度、能量线性度等性能指标，所以高速 ADC 的选择对于新型多道 γ 能谱分析仪的研究与开发至关重要。

一般来说，新型多道 γ 能谱分析仪在 ADC 的选择上着重关注两个参数，其中一个参数是 ADC 的分辨率，多道 γ 能谱分析仪的道数上限取决于 ADC 的分辨率，也就是 ADC 的位数，比如多道 γ 能谱分析仪中使用的是 10 位的 ADC，那么其最大道数则为 $2^{10}=1024$ 道，如果使用的是 11 位的 ADC，那么其最大道数则变为 $2^{11}=2048$ 道。并且道数越大，每一道的道宽就越细，多道 γ 能谱分析仪的精度就越高，所以想要获得较高的精度，就需要选择分辨率较高的 ADC，本文的目标道数为 4096 道，所以本文选用的高速 ADC 的分辨率需为 12 位。另一个参数是 ADC 的采样速率，由图 2.9 可知本文选用的探测器输出信号周期为 $2\mu\text{s}$ ，根据奈奎斯特采样定律，采样频率应大于信号频率的 2 倍才能使采样后的信号保

留采样前原有信号的信息,但是由于统计涨落等原因,探测器的输出信号具有一定的复杂性以及随机性,所以为了保证采样后信号的完整性,应该适当提高采样频率,根据实验分析,每个周期内采集 100 个数据点基本能够保证信号的完整性,这就需要 ADC 的采样速度应该大于 50M/s。综合考虑 ADC 的分辨率以及采样速率两项重要参数,本文最终选择 ADI 公司的 AD9226 作为新型多道 γ 能谱分析仪的高速 ADC 芯片。

AD9226 的分辨率为 12 位,本文的目标道数为 4096 道,其分辨率符合本设计的要求,其最高采样速率为 65M/s,对于周期为 $2\mu\text{s}$ 的探测器输出信号,在每个周期内可以采集到 130 个数据点,既能保证信号更高限度的完整性,也为后期的算法设计创造了良好的条件。AD9226 除了具有较高的采样精度以及采样速度外,也具有诸多优良的性能,其内置一个高性能采样保持放大器,采用拥有误差校正逻辑的多级差分流水线架构,其积分非线性为 $\pm 0.6\text{LSB}$,微分非线性为 $\pm 0.6\text{LSB}$,额定温度范围为 -40°C — 85°C ,且具有较高的信噪比,为 69dB。

2.5 信号处理模块选型方案

在上一节的选型方案中,选定的高速 ADC 芯片为 AD9226,其最高采样速度能够达到 65M/s,所以后续信号处理模块的处理速度要足够的快才能与高速 ADC 配合,完成对 γ 能谱的测量与分析工作,所以本文选用 FPGA 作为信号处理模块的信号处理芯片。

FPGA (Field Programmable Gate Array) 为现场可编程门阵列,是一种可以由编程设计来实现数字电路功能和执行特殊功能的专用集成电路^[39]。FPGA 具有诸多特点,最具有代表性的特点就是其拥有并行计算能力^[40],这使得 FPGA 成为目前多道 γ 能谱分析仪中数字信号处理芯片的首要理想选择,再加上其内部电路设计是由编程来完成的,有利于多道 γ 能谱分析仪后期的升级与维护,所以本文采用 FPGA 作为数据处理模块的核心芯片。

本文所选用的 FPGA 为 Altera 公司第四代 Cyclone 系列的 EP4CE10F17C8N 芯片,该芯片具有诸多强大的资源,主要资源参数如下表 2.2 所示,其优秀的性能可以支持其对高速 ADC 输出信号进行采集和处理。

表 2.2 EP4CE10F17C8N 的主要资源

资源	参数
逻辑单元 (LE)	10320
嵌入式存储器 (Kbits)	414
嵌入式 18×18 乘法器	23
全局时钟网络	10
通用 PLL	2
最大用户 I/O	179

由于高速 ADC 芯片与数据处理芯片都具有极高的工作速度，所以在整个数据处理过程中的数据量比较大，考虑到高速缓冲传输，本设计在信号处理模块中加入 STM32 作为数据保存以及数据传输芯片。本文所选用的 STM32 为 ST 公司的 STM32H750IBK6 芯片，其内部具有诸多资源可供使用，主要资源参数见表 2.3，根据表中所列的资源参数，其 RAM 为 1060KB，能够支持芯片完成数据存储、数据传输等工作，并且其也能够支持仪器后期的升级需求。

表 2.3 STM32H750IBK6 的主要资源参数

资源	参数
内核	CORTEX-M7
主频	480MHZ
FLASH	128KB
RAM	1060KB
I/O 数量	140
SPI	6
QUADSPI	YES

2.6 数据通信模块选型方案

在常用的通信方式中，串口通信的传输速度较慢，USB 通信的通信距离过短，无法适应足够的应用场景，网口通信相对以上两种通信方式具有传输速度快，传输距离远等优点，所以本文选择的通信方式为网口通信。本文选则的以太网控

制芯片为 WIZnet 公司 W5500 芯片，该芯片相比于其他常用的以太网控制芯片具有以下优势：

1) 传输速度快，具有最高 80MHz 的 SPI 高速串行外设接口，可以与 STM32 芯片进行较高速度的数据通信；

2) W5500 具有硬件 TCP/IP 协议簇，可以利用硬件来实现 TCP/IP 协议，相比于利用软件来实现 TCP/IP 协议具有简单快速、可靠性高等优点；

3) W5500 内嵌 32K 字节片上缓存以供以太网包处理并且支持 8 个独立端口 (Socket) 同时通讯；

2.7 本章小结

本章首先介绍了关于 γ 能谱测量的基本原理，然后以模块化的方式设计了本文的总体方案，主要包括探测器、放大电路、信号调理、高速 ADC、信号处理、数据通信、上位机、以及电源等模块，简述了多道 γ 能谱分析仪的主要工作流程，然后对各主要模块的核心器件进行选型，探测器模块选择的是 SG1121 (4040) NaI (Tl) 探测器，高速 ADC 模块选择的是 AD9226 芯片，信号处理模块选择的是 EP4CE10F17C8N 芯片以及 STM32H750IBK6 芯片，数据通信模块选择的是 W5500 芯片。

第3章 硬件电路设计

3.1 硬件电路总体设计

根据上文的总体设计和主要模块的核心器件,设计新型多道 γ 能谱分析仪的硬件电路,其总体结构如图3.1所示,主要由后置放大电路、调理电路、高速ADC采样电路、FPGA外围电路、STM32外围电路、W5500外围电路以及电源电路组成。其中,高速ADC与FPGA之间使用并行通信接口进行通信,FPGA与STM32之间和STM32与W5500之间使用SPI通信接口进行通信。

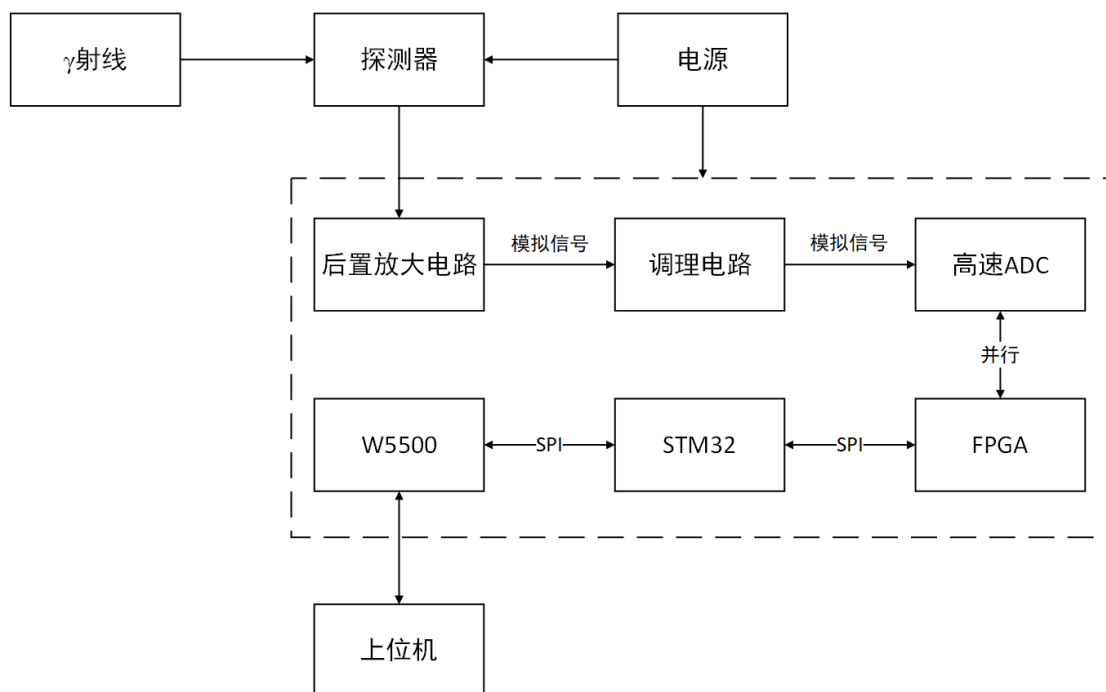


图 3.1 硬件电路总体结构图

3.2 后置放大电路与调理电路

根据前文对探测器输出脉冲信号的测试结果可以得出,探测器的输出信号极性为负,且电压大小为毫伏级,所以输出信号需要经过后置放大电路进一步放大以供后续电路工作,本文设计后置放大电路结构如图3.2所示。

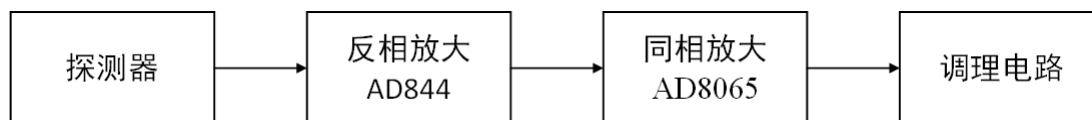


图 3.2 后置放大电路与调理电路结构图

后置放大电路由两级放大电路组成，前级放大电路和后级放大电路的放大倍数都可以单独控制，前级放大电路为反相放大电路，选用的芯片为 ADI 公司的 AD844，AD844 是一款高速单芯片运算放大器，其工作温度范围为 0°C - 70°C ，极高输出压摆率为 $2000\text{V}/\mu\text{s}$ ，被广泛应用在反相放大电路中，并且具有较好的表现，前级放大电路的主要作用是改变探测器输出信号的极性，后级放大电路为同相放大电路，选用的芯片是 ADI 公司的 AD8065，AD8065 是一款电压反馈型放大器，其优点为具有较高的输入阻抗，可以减小对输入信号的影响，并且 AD8065 的成本比较低，适用于对新型多道 γ 能谱分析仪的研究与开发。

新型多道 γ 能谱分析仪与传统多道 γ 能谱分析仪的主要区别是新型多道 γ 能谱分析仪将 ADC 进行了前置，对探测器的输出信号直接进行模数转换，然后再对转换后的数字信号进行处理。所以在理论上，探测器的输出信号应该直接送入高速 ADC 中，但是在实际应用中由于高速 ADC 的输入方式一般采用差分输入^[41]，所以在后置放大电路与 AD9226 中应该加入调理电路，将后置放大电路的输出单端信号转为差分信号后再送入 AD9226 中。

3.3 高速 ADC 采样电路

根据总体设计方案，本文选择的高速 ADC 为 AD9226，根据 AD9226 的特点设计其采样电路，高速 ADC 采样电路主要由电源电路、时钟电路、通信接口电路、参考电压选择电路、输入模式选择电路以及输出模式选择电路组成，其结构图如图 3.3 所示。AD9226 用单一时钟来控制内部工作，其高速度高精度工作的前提是要有一个高质量的时钟，所以本文设计 AD9226 的时钟信号由 FPGA 提供，这样既能够通过 FPGA 的 ADC 驱动时钟模块控制时钟频率，也能够保证时钟的高速度、高稳定性，使 AD9226 发挥更好的工作效果。

由于 AD9226 具有较为灵活的硬件结构，所以其输入方式可以为单端输入或者差分输入，一般的高速 ADC 选择差分输入方式以更好地抑制共模噪声，将

AD9226 的差分输入端与上文设计的调理电路输出端相连接。

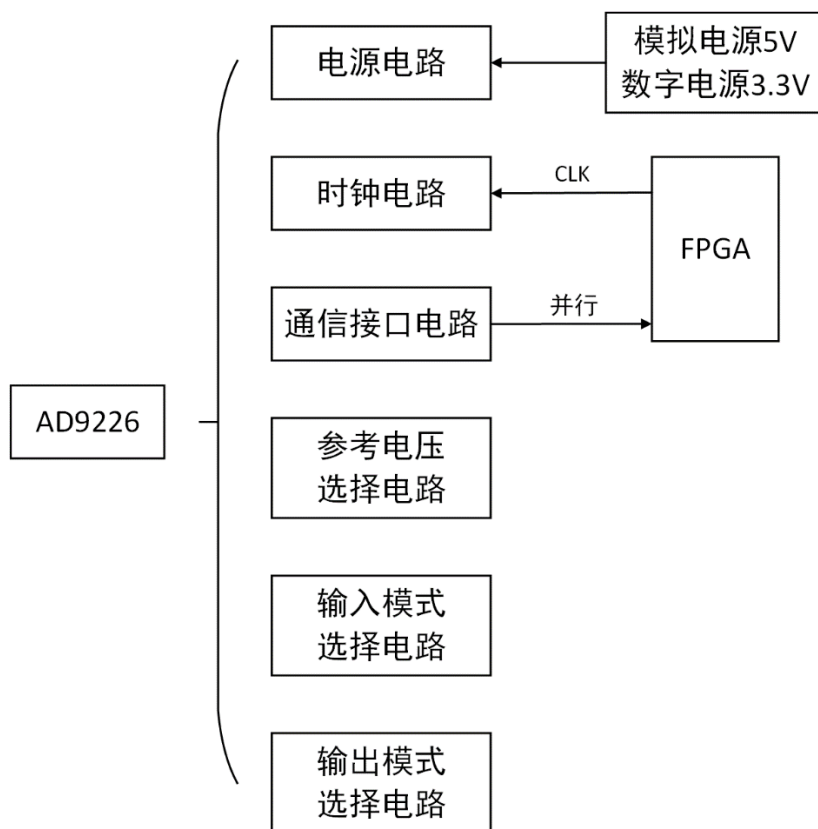


图 3.3 高速 ADC 采样电路结构图

AD9226 的输出模式选择一共分为两部分，第一部分为输出数据的格式，共有二进制码或者二进制补码两种输出数据格式可以选择，第二部分为时钟信号稳定功能，可以选择禁止该功能或者开启该功能，本设计选择以二进制码的格式输出数据，并且容许时钟信号稳定功能，当 AD9226 的模式选择引脚与数字电源引脚相连时，输出模式为本文所选择的模式。

AD9226 的参考电压模式具有多种选择，并且可以与输入模式组成多种组合，本文选择使用 2V 的内部参考电压，将 AD9226 的参考模式选择引脚与参考电压地引脚相连并接到数字地，此时参考电压为 2V 的内部参考电压。

AD9226 与 FPGA 之间采用并行接口进行数据通信，同时本文还加入了对参考电压的降噪处理以发挥更好的脉冲噪声抑制效果。AD9226 的电源需要+5V 的模拟电源以及+3.3V 的数字电源。

3.4 FPGA 外围电路

在前文的方案选择中，本设计的 FPGA 芯片选取了 Altera 公司的型号为 EP4CE10F17C8N 芯片，根据该芯片的具体性能设计其外围电路，FPGA 外围电路主要由电源电路、时钟电路、配置电路以及通信接口电路组成，其电路结构图如图 3.4 所示。

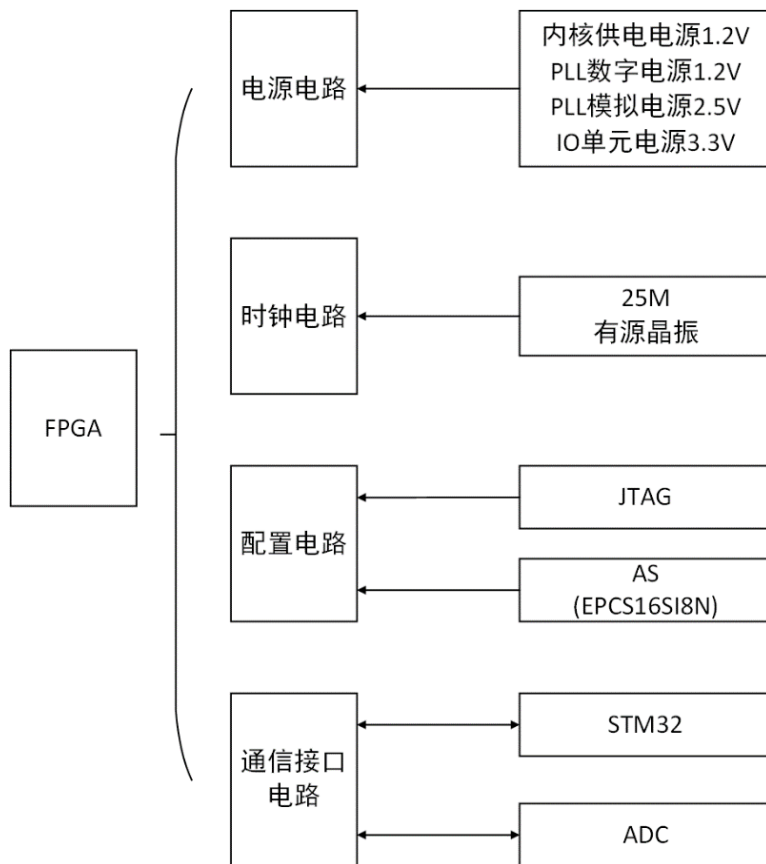


图 3.4 FPGA 外围电路结构图

FPGA 的电源部分主要包含四个部分，分别为内核电源、PLL 模拟电源、PLL 数字电源以及 IO 单元电源，其中内核供电电源以及 PLL 数字电源为 1.2V，PLL 模拟电源为 2.5V，IO 单元电源为 3.3V。

FPGA 作为信息处理模块的核心，并且 AD9226 的时钟也由 FPGA 提供，所以需要保证 FPGA 的时钟的质量要高，本设计将一块 25M 的独立有源晶振作为 FPGA 的输入时钟，以保证系统运行时的可靠性与抗干扰性。

FPGA 常用的配置方式主要有两种，JTAG 配置方式以及 AS 配置方式，JTAG

配置方式是将程序直接下载到 FPGA 当中，但是由于 FPGA 内部没有非易失性存储器，所以 FPGA 掉电后，由这种方式配置的信息就会全部消失，而 AS 配置方式是将程序下载到外置的 FLASH 存储芯片当中，在掉电后配置信息也不会消失，能够长期的保存程序，在一般的设计开发中，JTAG 配置方式一般用于调试程序，而 AS 配置方式一般用于程序固化，所以本文设计的配置电路采用两种配置方式，其中 AS 配置方式所采用的 FLASH 芯片为 EPCS16SI8N 芯片。

FPGA 的通信主要包含两个部分，一部分是与 AD9226 的通信，这一部分在上一节已经完成设计，另一部分是与 STM32 之间的通信，由于 STM32 的速度与 FPGA 的速度有一定差距，不适用并行通信，而 STM32 的 SPI 功能较强，所以本文设计 FPGA 与 STM32 之间使用 SPI 通信接口进行通信。

3.5 STM32 外围电路

在前文的方案选择中，本设计的 STM32 选取了 ST 公司的型号为 STM32H750IBK6 芯片，根据该芯片的具体性能设计其外围电路，STM32 外围电路主要由电源电路、时钟电路、配置电路、存储电路以及通信接口电路组成，其硬件电路设计框架图如图 3.5 所示。

STM32H750IBK6 的供电电压为 3.3V，其通信主要是与 FPGA 和 W5500 之间的通信，与 FPGA 的通信已经在上一节完成设计，与 W5500 之间的通信将在下一节设计。

STM32 的时钟电路设计上主要有两个要求，第一个要求是时钟电路需要给 STM32 提供稳定的时钟，第二个要求是尽可能地避免对 FPGA 的时钟电路产生干扰，所以本设计将一块独立的 25M 有源晶振时钟作为 STM32 的输入时钟，既保证了 STM32 时钟的稳定性，也提高了系统的抗干扰性。

由于 STM32 需要存储道址数据并将道址数据传输给数据通信模块，为了保证以后的升级需求，所以外接一块存储芯片作为数据存储，保证在数据较多的情况下有足够的存储空间，选用的存储芯片型号为 W25Q64BVSIG。

STM32 常用的配置方式有两种，第一种是 JTAG 配置方式，第二种是 SWD 配置方式，SWD 占用的 IO 资源更少，所以本设计选用 SWD 作为 STM32 的配置方式。

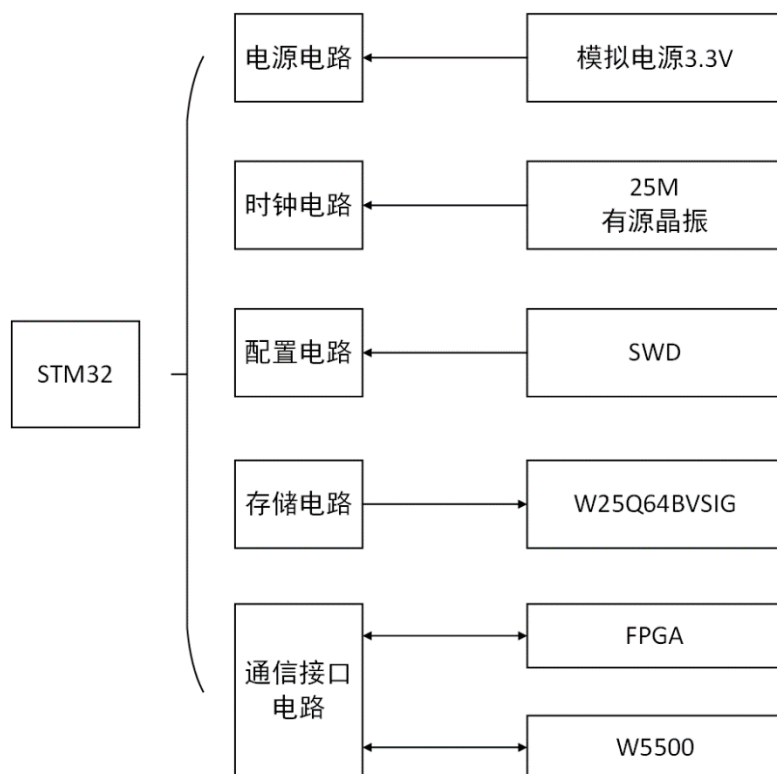


图 3.5 STM32 外围电路结构图

3.6 W5500 外围电路

经过数据处理后的数据可以由数据通信模块发送给上位机，数据通信模块也需要接收上位机发送的控制命令并将其传输给数据处理模块，前文所选用的以太网控制器芯片为 WIZnet 公司的 W5500 芯片，W5500 外围电路结构图如图 3.6 所示，W5500 的外围电路主要由电源电路、时钟电路、通信接口电路组成。

W5500 需要的电源为+3.3V 的模拟电源以及+3.3V 的数字电源，其时钟由 25M 的有源晶振提供，通过查询数据手册，W5500 的通信方式为 SPI 通信，最高支持 80MHz 速率，并且具有复位功能以及中断功能，本文设计 W5500 由 STM32 进行控制，将 W5500 的 SPI 通信接口与 STM32 的一组通信接口相连接。在与上位机的数据通信中，W5500 需要搭配一个 RJ45 接口来使用，本设计选用的 RJ45 接口为 HR911105A。

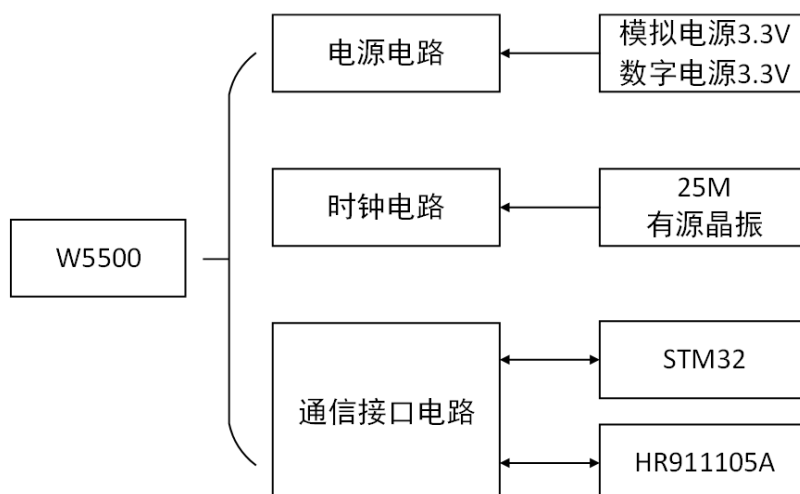


图 3.6 W5500 外围电路结构图

3.7 电源电路

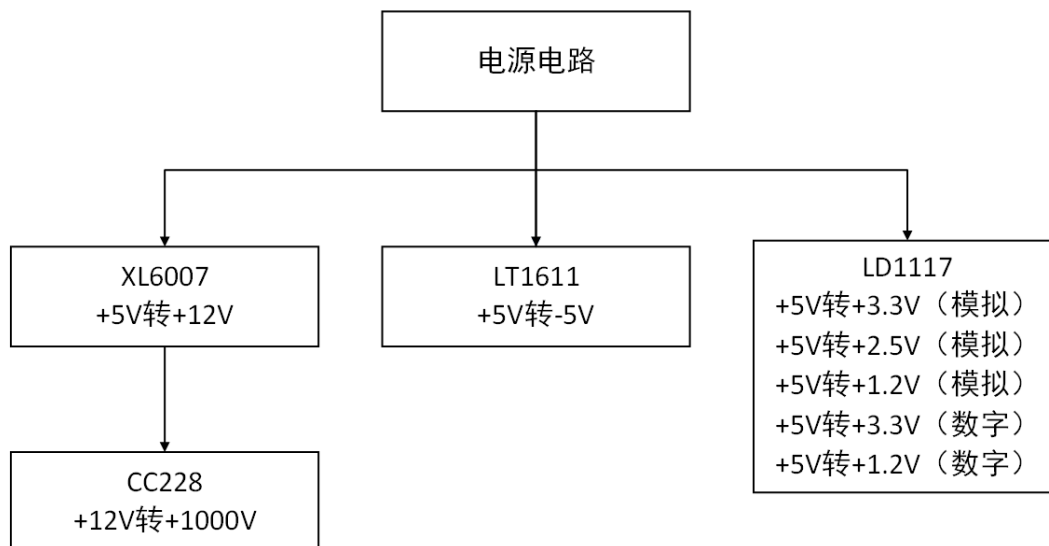
根据本章硬件电路的设计，新型多道 γ 能谱分析仪所需电源见表 3.1。为了方便供电形式，本文为新型多道 γ 能谱分析仪设计的硬件电路总电源为+5V，所需要的模拟电压为+5V、-5V、+3.3V、+2.5V，所需要的数字电源为+3.3V、+1.2V。

表 3.1 新型多道 γ 能谱分析仪所需电源

电源类型	电压 (V)
模拟电源	+12V、+5V、-5V、+3.3V、+2.5V
数字电源	+3.3V、+1.2V
高压电源	+1000V

电源电路的结构图如图 3.7 所示，由于本设计选用的总电源为+5V，所以本设计的电源电路由总电源+5V 转化为各模块所需要的电源，电源模块共分为三个部分。

第一部分是由+5V 电源转化为+12V 电源，再由+12V 电源转化为+1000V 高压电源。其中，+5V 电源转化为+12V 电源部分所选取的芯片为 XL6007，该芯片是升压型的 DC-DC 转换芯片，固定开关频率 400KHz，芯片内部集成过流保护、过温保护等功能。+12V 电源转化为 1000V 高压电源部分所选取的芯片为滨松公司的 CC228，该芯片是专门为光电倍增管设计的高压电源模块，具有体积紧凑、稳定性强以及自我保护等优点。



第二部分的电源是+5V 电源转化为-5V 电源,该部分所选取的芯片为 ADI 公司的 LT1611, 该芯片为负输出电流模式的 DC-DC 转换芯片, 固定开关频率为 1.4MHz, 能够提供较为稳定的-5V 的电压输出。

第三部分是+5V 电源转化为+3.3V、+2.5V、+1.2V 的模拟电源以及数字电源, 所选取的芯片为 LD1117 系列芯片, 该系列芯片为低压降正电压调节芯片, 具有固定电压输出和可调电压输出两种类型芯片, 由于本设计所需电压已经确定, 所以选择 3.3V、2.5V 以及 1.2V 的固定电压输出型芯片以保证系统的稳定性。其中模拟电源以及数字电源之间加入磁珠以防止模拟电源和数字电源之间互相产生干扰。

3.8 本章小结

本章详细介绍了新型多道 γ 能谱分析仪的硬件电路设计, 主要包括后置放大电路、调理电路、高速 ADC 采样电路、FPGA 外围电路、STM32 外围电路、W5500 外围电路以及电源电路, 每个模块首先根据已确定选型的核心芯片选取了模块所需要的其他芯片, 最后根据所有芯片的特点设计了各模块硬件电路的细节, 其中高速 ADC 采样电路以 AD9226 为核心设计, 信号处理模块硬件电路以 FPGA 和 STM32 为核心设计, 数据通信模块硬件电路以以太网控制芯片 W5500 为核心设计, 在综合所有模块的电源需求后使用 LT1611 等芯片搭建了电源电路。

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/358035001063006040>