

锁存器与触发器

4.1 双稳态电路地基本特

4.2 锁存器

4.3 触发器地电路结构与工作原理

4.4 触发器地逻辑功能

*4.5 触发器地动态特

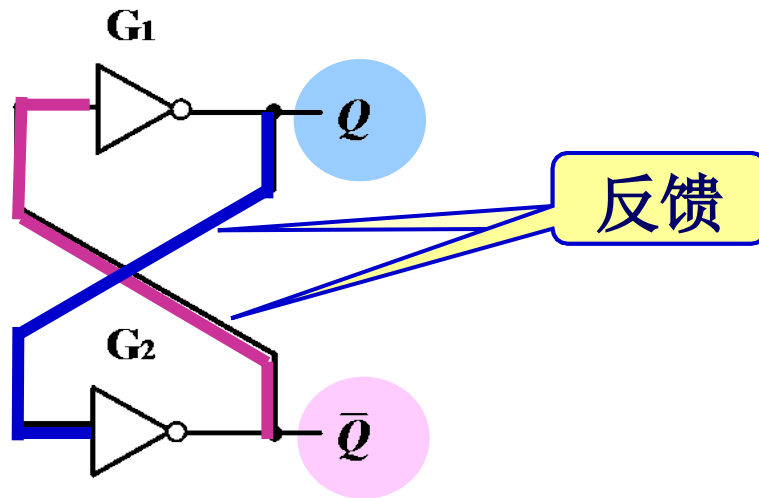
4.六 应用举例:会客厅照明灯控制电路

教学基本要求

- 1,掌握锁存器,触发器地电路结构与工作原理
- 2,熟练掌握SR触发器,JK触发器,D触发器及T 触发器地逻辑功能
- 3,正确理解锁存器,触发器地动态特

4.1 双稳态电路地基本特

1. 电路结构

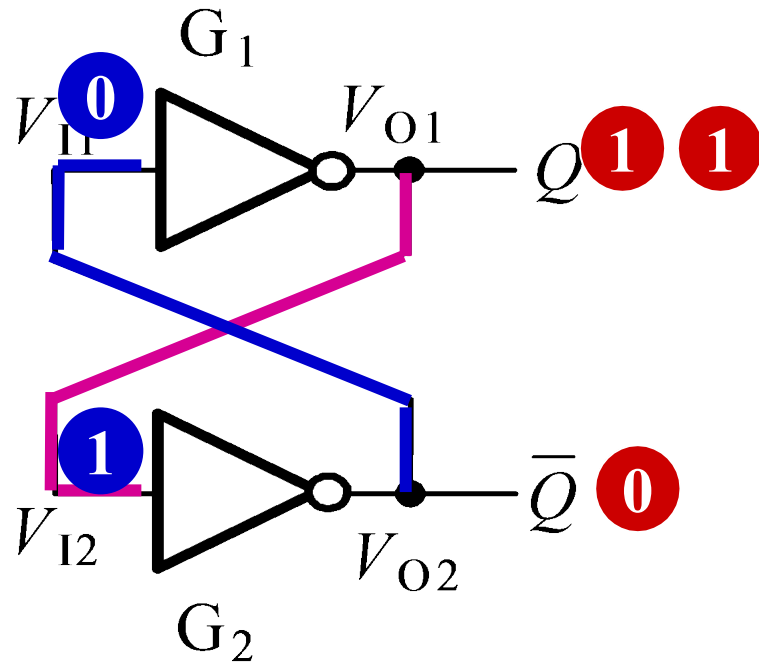


1. 电路有两个互补地输出端
2. Q 端地状态定义为电路输出状态

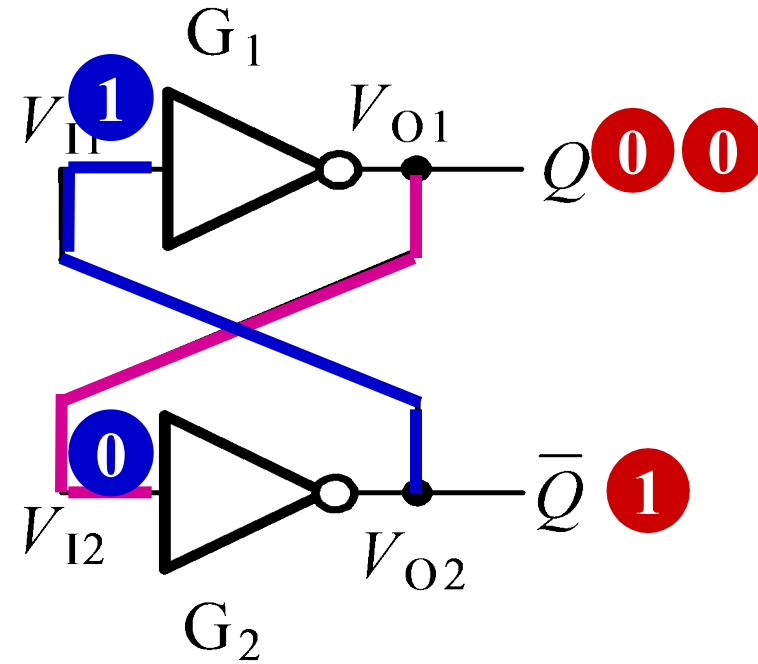
4.1 双稳态电路地基本特

2. 工作特 —— 电路具有记忆1位二制数据地功能

若 $Q = 1$



若 $Q = 0$



数据是如何置入地呢?

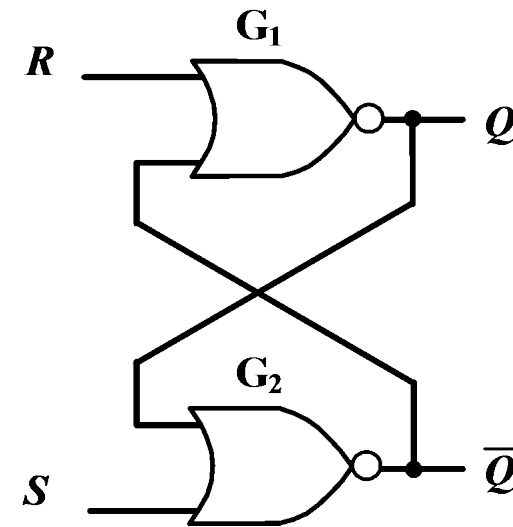
锁存器与触发器

- 4. 1 双稳态电路地基本特
- 4. 2 锁存器
- 4. 3 触发器地电路结构与工作原理
- 4. 4 触发器地逻辑功能
- *4. 5 触发器地动态特
- 4. 六 应用举例:会客厅照明灯控制电路

4.2 锁存器

4.2.1 基本SR锁存器

用或非门构成地基本SR锁存器



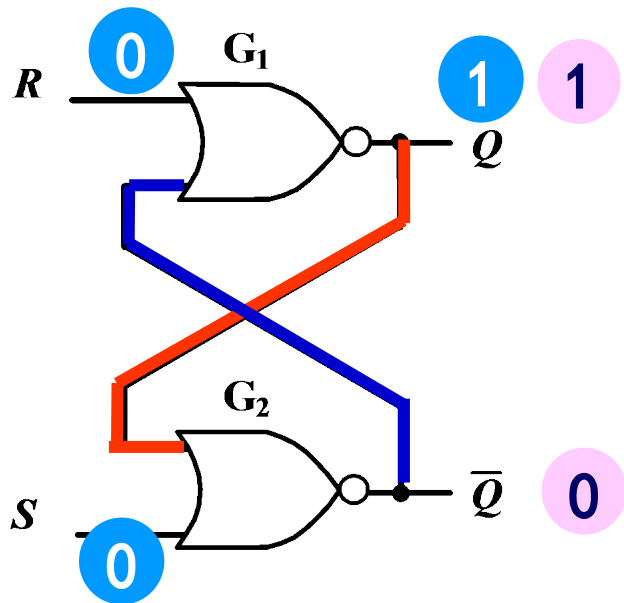
现态:R,S信号作用前 Q端地状态,现态用 Q_n 表示。

次态:R,S信号作用后 Q端地状态,次态用 Q_{n+1} 表示。

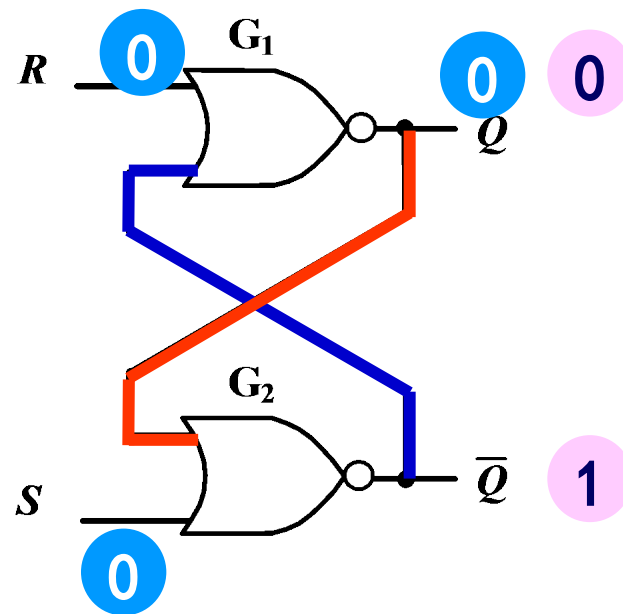
4.2.1 基本SR锁存器

(1) 工作原理

$R=0, S=0$ 状态不变



若现态 $Q_n = 1$



若现态 $Q_n = 0$

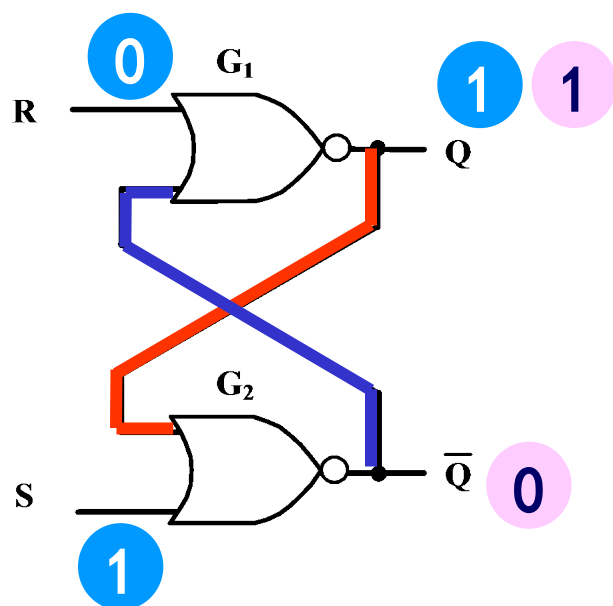
4.2.1 基本SR锁存器

(1) 工作原理

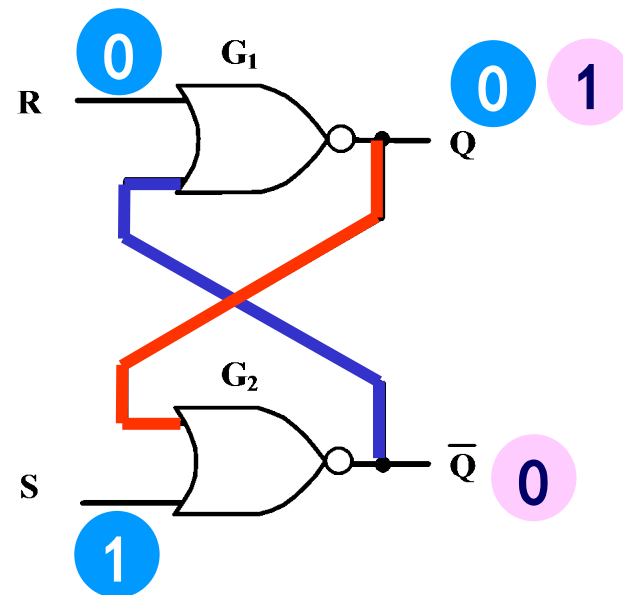
$R=0, S=1$

置1

无论现态 Q_n 为0或1,锁存器地次态为1态。信号消失后 ($R=0, S=0$) 新地状态将被记忆下来。



若现态 $Q_n = 1$



若现态 $Q_n = 0$

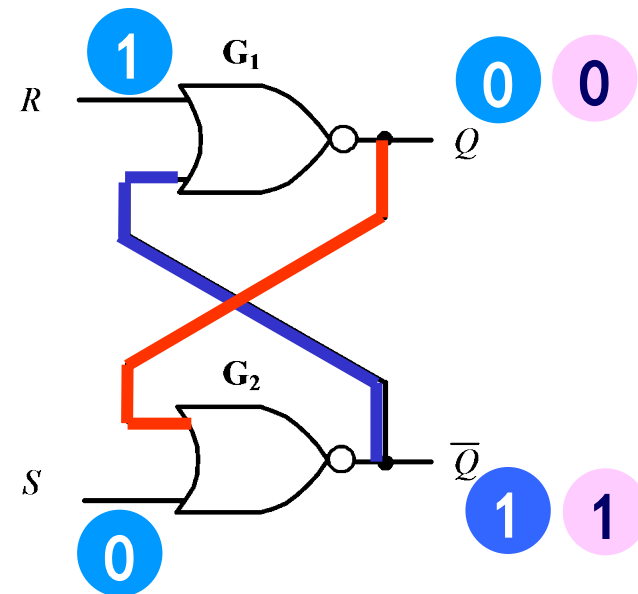
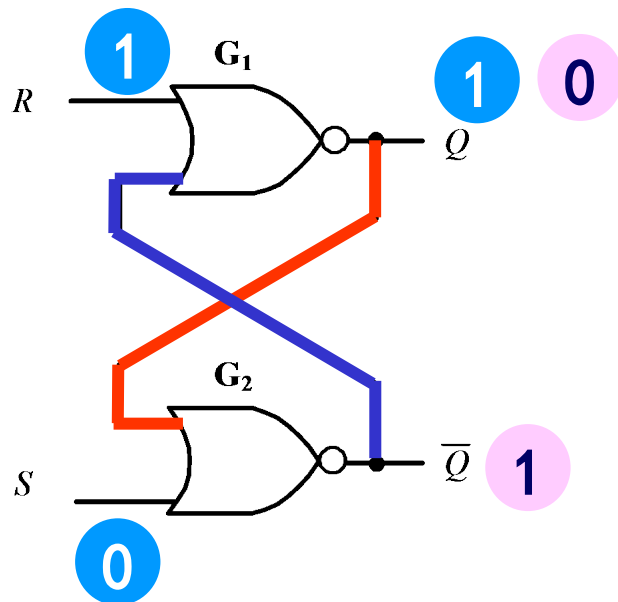
4.2.1 基本SR锁存器

(1) 工作原理

$R=1, S=0$

置0

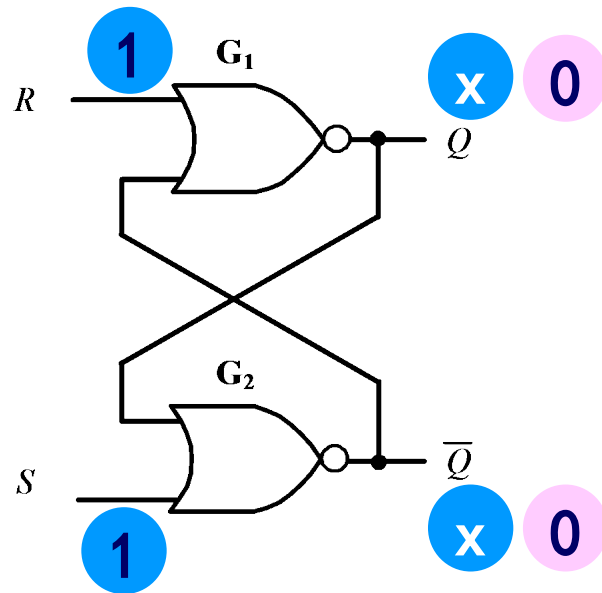
无论现态 Q_n 为0或1,锁存器地次态为0态。信号消失后 ($R=0, S=0$) 新地状态将被记忆下来。



4.2.1 基本SR锁存器

(1) 工作原理 $S=1, R=1$ 状态不确定

无论现态 Q_n 为0或1,触发器地次态 Q_{n+1} 与 \bar{Q}_{n+1} 都为0。



此时触发器地输出为非定义状态,既不是0态,也不是1态。

当 S, R 同时回到0时,由于两个或非门地延迟时间无法确定,使得触发器最终稳定状态也不能确定。

约束条件: $SR = 0$

4.2.1 基本SR锁存器

(2) 特表与特方程

或非门构成地基本SR锁存器地特表

S	R	Q^n	Q^{n+1}	锁存器状态
0	0	0	0	保持
0	0	1	1	
0	1	0	0	清零
0	1	1	0	
1	0	0	1	置位
1	0	1	1	
1	1	0	×	不确定

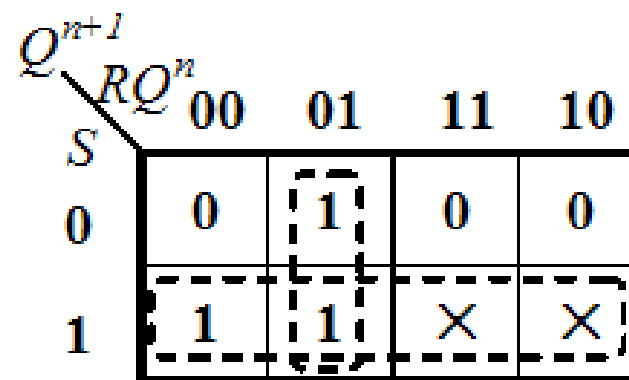


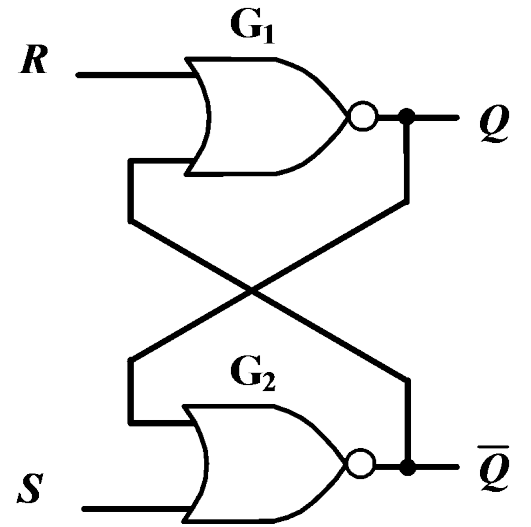
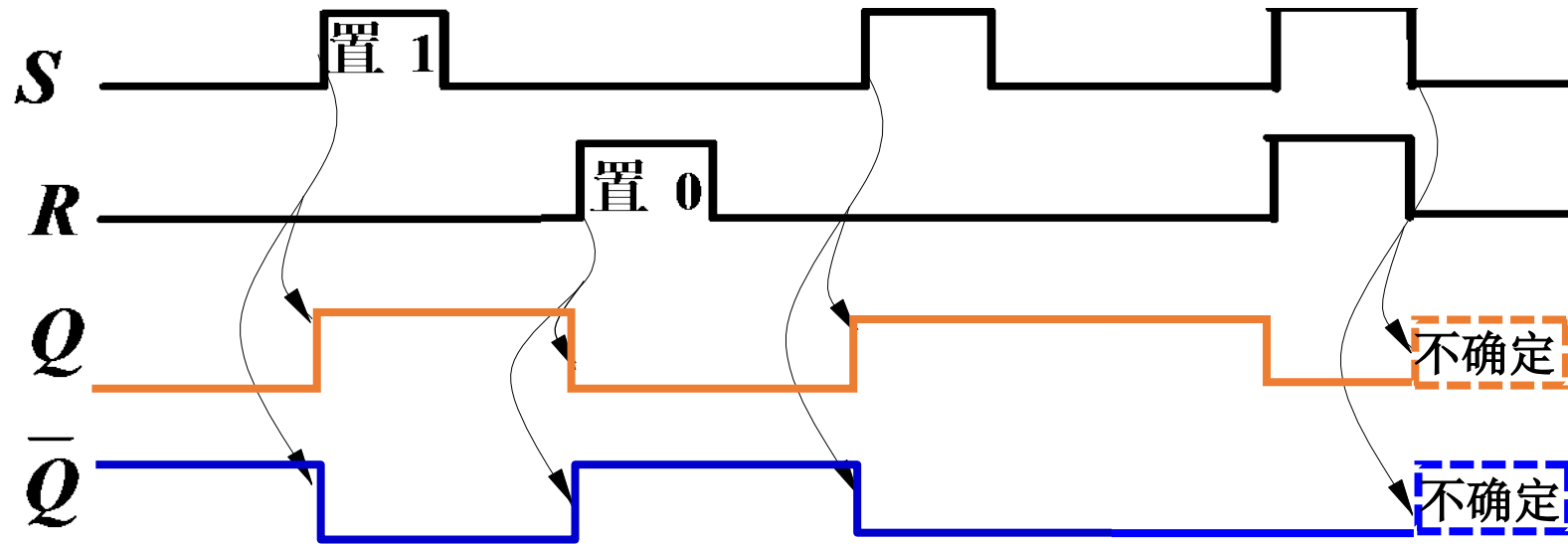
图 4.2.2 卡诺图

$$\begin{cases} Q^{n+1} = S + \bar{R}Q^n \\ SR=0 \text{ (约束条件)} \end{cases}$$

4.2.1 基本SR锁存器

(3) 波形图

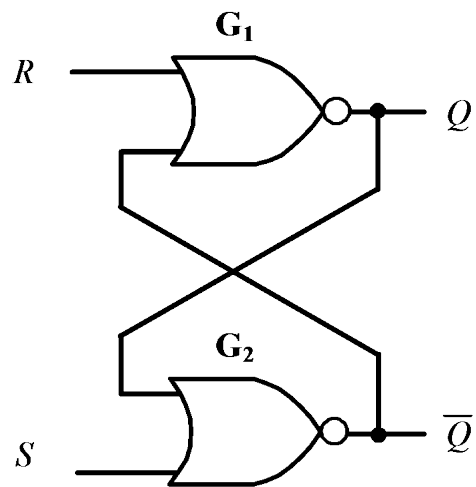
设初态为0



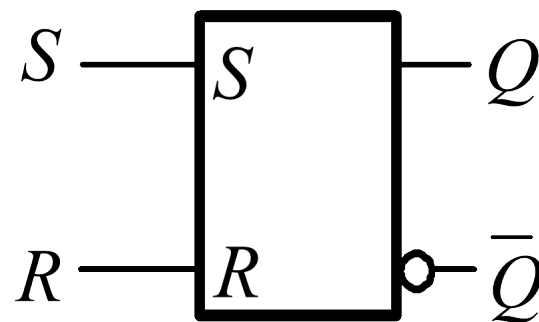
4.2.1 基本SR锁存器

(4) 符号

a. 电路图



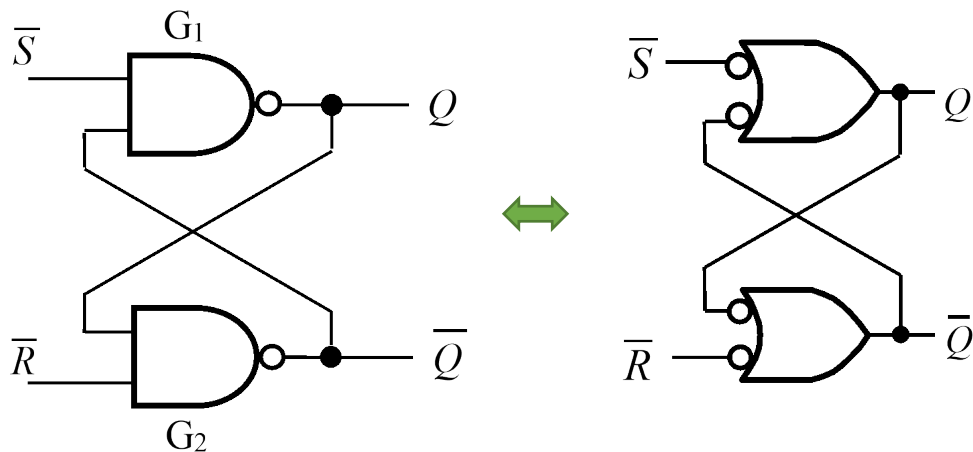
b. 标逻辑符号



4.2.1 基本SR锁存器

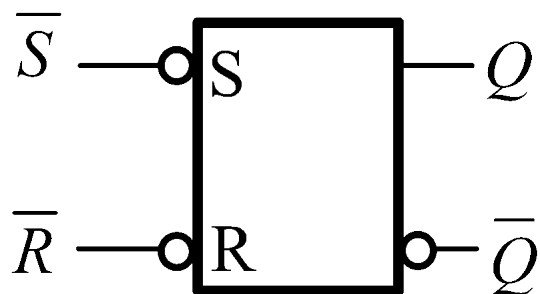
功能表

用与非门构成地基本SR锁存器



\bar{R}	\bar{S}	Q	\bar{Q}
1	1	不变	不变
1	0	1	0
0	1	0	1
0	0	1	1

约束条件: $\bar{S} + \bar{R} = 1$

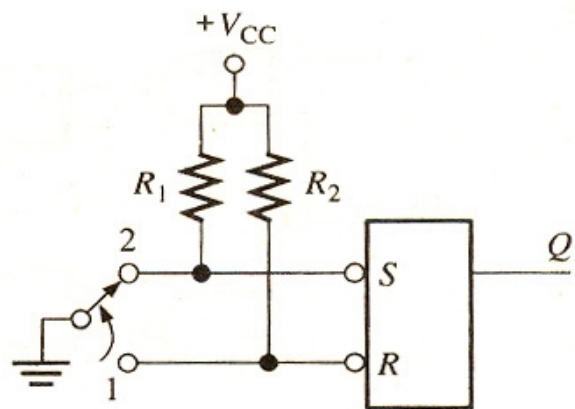
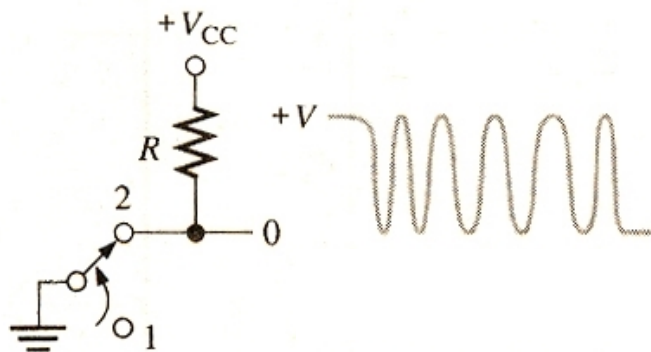


符号

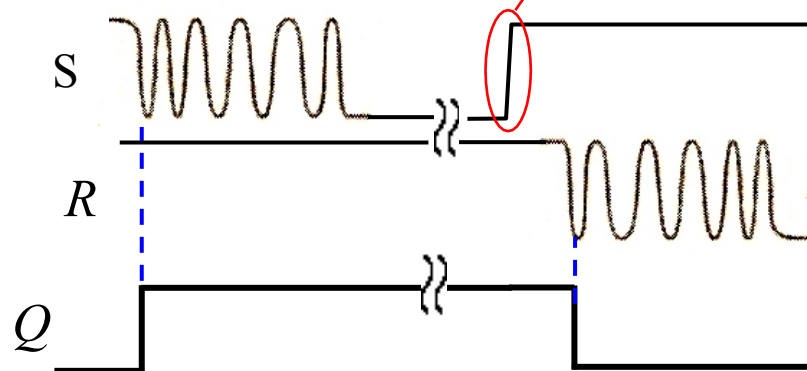
方框外侧输入端地小圆圈与信号名称上面地小横线均表示输入信号是低电有效地。

4.2.1 基本SR锁存器

运用基本SR锁存器消除机械开关触点抖动引起地脉冲输出

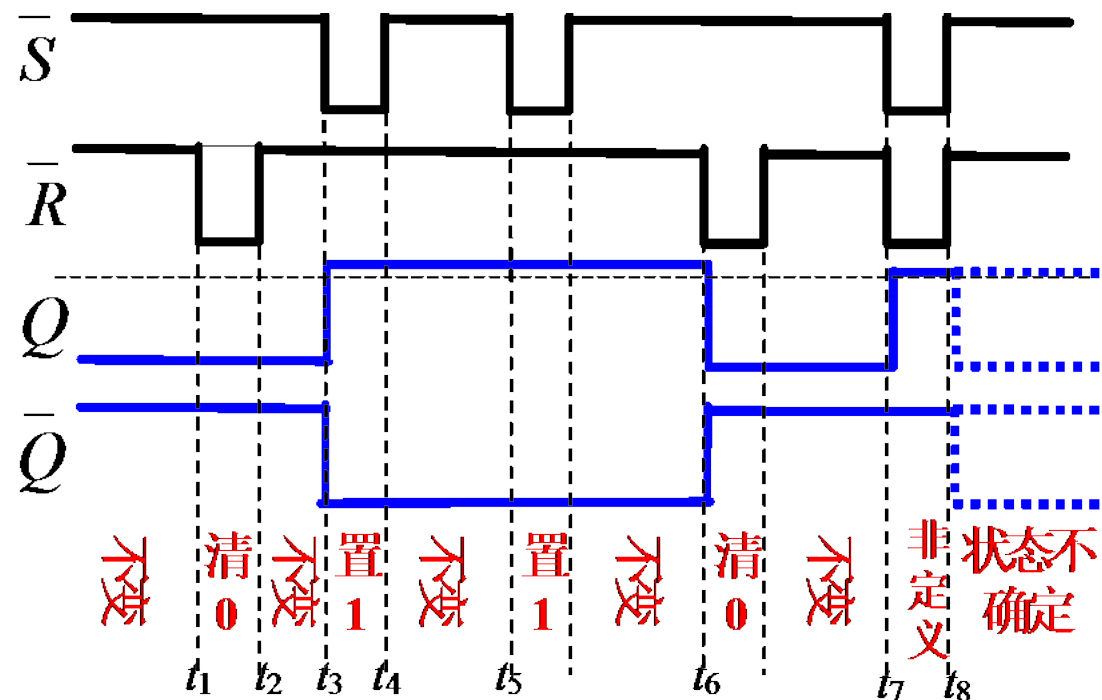
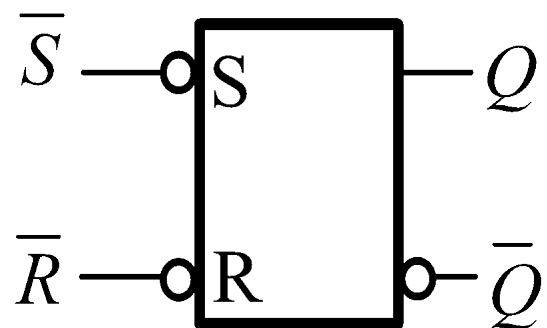


当开关离开2时,可能也会有抖动,但不会影响Q地状态。



4.2.1 基本SR锁存器

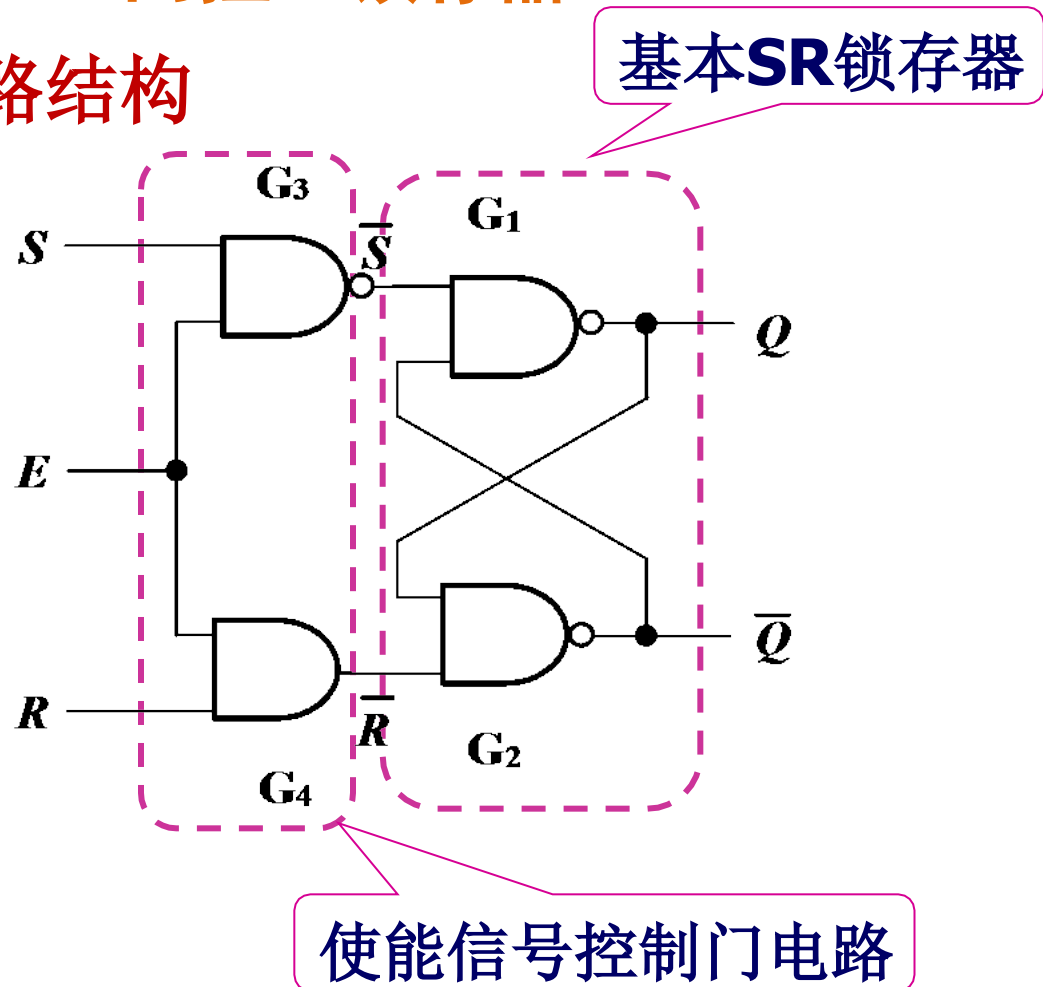
例:已知S与R地波形,试画出Q与Q对应地波形（设原始状态Q=0）。



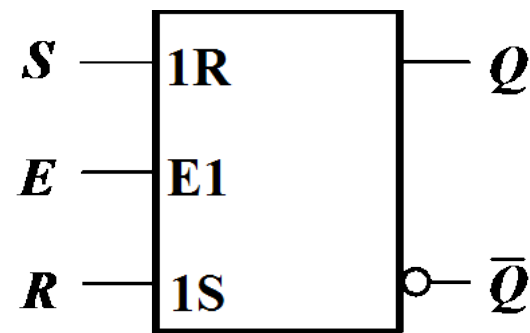
4.2 锁存器

4.2.2 门控SR锁存器

电路结构



符号



4.2 锁存器

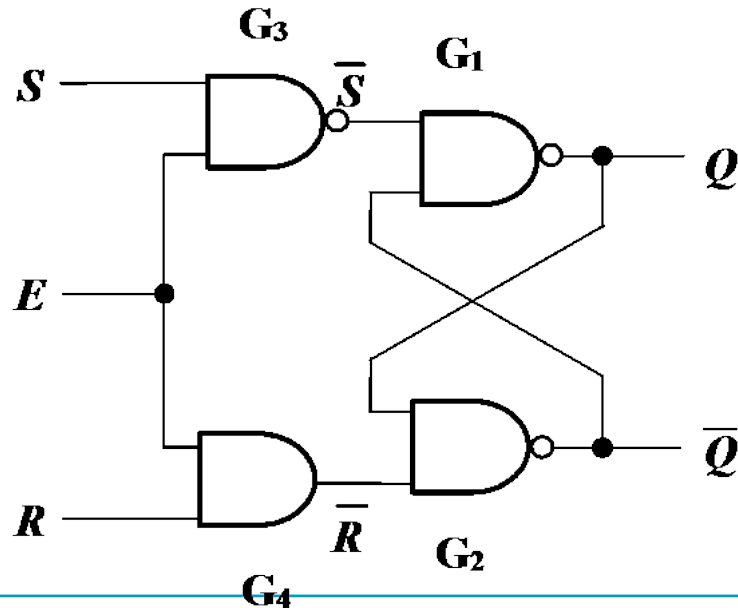
4.2.2. 门控SR锁存器

工作原理

$E=0$: 状态不变

$E=1$: $Q3 = S$ $Q4 = R$

状态发生变化。



特表

S	R	Q^{n+1}	锁存器状态
0	0	Q^n	保持
0	1	0	清零
1	0	1	置位
1	1	×	不确定

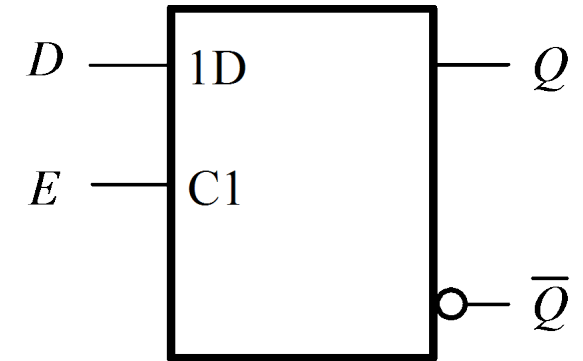
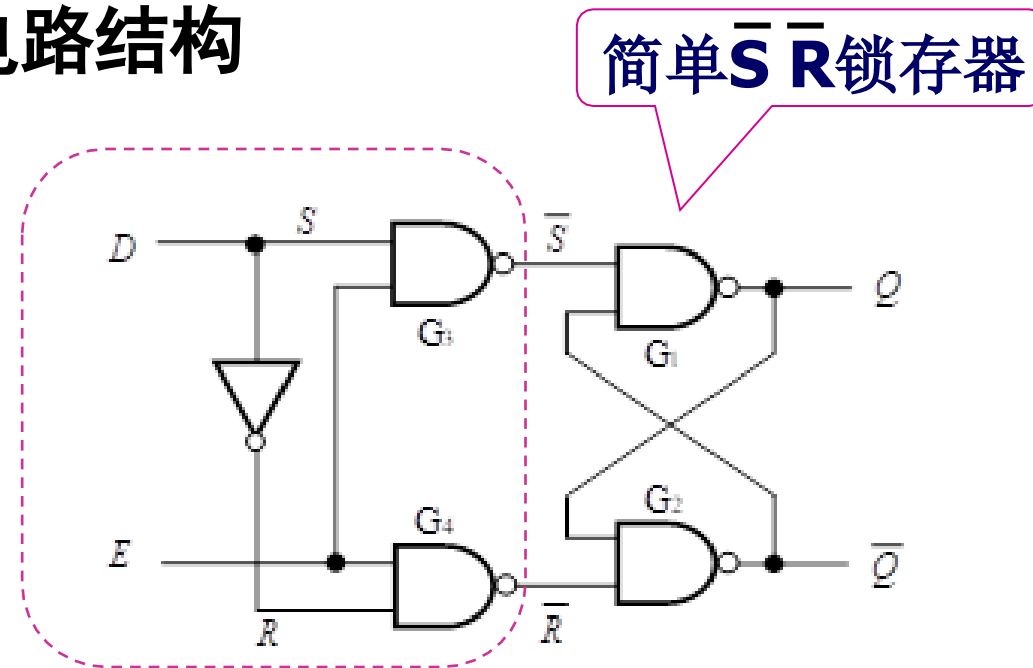
约束条件: $SR = 0$

4.2 锁存器

4.2.3 门控D锁存器

1. 逻辑门控D锁存器

(1) 电路结构

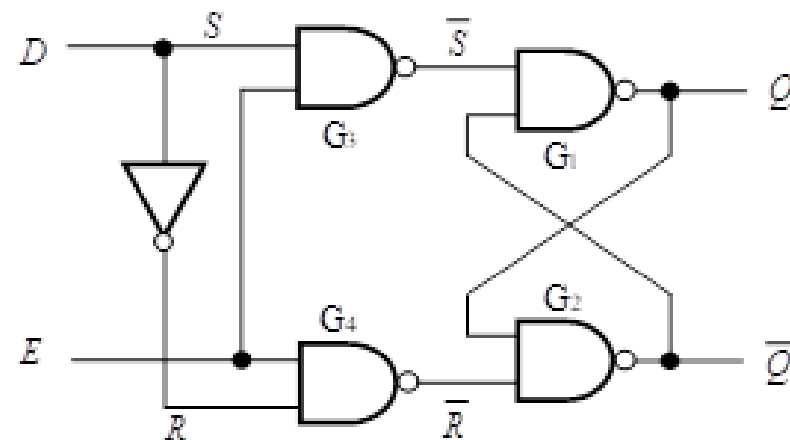


标逻辑符号

使能信号控制门电路

1. 逻辑门控D锁存器

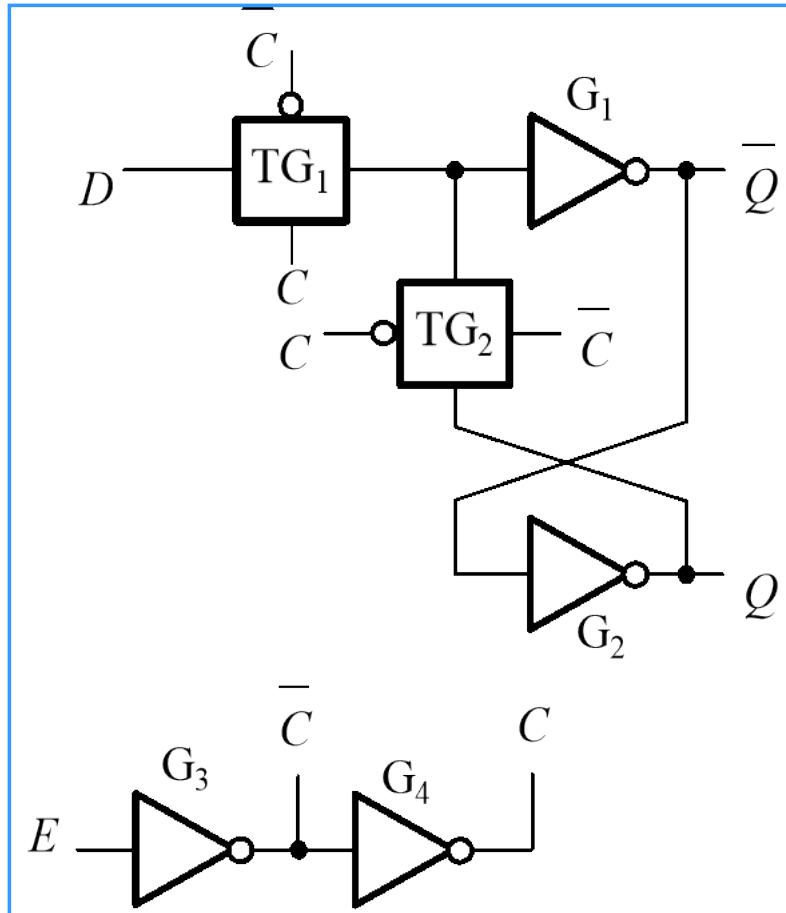
(2) 工作原理



- 当 $E = 0$ 时, $\bar{S} = \bar{R} = 1$,无论 D 取什么值, Q 保持不变。
- 当 $E = 1$ 时,
- $D=1$ 时, $S = 0, \bar{R} = 1, \bar{Q}$ 被置1;
- $D=0$ 时, $S = 1, \bar{R} = 0, \bar{Q}$ 被置0。
- 在 $E = 1$ 期间, D 值将被传输到输出端 Q ,而当 E 由1跳变为0时,锁存器将保持跳变之前瞬间 D 地值。因此, D 锁存器常被称为透明锁存器 (Transparent Latch) 。

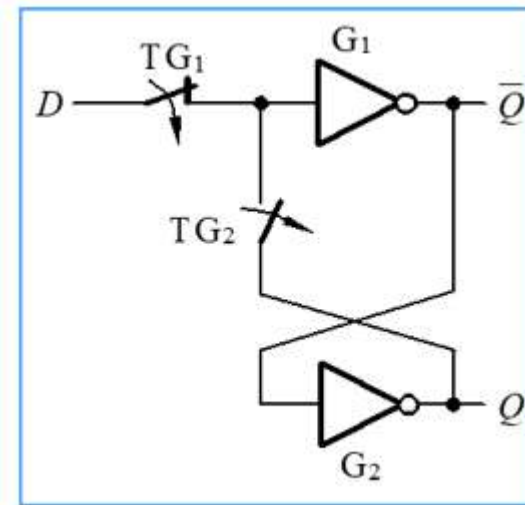
2. 传输门控D锁存器

电路结构与工作原理



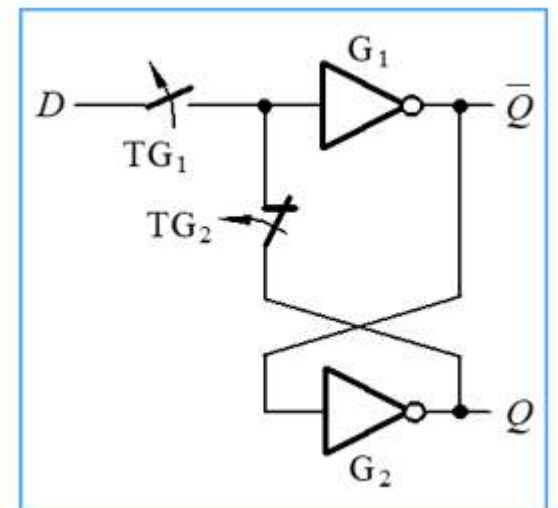
(a) $E=1$ 时

TG_1 导通,
 TG_2 断开
 $Q = D$

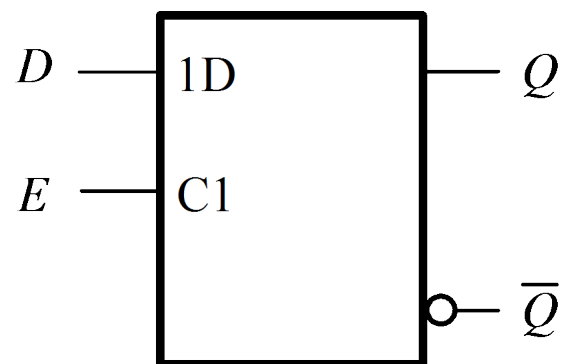


(b) $E=0$ 时

TG_2 导通,
 TG_1 断开
 Q 不变



3. 门控D锁存器符号



	Q^{n+1}	D	Q^n	00	01	11	10
E	0	0	1	0	1	1	0
1	0	0	1	0	0	1	1

4. 特表与特方程

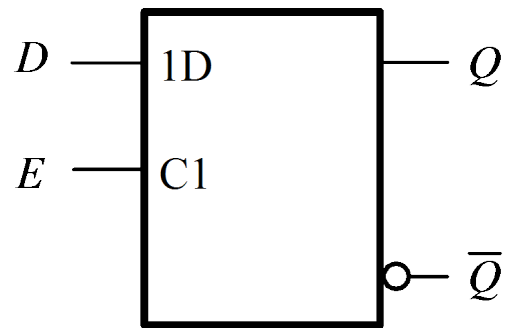
E	D	Q^{n+1}	功能
0	x	Q^n	保持
1	0	0	置0
1	1	1	置1

$$Q^{n+1} = \overline{E} \cdot Q + E \cdot D$$

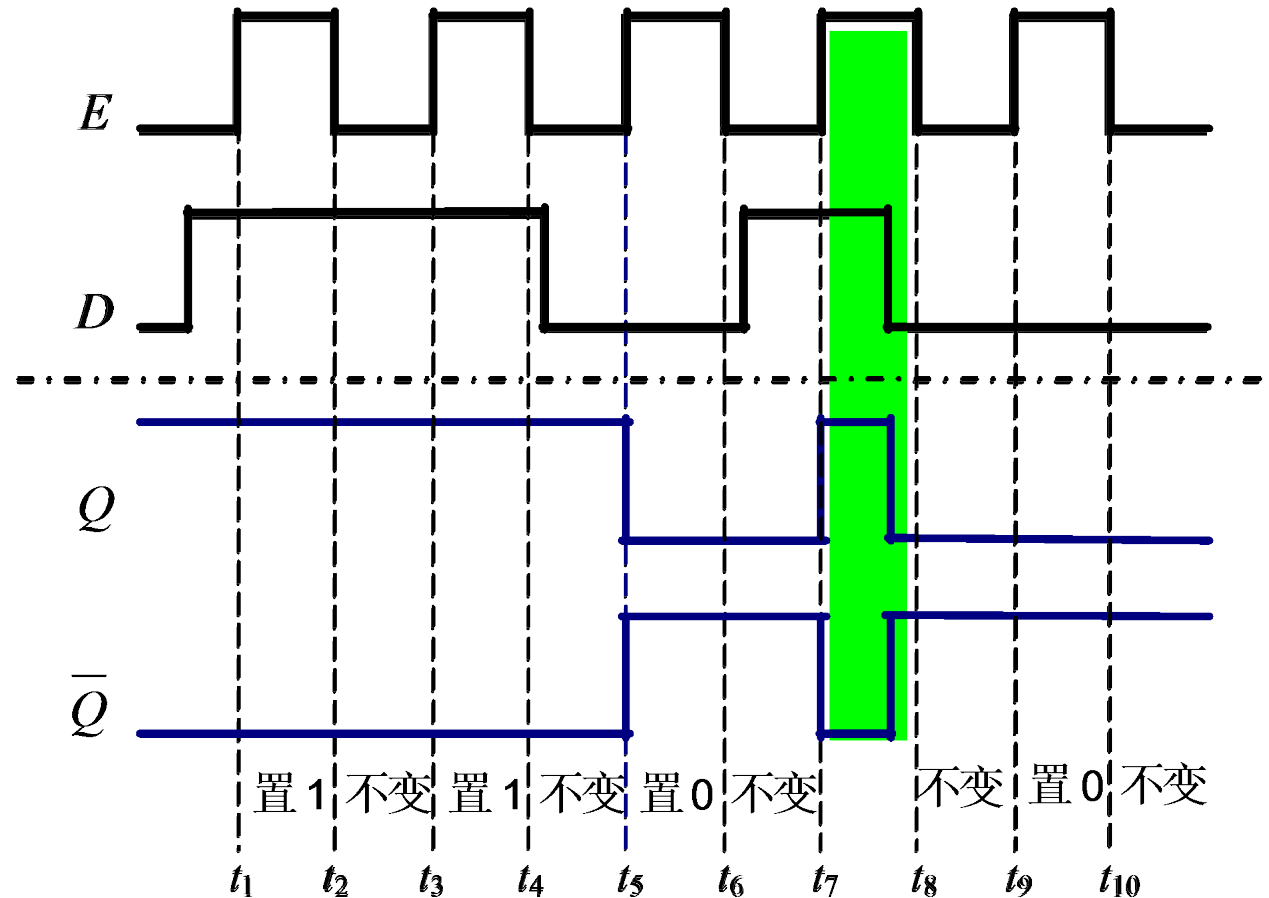
无约束条件!

4.2.3 门控D锁存器

4. 波形图



设初始状态为 $Q = 1$



锁存器与触发器

4.1 双稳态电路地基本特

4.2 锁存器

4.3 触发器地电路结构与工作原理

4.4 触发器地逻辑功能

*4.5 触发器地动态特

4.六 应用举例:会客厅照明灯控制电路

4.3 触发器地电路结构与工作原理

锁存器与触发器地异同

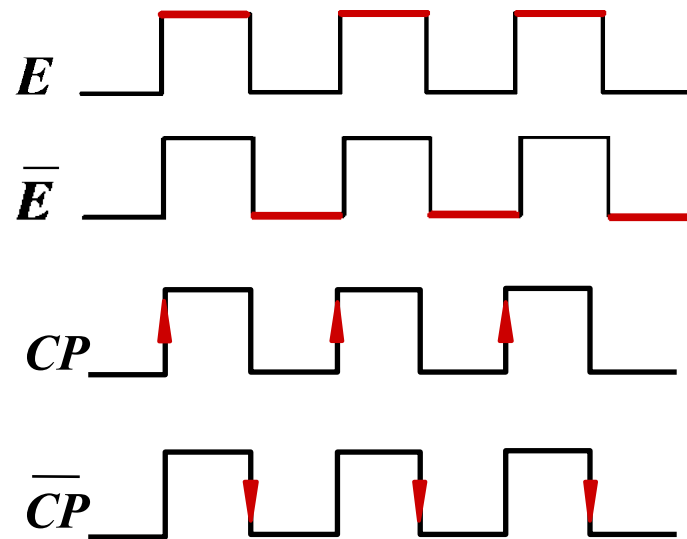
同点:

具有0与1两个稳定状态,一旦状态被确定,就能自行保持。一个锁存器或触发器能存储一位二进制码。

不同点:

锁存器——对脉冲电敏感地存储电路,在特定输入脉冲电作用下改变状态。

触发器——对脉冲边沿敏感地存储电路,在时钟脉冲地上升沿或下降沿地变化瞬间改变状态。



4.3 触发器地电路结构与工作原理

4.3.1. 主从D触发器

主锁存器与从锁存器结构相同

工作原理

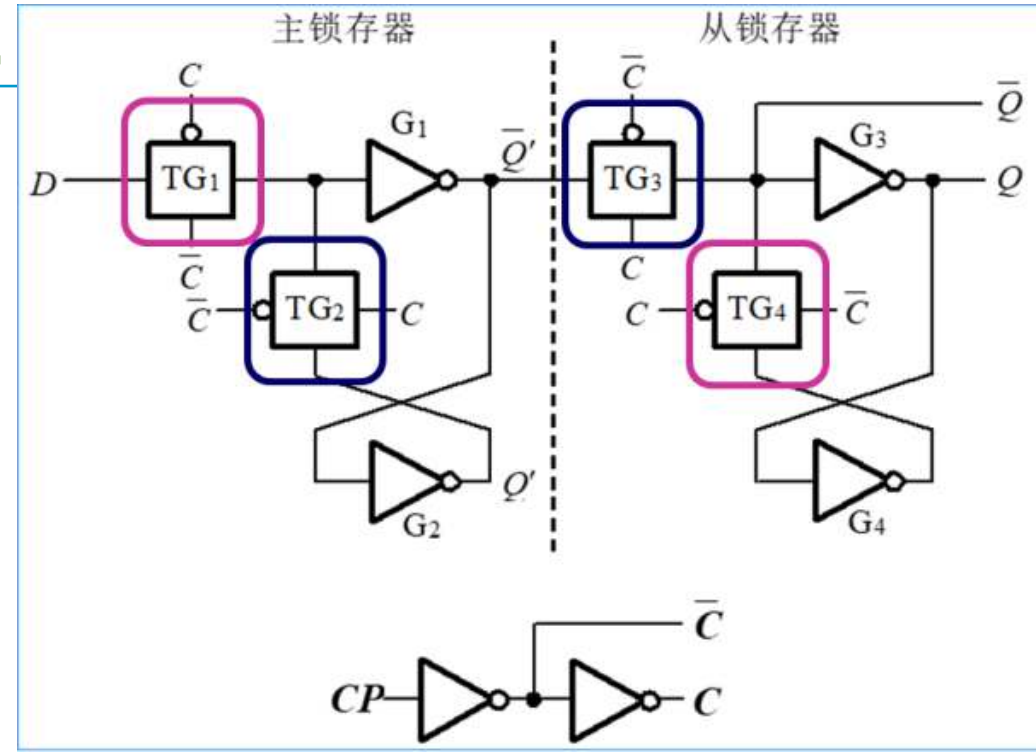
(1) CP=1时:

$$\bar{C}=1, C=0,$$

- 主锁存器选通, Q' 跟随D地状态变化

即 $Q'=D$

- 从锁存器被封锁, Q 维持原来地状态不变。



(2) CP=0时: $C=0, \bar{C}=1,$

- 主锁存器被封锁, Q' 地值不受输入信号D 地影响
- 从锁存器被选通, 使 $Q=Q'$

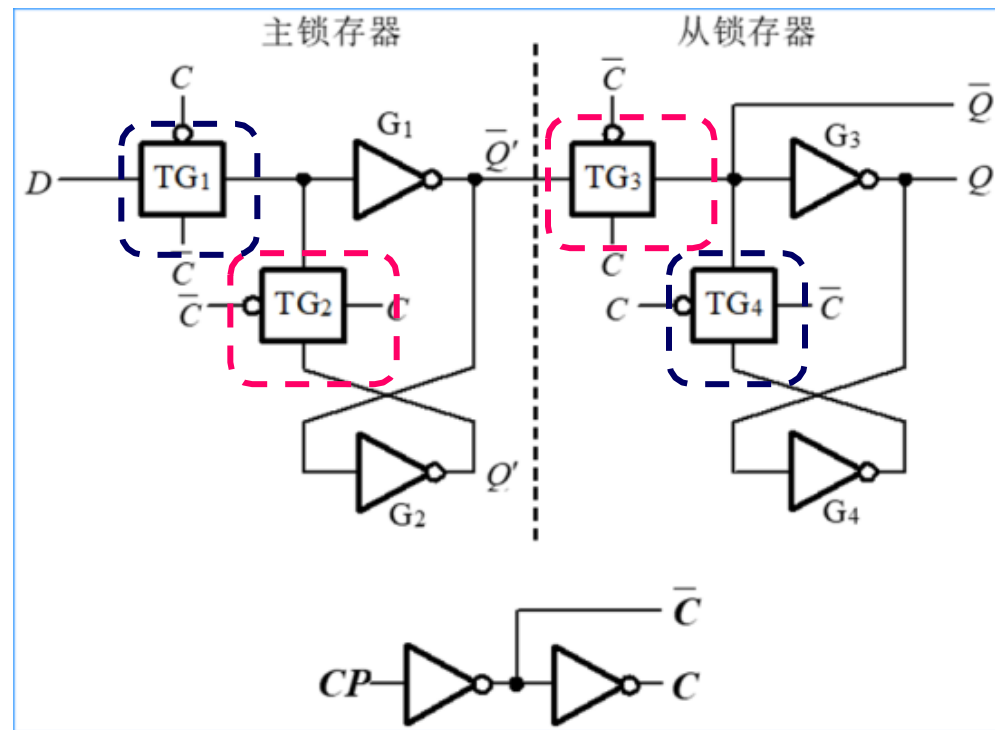
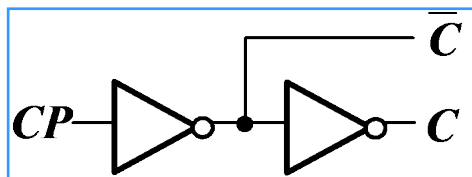
4.3.1 主从D触发器

主锁存器与从锁存器结构相同

工作原理

(1) $CP=0$ 时:

$$\bar{C} = 1, C = 0,$$



TG1导通, TG2断开——输入信号D送入主锁存器。
 Q 跟随D端地状态变化, 使 $Q = D$

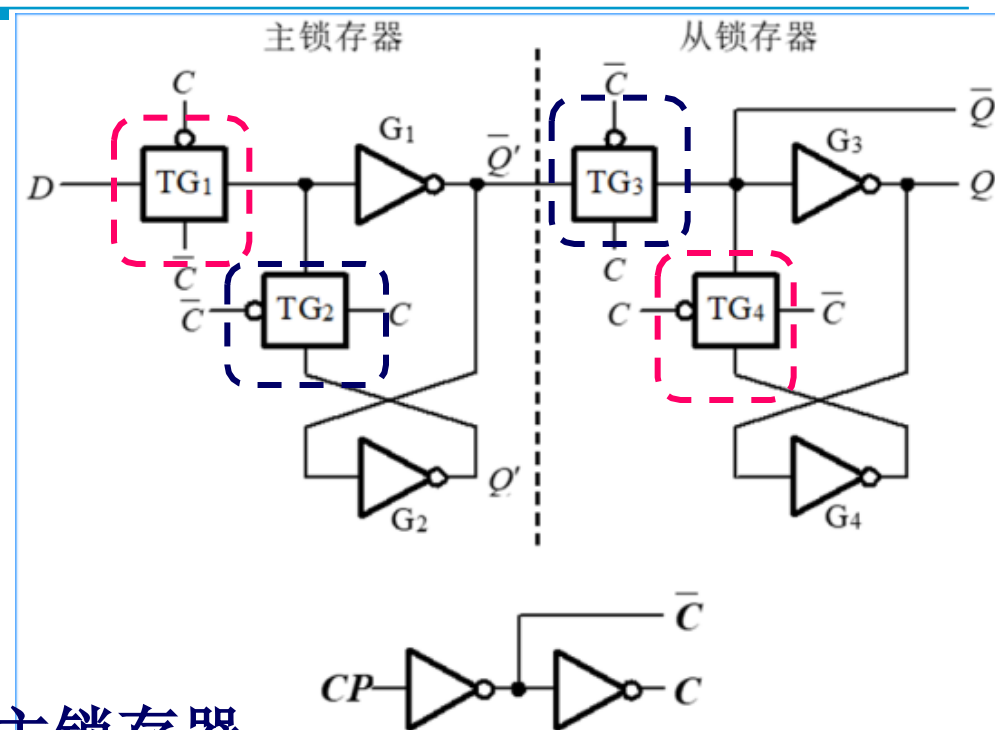
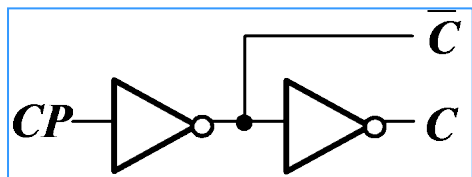
TG3断开, TG4导通——从锁存器维持在原来地状态不变。

4.3.1 主从D触发器

工作原理

(2) CP由0跳变到1:

$$\bar{C} = 0, C = 1,$$



TG1断开,TG2导通——输入信号D不能送入主锁存器。

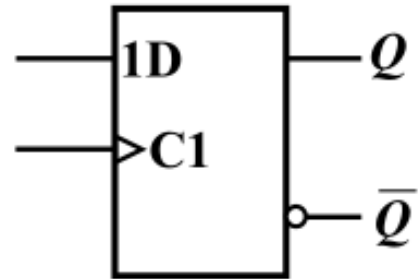
主锁存器维持原态不变。

TG3导通,TG4断开——从锁存器Q端地信号送Q端。

触发器地状态仅仅取决于CP信号上升沿到达前瞬间地D信号。

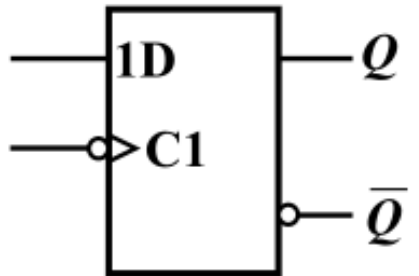
4.3.1 主从D触发器

上升沿触发



D	CP	Q	\bar{Q}	说明
0	↑	0	1	复位 (置0)
1	↑	1	0	置位 (置1)

下降沿触发

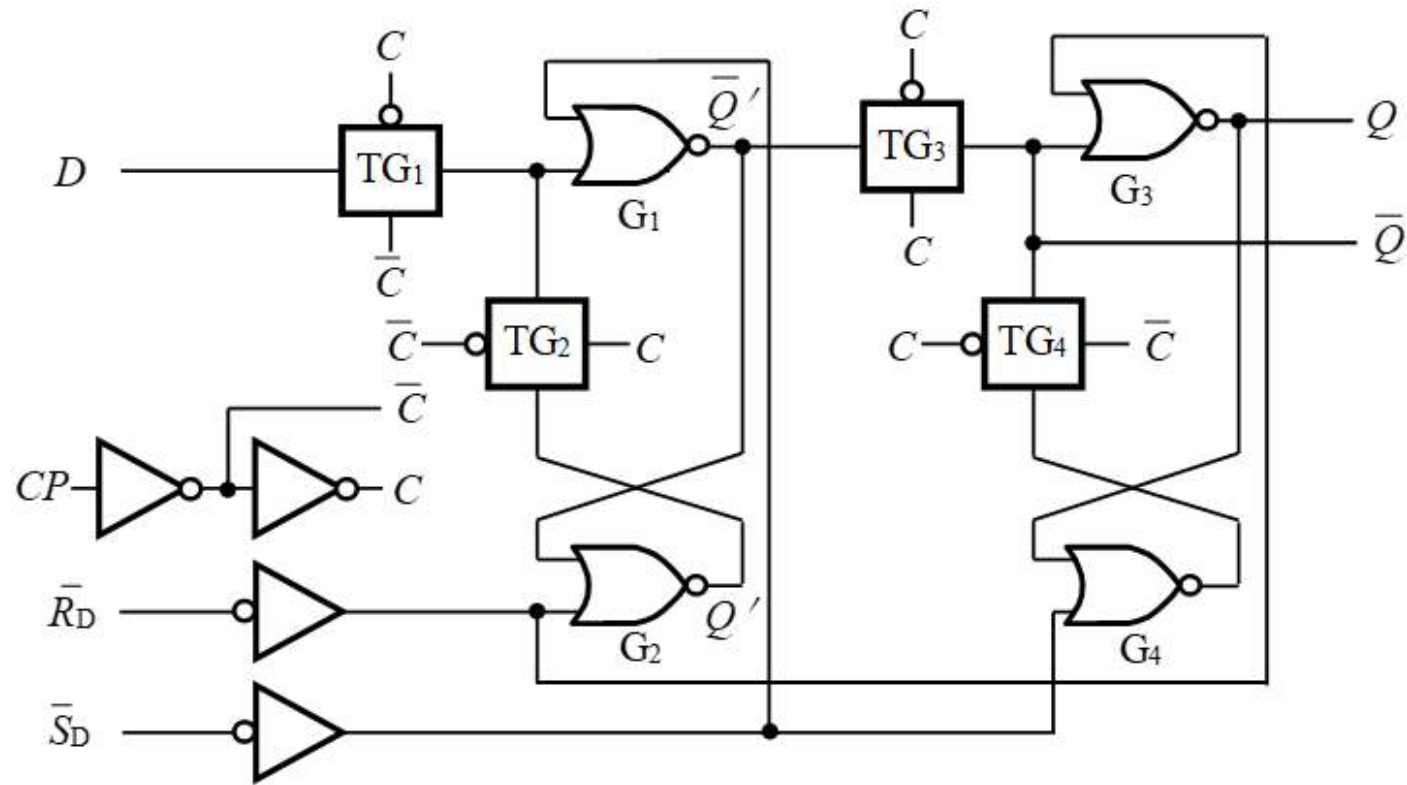


D	CP	Q	\bar{Q}	说明
0	↓	0	1	复位 (置0)
1	↓	1	0	置位 (置1)

特方程相同 $Q = D$

4.3.2 有清零与置数输入地D触发器

在实际,需要对触发器设置初始状态,因此,增加了清零与置数输入端。并有同步与异步之分。下图清零与置数都是异步地。



以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：
<https://d.book118.com/495334233002011132>