

- 1.1.保护器件避免划伤和沾污
- 2.限制带电载流子场区隔离（表面钝化）
- 3.栅氧或存储单元结构中的介质材料
- 4.掺杂中的注入掩蔽
- 5.金属导电层间的电介质
- 6.减少表面悬挂键

2.化学反应： $\text{Si}+2\text{H}_2\text{O}\rightarrow\text{SiO}_2+2\text{H}_2$

水汽氧化与干氧化相比速度更快，因为水蒸气比氧气在二氧化硅中扩散更快、溶解度更高

3.、1.干氧： $\text{Si}+\text{O}_2\rightarrow\text{SiO}_2$

氧化速度慢，氧化层干燥、致密，均匀性、重复性好，与光刻胶的粘附性好

2、水汽氧化： $\text{Si}+\text{H}_2\text{O}\rightarrow\text{SiO}_2(\text{固})+\text{H}_2(\text{气})$

氧化速度快，氧化层疏松，均匀性差，与光刻胶的粘附性差

3、湿氧：氧气携带水汽，故既有 Si 与氧气反应，又有与水汽反应

氧化速度、氧化质量介于以上两种方法之间

4.掺杂物、晶体晶向、压力、温度、水蒸气

5.界面陷阱电荷、可移动氧化物电荷

6.工艺腔、硅片传输系统、气体分配系统、尾气系统、温控系统

4.工艺腔是对硅片加热的场所，由垂直的石英罩钟、多区加热电阻丝和加热管套组成硅片传输系统在工艺腔中装卸硅片，自动机械在片架台、炉台、装片台、冷却台之间移动气体分配系统通过将正确的气

体通到炉管中来维持炉中气氛 控制系统控制炉子所有操作，如工艺时间和温度控制、工艺步骤的顺序、气体种类、气流速率、升降温速率、装卸硅片...

1. (1)薄膜：指某一维尺寸远小于另外两维上的尺寸的固体物质。 .

(2) .好的台阶覆盖能力 .高的深宽比填隙能力(>3:1)

厚度均匀(避免针孔、缺陷) .高纯度和高密度 .受控的化学剂量

.结构完整和低应力(导致衬底变形,

.好的粘附性 避免分层、开裂致漏电)

2. (1) 晶核形成

分离的小膜层形成于衬底表面，是薄膜进一步生长的基础。(2) 凝

聚成束形成(Si)岛，且岛不断长大 (3) 连续成膜岛束汇合并形成固

态的连续的薄膜 淀积的薄膜可以是单晶(如外延层)、多晶(多晶硅

栅)和无定形(隔离介质，金属膜)的

3.答：.多层金属化：用来连接硅片上高密度器件的金属层和绝缘层 ..

关键层：线条宽度被刻蚀为器件特征尺寸的金属层。

.对于 ULSI 集成电路而言，特征尺寸的范围在形成栅的多晶硅、栅

氧以及距离硅片表面最近的金属层。介质层

.层间介质(ILD)

ILD-1: 隔离晶体管和互连金属层; 隔离晶体管和表面杂质。采用低 k 介质作为层间介质, 以减小时间延迟, 增加速度。

4.答: 膜淀积技术分类 化学方法 (1) CVD

a.APCVD(Atmosphere Pressure Chemical Vapor Deposition) b.LPCVD

c. 等离子体辅助 CVD: HDPCVD(High-Density Plasma CVD)、PECVD(Plasma enhanced CVD) d.VPE 和金属有机化学气相淀积 (2)电

镀: 电化学淀积 (ECD)、化学镀层 物理方法: (1) PVD

(2) 蒸发(含 MBE) (3) 旋涂(SOG, SOD)

5.答: 1) 质量传输 2) 薄膜先驱物反应 3) 气体分子扩散 4) 先驱物吸附

5) 先驱物扩散进衬底 6) 表面反应 7) 副产物解吸 8) 副产物去除

6.答: (1) 低 k 介质须具备

低泄漏电流、低吸水性、低应力、高附着力、高硬度、高稳定性、好的填隙能力, 便于图形制作和平坦化、耐酸碱以及低接触电阻。

研究较多的几种无机低介电常数 (二) 高 k 介质

应 DRAM 存储器高密度储能的需要, 引入了高 k 介质, 在相同电容

(或储能密度) 可以增加栅介质的物理厚度, 避免薄栅介质隧穿和大的栅漏电流。同时, 降低工艺难度。

有潜力的高 k 介质: Ta_2O_5 , $(BaSr)TiO_3$.

7.答: (1) CVD、化学气相淀积 (Chemical Vapor Deposition) 是指利用热能、辉光放电等离子体或其它形式的能源, 使气态物质在固体的热表面上发生化学反应并在该表面上淀积, 形成稳定的固态物质的工艺过程。

(2) 低压 CVD(LPCVD) 装片；炉子恒温并对反应室抽真空到 1.3 Pa；充 N₂ 气或其它惰性气体进行吹洗；再抽真空到 1.3 Pa；完成淀积；关闭所有气流，反应室重新抽到 1.3 Pa；回充 N₂ 气到常压，取出硅片。

(3) 等离子体增强 CVD (PECVD) 淀积温度低，冷壁等离子体反应，产生颗粒少，需要少的清洗空间等等离子体辅助 CVD 的优点。

(4) VPE 气相外延：硅片制造中最常用的硅外延方法是气相外延，属于 CVD 范畴。在温度为 800–1150°C 的硅片表面通过含有所需化学物质的气体化合物，就可以实现气相外延。(5) BPSG：硼磷硅玻璃 (boro-phospho-silicate-glass, BPSG)：这是一种掺硼的 SiO₂ 玻璃。可采用 CVD 方法 (SiH₄+O₂+PH₃+B₂H₆, 400°C~450°C) 来制备。BPSG 与 PSG (磷硅玻璃) 一样，在高温下的流动性较好，广泛用作半导体芯片表面平坦性好的层间绝缘膜

8. 答：1、质量传输限制淀积速率 淀积速率受反应物传输速度限制，即不能提供足够的反应物到衬底表面，速率对温度不敏感（如高压 CVD）。

2、反应速度限制淀积速率

淀积速率受反应速度限制，这是由于反应温度或压力过低(传输速率快)，提供驱动反应的能量不足，反应速率低于反应物传输速度。可以通过加温、加压提高反应速度。

9. 答：2) 用 TEOS(正硅酸乙酯) -臭氧方法淀积 SiO₂ Si (C₂H₅O₄) + 8O₃ SiO₂ + 10H₂O + 8CO₂ 优点：a、低温淀积；

b、高的深宽比填隙能力； c、避免硅片表面和边角损伤；

1. (1)掺杂是把杂质引入半导体材料的近体结构中，以改变它的电学性质（如电阻率），并使掺入的杂质数量和分布情况都符合要求。（2）

用的掺杂杂质：硼（p型）、磷（n型）、锑（n型）、砷（n型）。 2、

硅片中 p 型杂质和 n 型杂质相遇的深度被称为结深 3、硅中固态杂质

扩散的三个步骤：（1）沉淀积：表面的杂质浓度最高，并随着深

度的加大而减小，从而形成梯度。这种梯度使杂质剖面得以建立（2）

推进：这是个高温过程，用以使淀积的杂质穿过硅晶体，在硅片中形

成期望的结深

（3）激活：这时的温度要稍微提升一点，使杂质原子与晶格中的硅原子键合形成替位式杂质。这个过程激活了杂质原子，改变了硅的电导

率。 4、离子注入的优点：

（1）精确控制杂质含量和分布（2）很好的杂质均匀性

（3）对杂质穿透深度有很好的控制（4）产生单一离子束（5）低温工艺

（6）注入的离子能穿透薄膜（7）无固溶度极限 离子注入的缺点：

（1）高能杂质离子轰击硅原子将对晶体结构产生损伤（2）注入设备的复杂性

5.（1）离子源：待注入物质必须以带电粒子束或离子束的形式存在。

注入离子在离子源中产生

(2) 引出电极（吸极）和离子分析器：传统注入机吸极系统收集离子源中产生的所有正离子并使它们形成粒子束，离子通过离子源上的一个窄缝得到吸收。(3) 加速管：为了获得更高的速度，出了分析器磁铁，正离子还要再加速管中的电场下进行加速

(4) 扫描系统扫描在剂量的统一性和重复性方面起着关键租用。(5) 工艺室——离子束向硅片的注入发生在工艺腔中。6.目的：使待注入的物质以带电粒子束的形式存在 最常用的源：**Freeman** 离子源和 **Bernas** 离子源

7.由于电荷之间的相互排斥，所以一束仅包括正电荷的离子束本身是不稳定的，容易造成离子束的膨胀即离子束的直径在行进过程中不断的增大，最终导致注入不均匀。离子束可以用二次电子中和离子的方法缓解，被称为空间电荷中和

- 1.正性光刻把与掩膜版上相同的图形复制到硅片上，负性光刻把与掩膜版上图形相反的图形复制到硅片表面，这两种基本工艺的主要区别在于所用的光刻胶的种类不同。正刻胶在进行曝光后留下来的光刻胶在曝光前已被硬化，它将留在硅片表面，作为后步工艺的保护层，不需要改变掩膜版的极性，并且负性光刻胶在显影时会变形和膨胀，所以正胶是普遍使用的光刻胶传统的 I 线光刻胶，深紫外光刻胶
- 2.暗场掩膜版是指一个掩膜版，它的石英版上大部分被铬覆盖，并且不透光
- 3.第一步：气相成底膜处理，其目的是增强硅片和光刻胶之间的粘附性。 第二步：旋转涂胶，将硅片被固定在载片台上，一定数量的液体光刻胶滴在硅片上，然后硅片旋转得到一层均匀的光刻胶图层 第三步：软烘，去除光刻胶中的溶剂
4. 第四步：对准和曝光，把掩膜版图形转移到涂胶的硅片上
5. 第五步：曝光后烘培，将光刻胶在 100 到 110 的热板上进行曝光后烘培 第六步：显影，在硅片表面光刻胶中产生图形
6. 第七步：坚膜烘培，挥发掉存留的光刻胶溶剂，提高光刻胶对硅片表面的粘附性
7. 第八步：显影后检查，检查光刻胶图形的质量，找出有质量问题的硅片，描述光刻胶工艺性能以满足规范要求

4.一，将掩膜版图案转移到硅片表面顶层的光刻胶中 二，在后续工艺中，保护下面的材料

5. 1, 分滴，当硅片静止或者旋转得非常缓慢时，光刻胶被分滴在硅片上 ,2旋转铺开，快速加速硅片的旋转到一高的转速使光刻胶伸展到整个硅片表面 3 旋转甩掉，甩去多余的光刻胶，在硅片上得到均匀的光刻胶胶膜覆盖层 ,4溶剂挥发，以固定转速继续旋转已涂胶的硅片，直至溶剂挥发，光刻胶胶膜几乎干燥

6.减少曝光光源的波长对提高分辨率非常重要，波长的越小 图像的分辨率就越高 图像就越精确

7.汞灯，高压汞灯，电流通过装有氙汞气体的管子产生电弧放电，这个电弧发射出一个特征光谱，包括 240 纳米到 500 纳米之间有用的紫外辐射准分子激光，准分子是不稳定分子 是有惰性气体原子和卤素构成 只存在与准稳定激发态

8.分辨率和焦深

9.扫描投影光刻机的概念是利用反射镜系统把有 1:1 图像的整个掩膜图形投影到硅片表面，其原理是，紫外光线通过一个狭缝聚焦在硅片上，能够获得均匀的光源，掩膜版和带胶硅片被放置在扫描架上，并且一致的通过窄紫外光束对硅片上的光刻胶曝光 由于发生扫描运动，掩膜版图像最终被光刻在硅片表面。扫描光刻机主要挑战是制造良好的包括硅片上所有芯片的一倍掩膜版

10.增大了曝光场，可以获得较大的芯片尺寸，一次曝光可以多曝光些芯片，它还具有在整个扫描过程调节聚焦的能力

11.投影掩膜版是一种透明的平板，在它上面有要转印到硅片上光刻胶层的图形。投影掩膜版只包括硅片上一部分图形，而光掩膜版包含了整个硅片的芯片阵列并且通过单一曝光转印图形

12.光刻胶显影是指用化学显影液溶解由曝光造成的光刻胶的可溶解区域，其主要目的是把掩膜版图形准确复制到光刻胶中

13.光刻胶选择比是指显影液与曝光的光刻胶反应的速度快慢，选择比越高，反应速度越快，所以要比例高

14.连续喷雾显影，旋覆浸没显影 显影温度，显影时间，显影液量，硅片洗盘，当量浓度，清洗，排风

1.刻蚀工艺：干法刻蚀和湿法刻蚀。干法刻蚀是把硅片表面曝露于气态中产生的等离子体，等离子体通过光刻胶中开出的窗口，与硅片发生物理或化学反应（或这两种反应），从而去掉曝露的表面材料，一般用于亚微米尺寸。湿法刻蚀中，液体化学试剂（如酸、碱和溶剂等）以化学方式去除硅片表面的材料，一般用于尺寸较大的情况下（大于3微米）。

2刻蚀速率= $\Delta T/t$ (A/min) ΔT =去掉材料的厚度 t =刻蚀所用的时间 高的刻蚀速率，可以通过精确控制刻蚀时间来控制刻蚀的厚度。

3.刻蚀选择比 $SR=EF/Er$ EF =被刻蚀材料的速率 Er =掩蔽层材的刻蚀速率 干法刻蚀的选择比低 高选择比意味着只刻除想

要刻去的那一层材料，一个高选择比的刻蚀工艺不刻蚀下面一层材料并且保护的光刻胶也未被刻蚀。

4.干法刻蚀的主要目的是完整地把掩膜图形复制到硅片表面上。干法

刻蚀的优点：1.刻蚀剖面是各向异性，具有非常好的侧壁剖面控制 2.

好的 CD 控制 3最小的光刻胶脱落或粘附问题 4好的片内、片间、批

次间的刻蚀均匀性 5较低的化学制品使用和处理费用 缺点：对层

材料的差的刻蚀选择比、等离子体带来的器件损伤和昂贵的设备

5.在纯化学机理中，等离子体产生的反应元素（自由基和反应原子）

与硅片表面的物质发生反应。物理机理的刻蚀中，等离子体产生的带能

粒子（轰击的正离子）在强电场下朝硅片表面加速，这些离子通过溅

射刻蚀作用去除未被保护的硅片表面材料。

6.基本部件：发生刻蚀反应的反应腔，一个产生等离子体的射频电源，

气体流量控制系统，去除刻蚀生成物和气体的真空系统。

氟刻蚀二氧化硅，氯和氟刻蚀铝，氯，氟和溴刻蚀硅，氧去除光刻胶

7.ECR 反应器在 1~10 毫托的工作压力下产生很密的等离子体。它在

磁场环境中采用 2.45GHZ 微波激励源来产生高密度等离子体。ECR

反应器的一个关键点是磁场平行于反应剂的流动方向，这使自由电子

由于磁力的作用做螺旋运动。当电子的回旋频率等于所加的微波电场

频率时，能有效地把电能转移到等离子体中的电子上。这种振荡增加

了电子碰撞的可能性，从而产生高密度的等离子体，获得大的离子流。

这些反应离子朝硅片表面运动并与表面层反应而引起刻蚀反应。

8.多晶硅等离子刻蚀用的化学气体通常是氯气、溴气或二者混合气体。刻蚀多晶硅的三步工艺：1.预刻蚀，用于去除自然氧化层、硬的掩蔽层和表面污染物来获得均匀的刻蚀。2接下来的是刻至终点的主刻蚀。这一步用来刻蚀掉大部分的多晶硅膜，并不损伤栅氧化层和获得理想的各向异性的侧壁剖面。3最后一步是过刻蚀，用于去除刻蚀残留和剩余多晶硅，并保证对栅氧化层的高选择比。这一步应避免在多晶硅周围的栅氧化层形成微槽。

9.去除氮化硅使用热磷酸进行湿法化学剥离掉的。这种酸槽一般始终维持在 160°C 左右并对露出的氧化硅具有所希望的高选择比。用热磷酸去除氮化硅是难以控制的，通过使用检控样片来进行定时操作。在曝露的氮化硅上常常会形成一层氮氧化硅，因此在去除氮化硅前，需要再 HF 酸中进行短时间处理。如果这一层氮氧化硅没有去掉，或许就不能均匀地去除氮化硅

1. (1) 互连:由导电材料，如铝、多晶硅和铜制成的连线将电信号传输到芯片的不同部分。互连也被用于芯片上器件和器件整个封装之间的金属连接。(2) 接触:硅芯片内部的器件与第一金属层间在硅片表面的连接。(3) 通孔:穿过各种介质从某一金属层到毗邻金属层形成电通路的开口。(4) 填充薄膜:用金属薄膜填充通孔以便在两层金属间形成电连接

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/526052200122011015>