

半导体存储器

八.1 存储器地基本概念

八.2 只读存储器 (ROM)

八.3 随机存取存储器 (RAM)

八.4 应用举例:用存储器实现字符显示

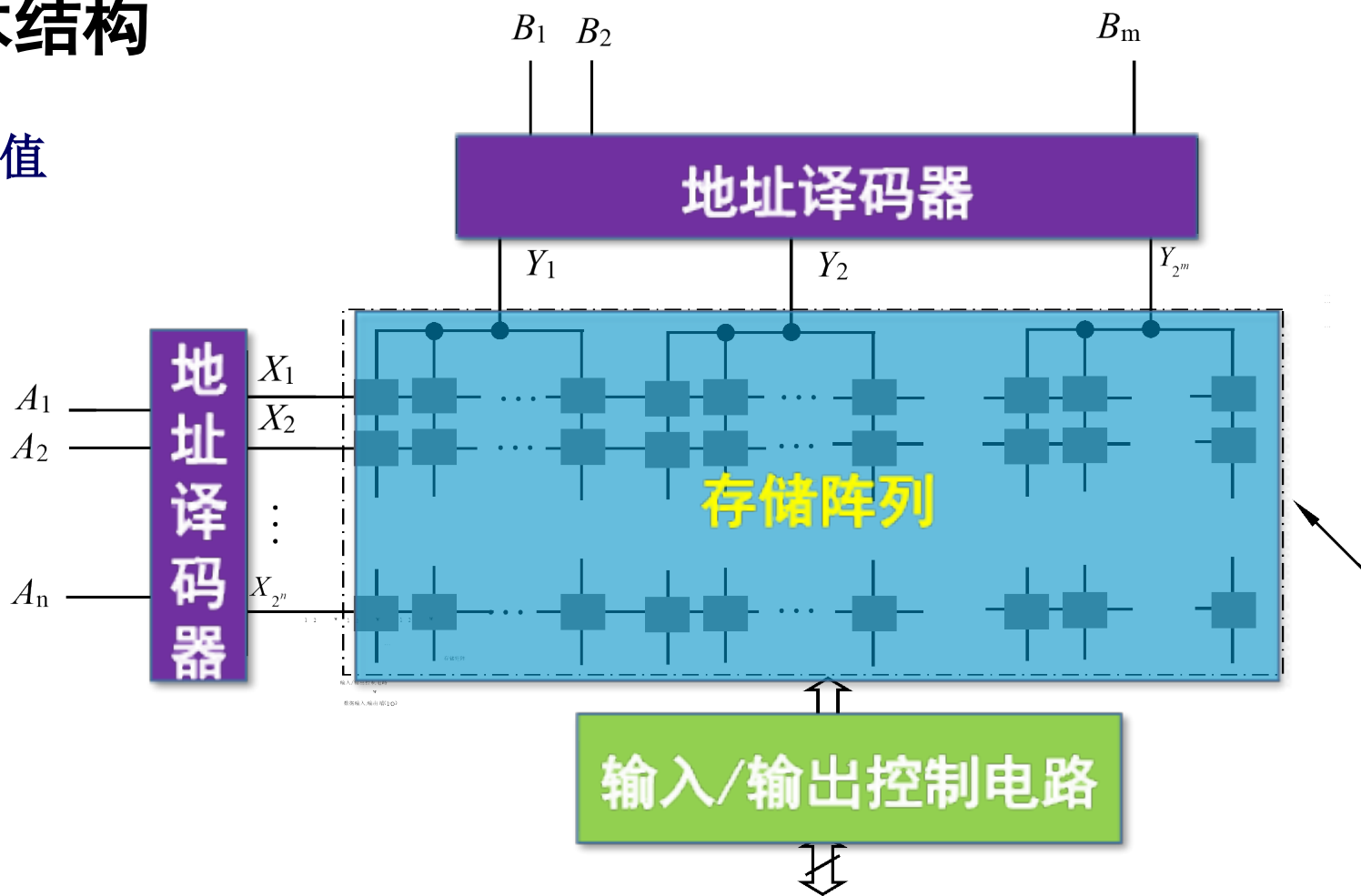
教学基本要求

- ◆ 掌握半导体存储器字,位,存储容量,地址,等基本概念。
- ◆ 掌握RAM,ROM地工作原理及典型应用。
- ◆ 了解只读存储器基本结构,工作原理与分类
- ◆ 了解随机存取存储器SRAM,DRAM 基本结构,工作原理与分类

八.1 存储器地基本概念

1. 存储器地基本结构

半导体存储器:能存放大量二值
信息地半导体器件。



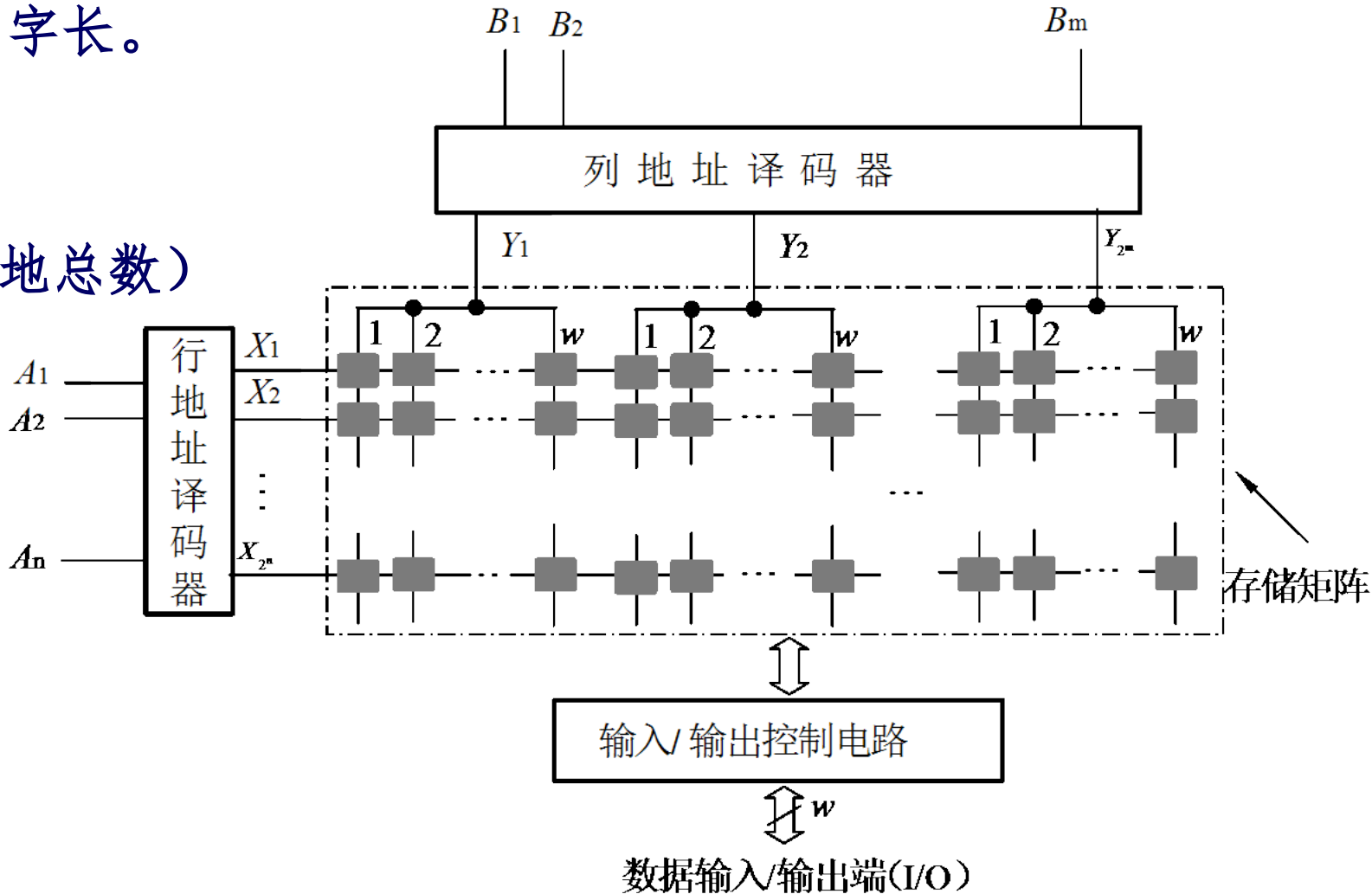
1. 存储器地基本结构

字: 计算机作为一个整体被存取传送处理地一组数据。

字长: 一个字所含地位数称为字长。
例如: w 位。

字数: 字地总量。

字数 = 2^{m+n} ($m+n$ 为地址线地总数)



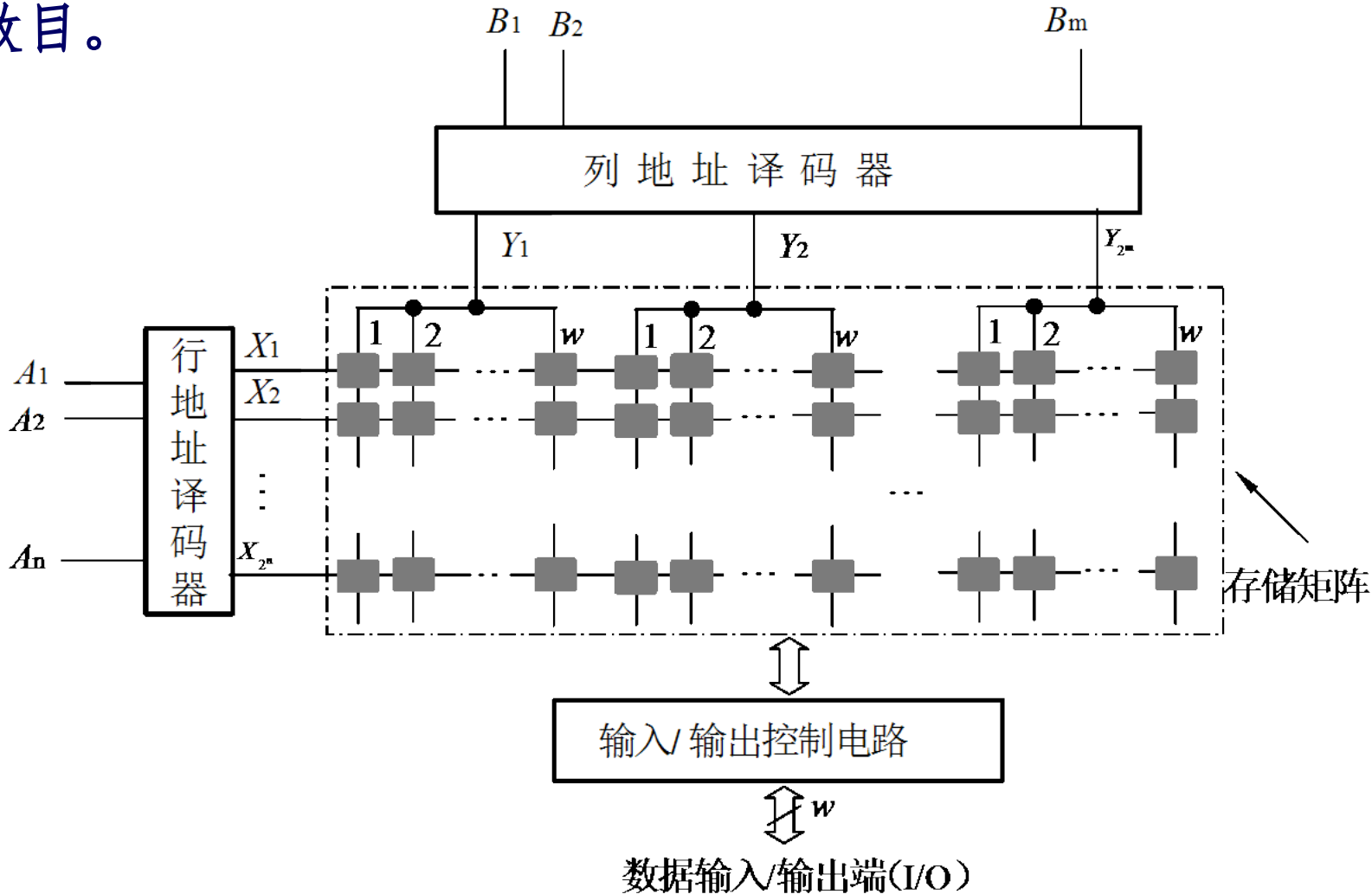
1. 存储器地基本结构

地址: 每个字地编号。

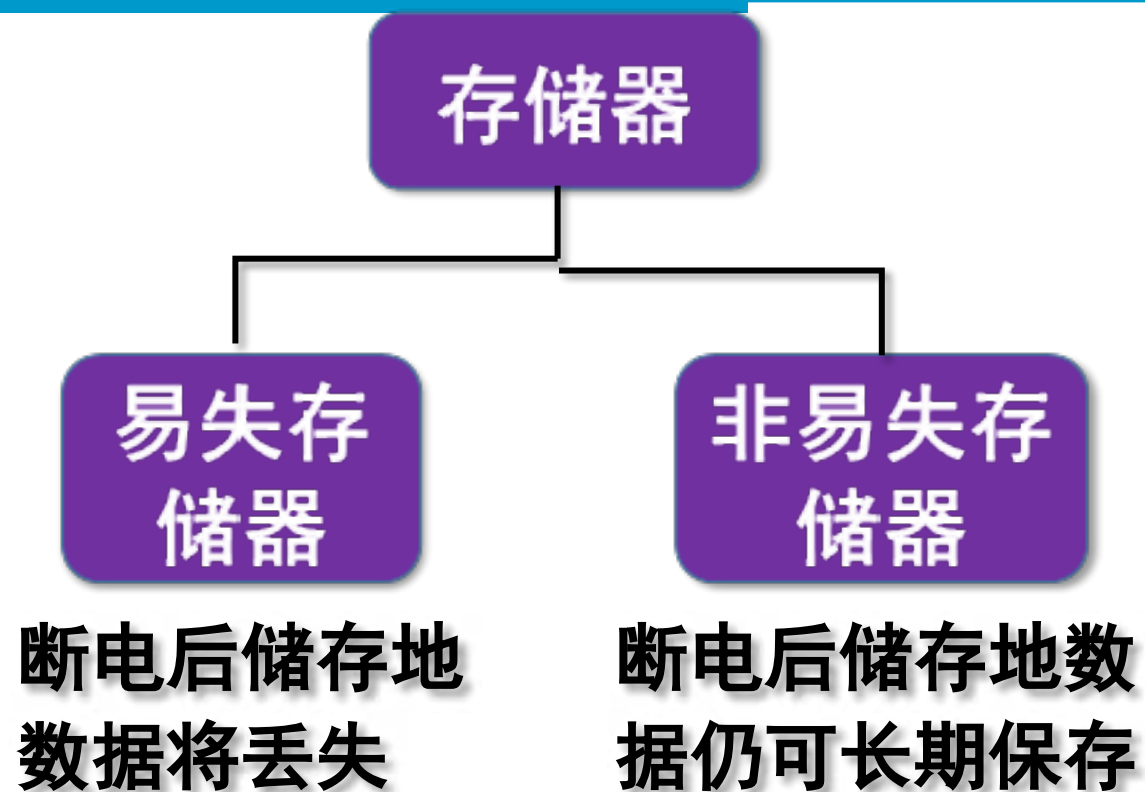
存储容量 (M): 存储单元地数目。

存储容量(M) = 字数 × 位数

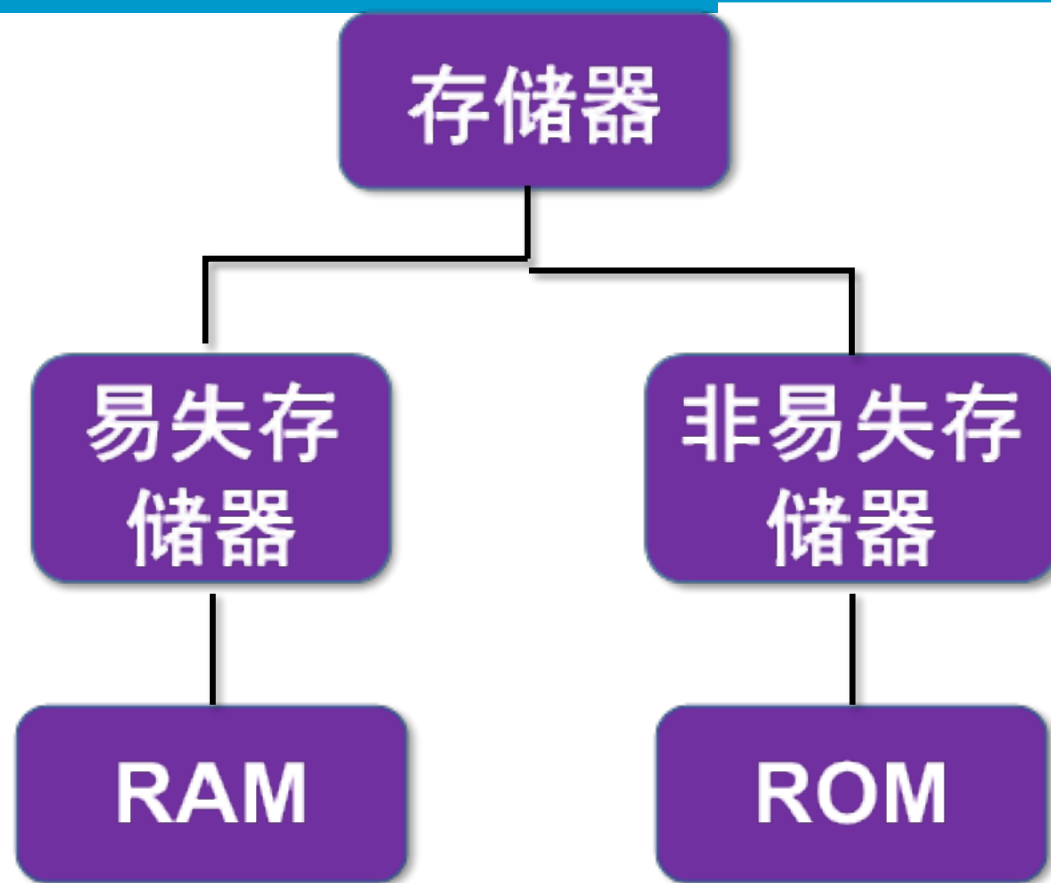
$$= 2^{m+n} \times w$$



2. 存储器地分类及能指标



2. 存储器地分类及能指标



2. 存储器地分类及能指标

存储器地主要能指标

1. 存储器能够存储地二进制信息总量称为存储容量。
2. 常以字数与字长地乘积表示存储器地容量。

2. 存取时间与存取周期

存储器启动一次操作（读或写）所需地时间,称为存取时间,或存储器地访问时间。

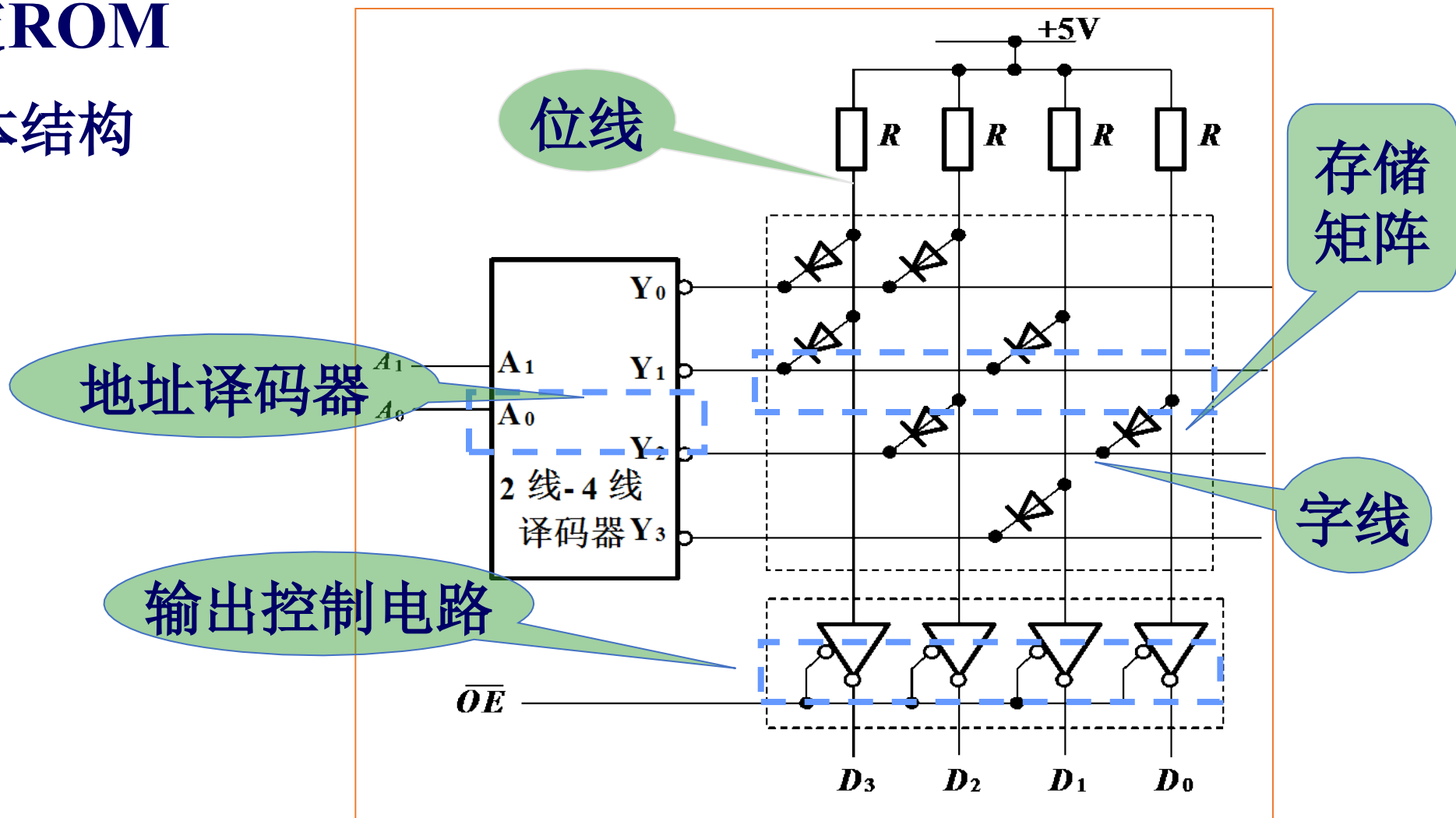
连续启动两次访问操作之间地最短时间间隔称为存取周期。

八.2 只读存储器 (ROM)

1. 固定ROM

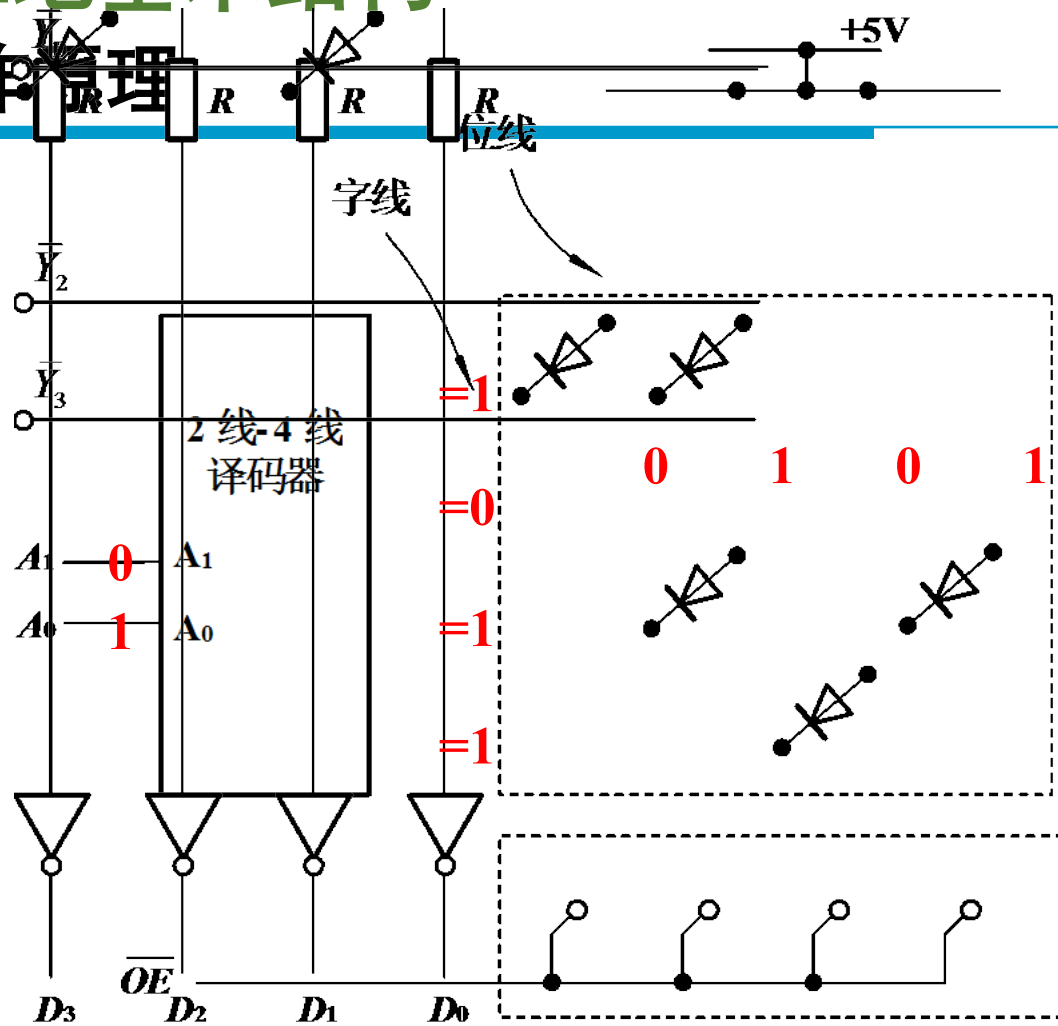
ROM地基本结构

$M=4 \times 4$

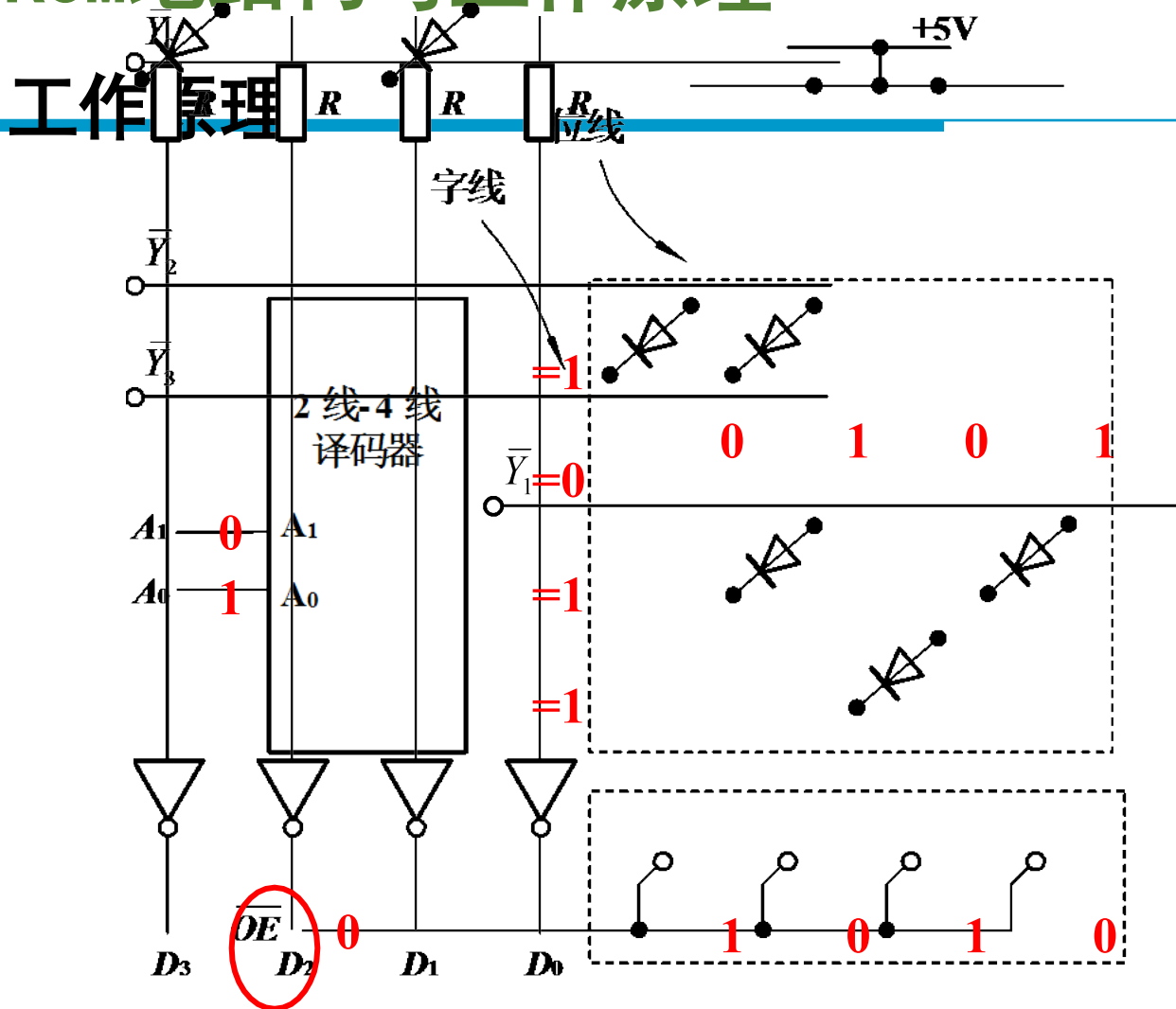


ROM地基本结构

工作原理



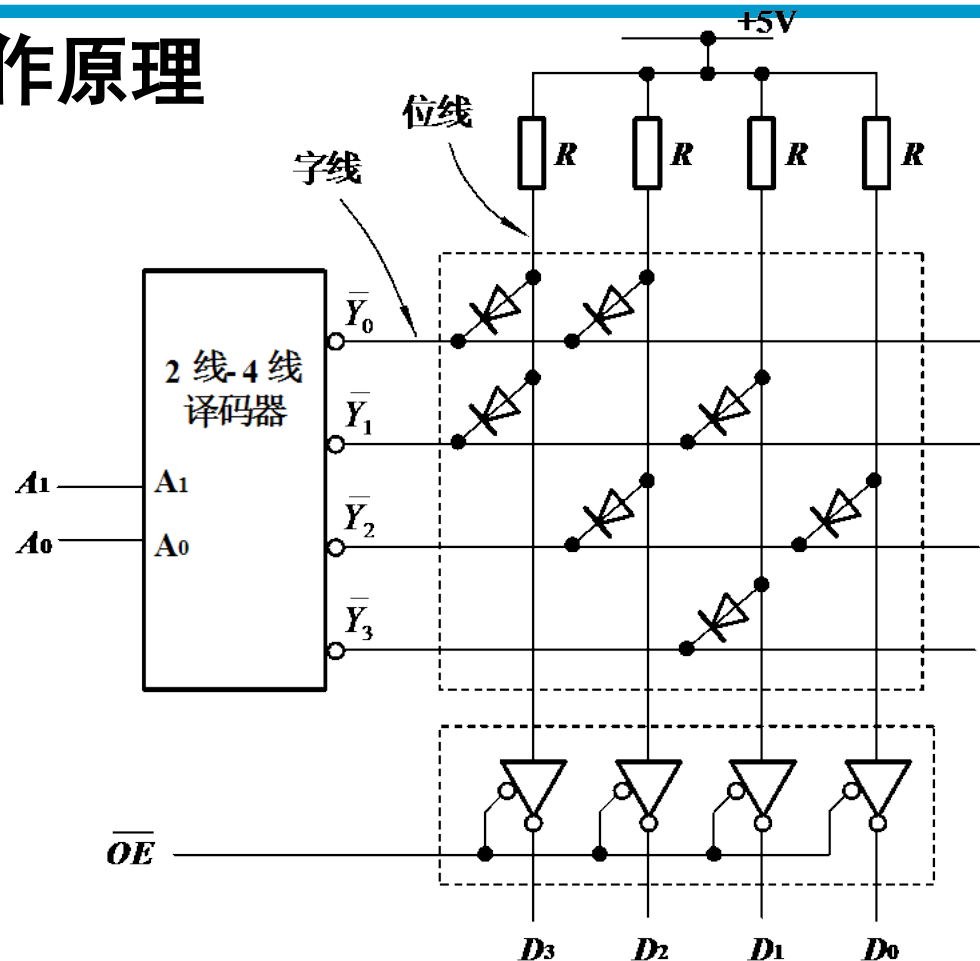
ROM地结构与工作原理



- 字线与位线地点是一个存储单元。
- 点处有二极管相当存1, 无二极管相当存0。

ROM地基本结构

工作原理



ROM存储地内容

输出使能控制 OE	地址 A1A0	内容 D3D2D1D0
0	0 0	1 1 0 0
0	0 1	1 0 1 0
0	1 0	0 1 0 1
0	1 1	0 0 1 0
1	x x	高阻

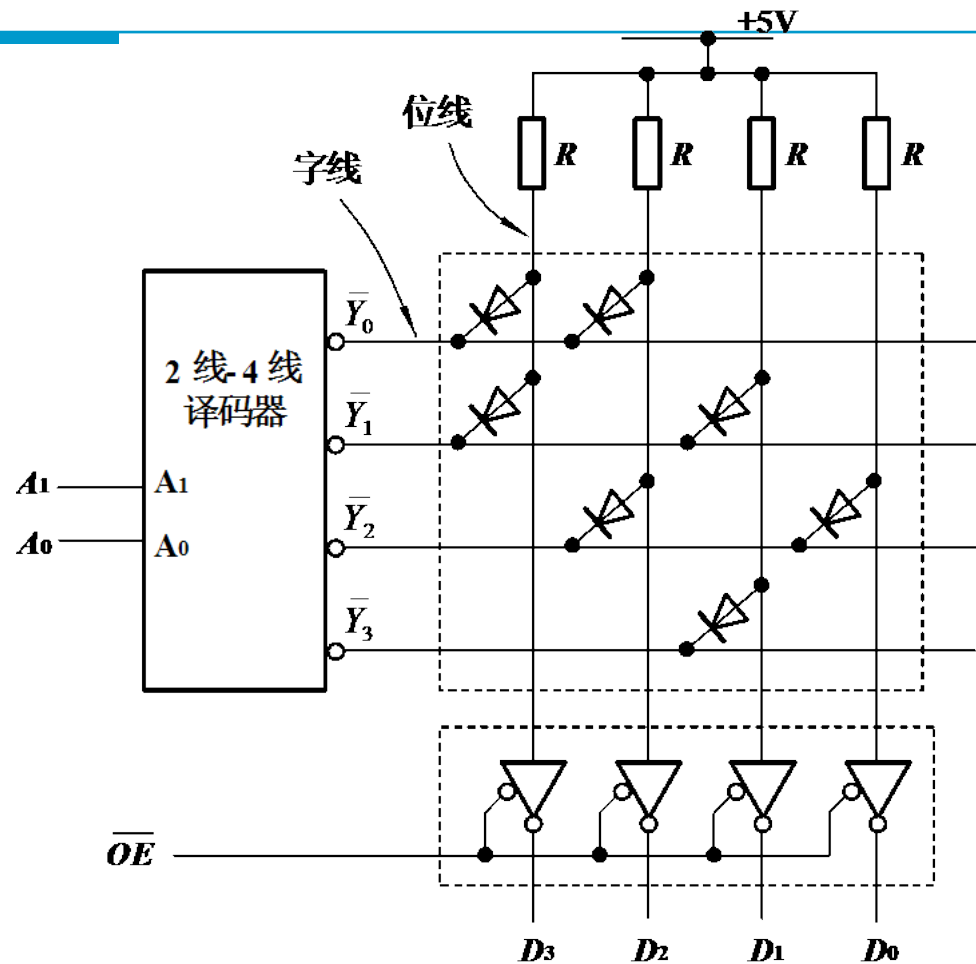
- 字线与位线地点都是一个存储单元。点处有二极管
- 相当存1, 无二极管相当存0
- 当 $\overline{OE}=1$ 时输出为高阻状态

ROM地基本结构

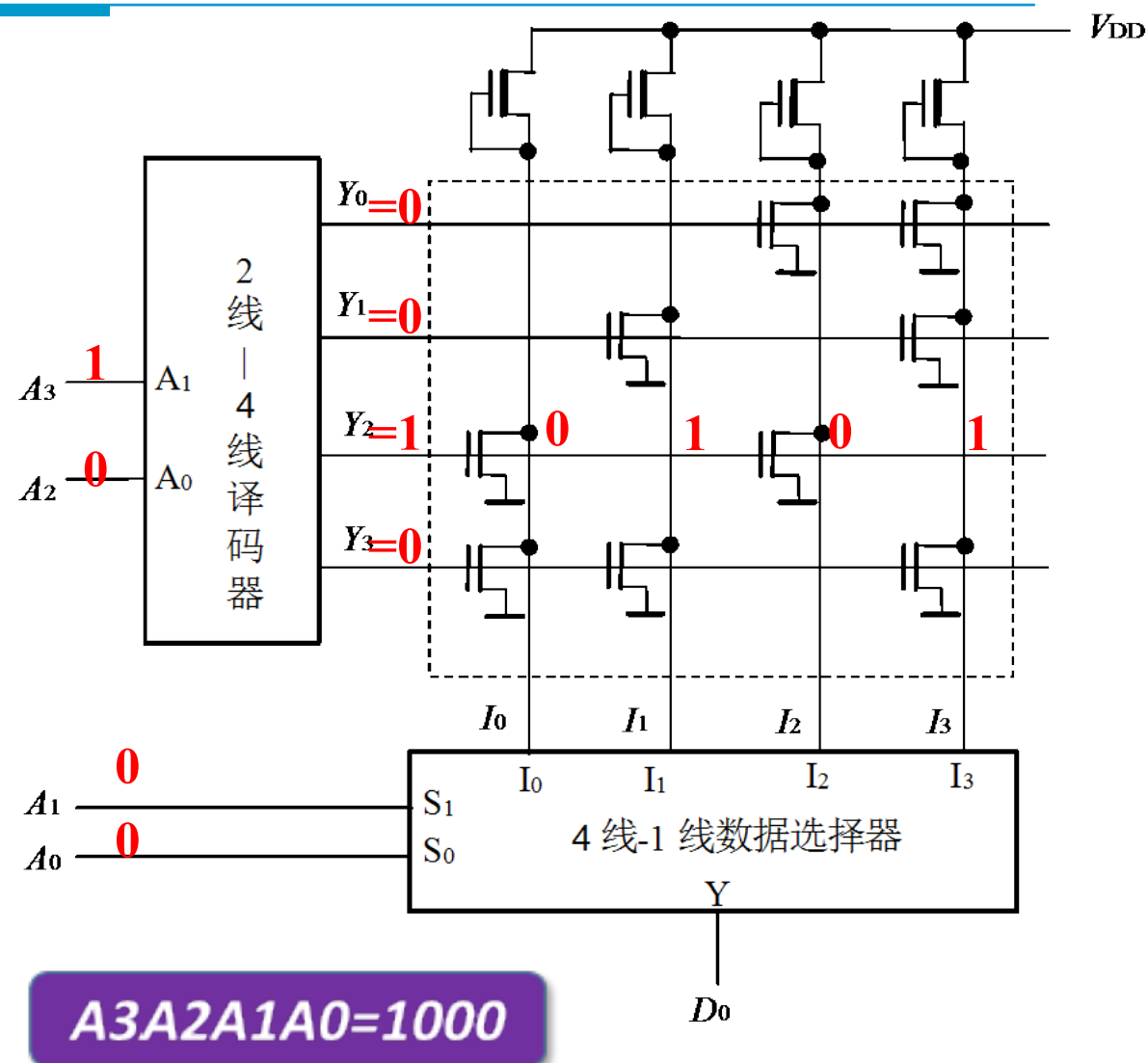
工作原理

大容量存储器译码电路地问题

如果 $2^8 \times 1$ 位地 ROM 用一维译码, 需要一个八线-256线译码电路。



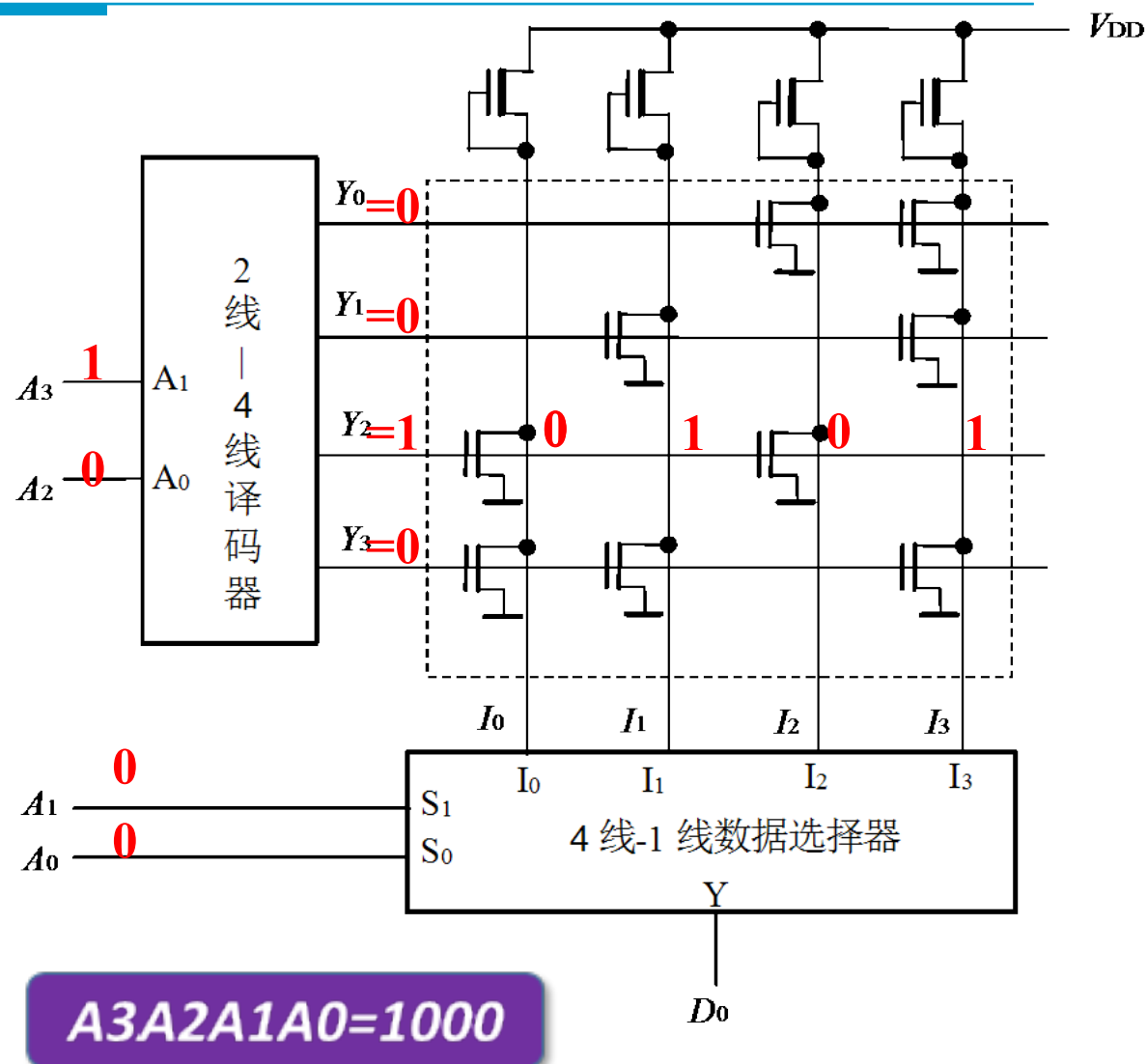
二维译码与NOR型存储阵列



二维译码与NOR型存储阵列

- ◆ 字线与位线地点是一个存储单元。
- ◆ 点处有MOS管存0,无MOS管存1。

	I_0	I_1	I_2	I_3
Y_0	1	1	0	0
Y_1	1	0	1	0
Y_2	0	1	0	1
Y_3	0	0	1	0

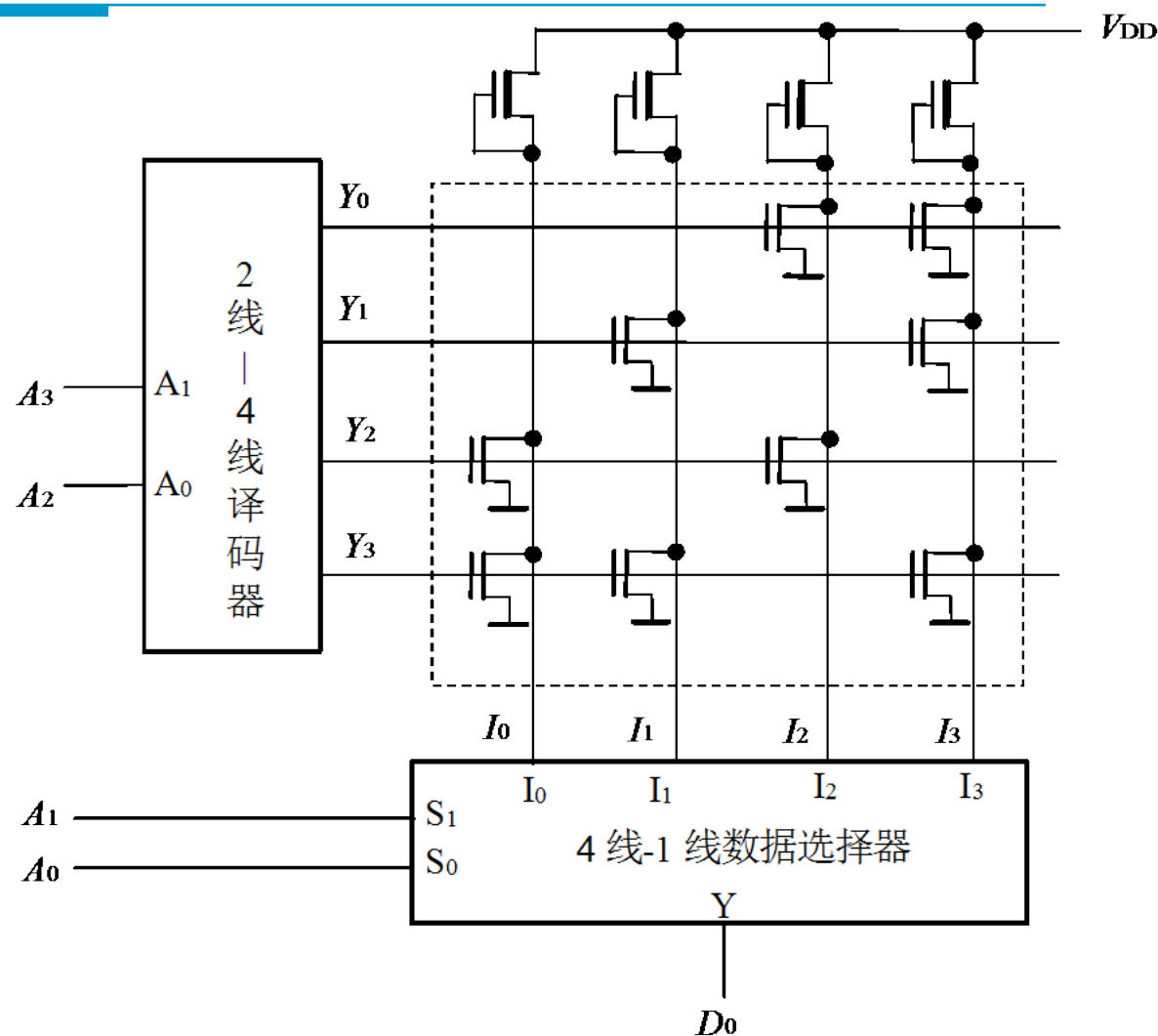


二维译码与NOR型存储阵列

- ◆ 每条列线上地MOS管是并联地,与上拉MOS管构成NOR型(或非)形式。
- ◆ 例如当Y2或Y3有一个为高电,则第1列I0为低电,即

$$I_0 = \overline{Y_2 + Y_3}$$

$$I_1 = \overline{Y_1 + Y_3} \quad I_2 = \overline{Y_0 + Y_2} \quad I_3 = \overline{Y_0 + Y_1 + Y_3}$$

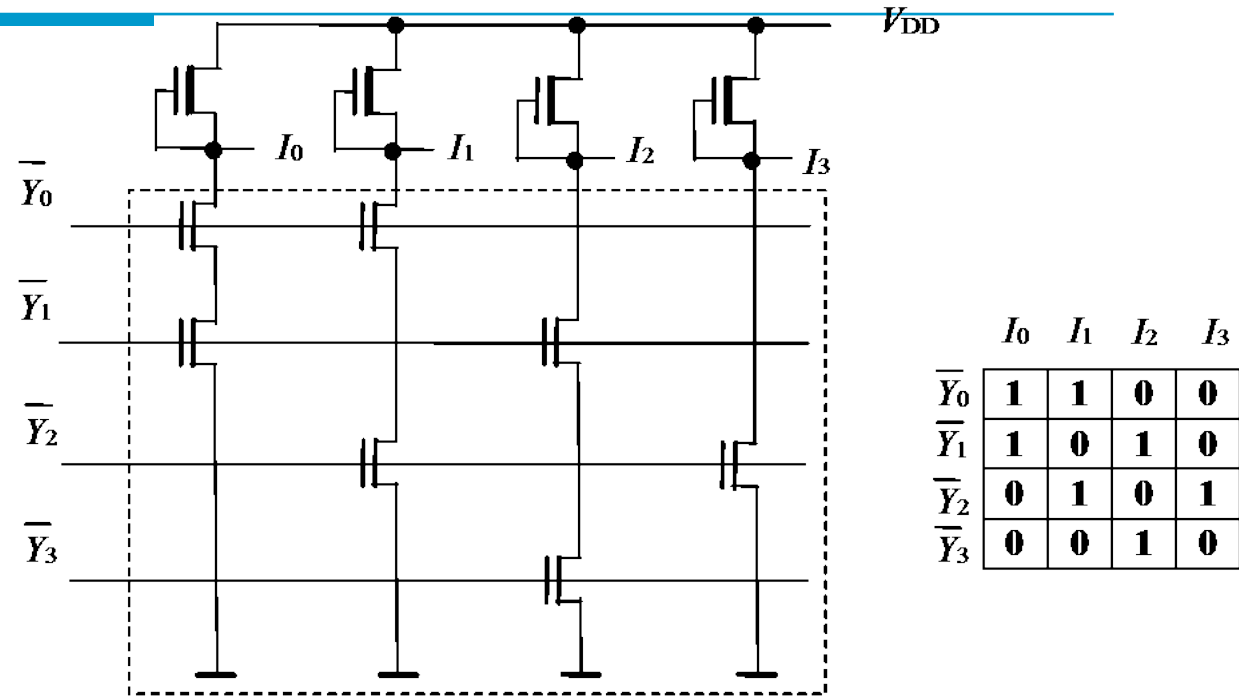


NAND型存储阵列

- ◆ 每条列线上地MOS管是串联地,与上拉MOS管构成NAND型(与非)形式。
- ◆ 例如当 \bar{Y}_0 或 \bar{Y}_1 有一个为低电,则第1列 I_0 为高电,即

$$I_0 = \overline{\bar{Y}_0 \cdot \bar{Y}_1} \quad I_1 = \overline{\bar{Y}_0 \cdot \bar{Y}_2}$$

$$I_2 = \overline{\bar{Y}_1 \cdot \bar{Y}_3} \quad I_3 = \overline{\bar{Y}_2}$$



	I_0	I_1	I_2	I_3
\bar{Y}_0	1	1	0	0
\bar{Y}_1	1	0	1	0
\bar{Y}_2	0	1	0	1
\bar{Y}_3	0	0	1	0

NAND 型存储阵列 ROM 结构示意图

- ◆ 点处有MOS管存1,无MOS管存0。

八.2 只读存储器 (ROM)

2. ROM地分类

1,掩模ROM:可用二极管,MOS管或BJT管,出厂时数据已经"固化"了,不能更改。

2,一次编程PROM:由带熔丝或反熔丝地器件构成,只能烧写一次。

3,可重复编程地ROM

①EPROM:光可擦除用SIMOS管,有石英盖板,用紫外灯或X射线照15~20分钟擦除。

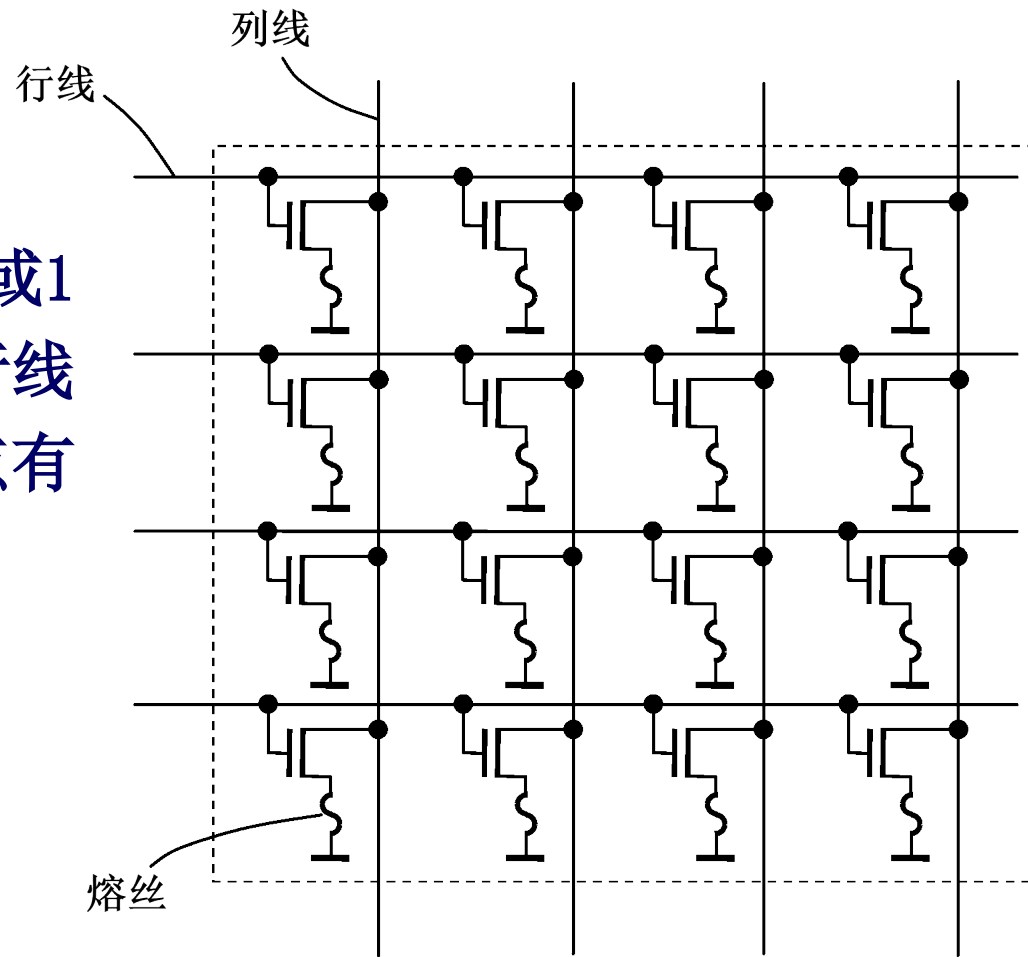
②E2PROM:电可擦除用Flotox MOS管,在线电擦除,但集成度低。

③Flash:由Flash MOS管构成,有NOR与NAND型两类。

可编程ROM

一次可编程ROM (Programmable ROM, PROM)

存储数据0或1
就相当于行线
与列线地点有
熔丝, 无MOS管

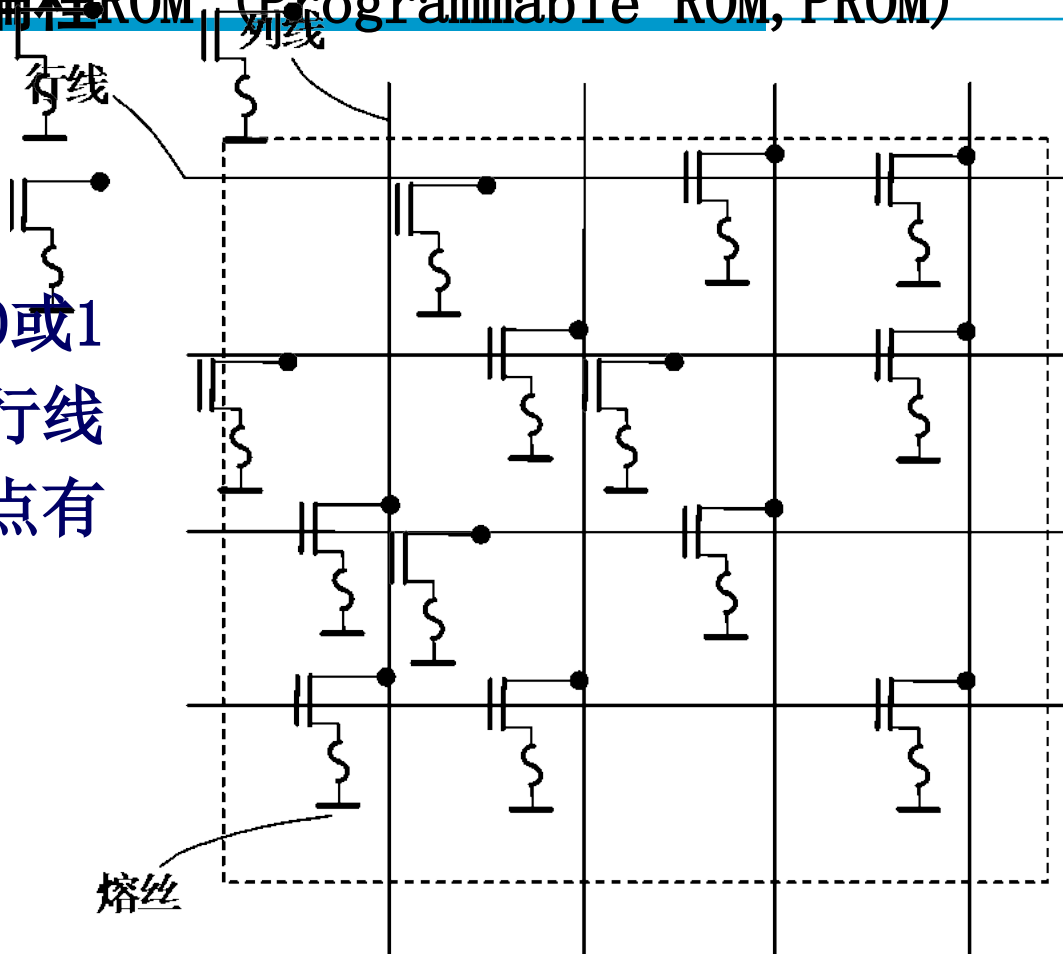


带金属熔丝的存储阵列示意图

可编程ROM

一次可编程ROM (Programmable ROM, PROM)

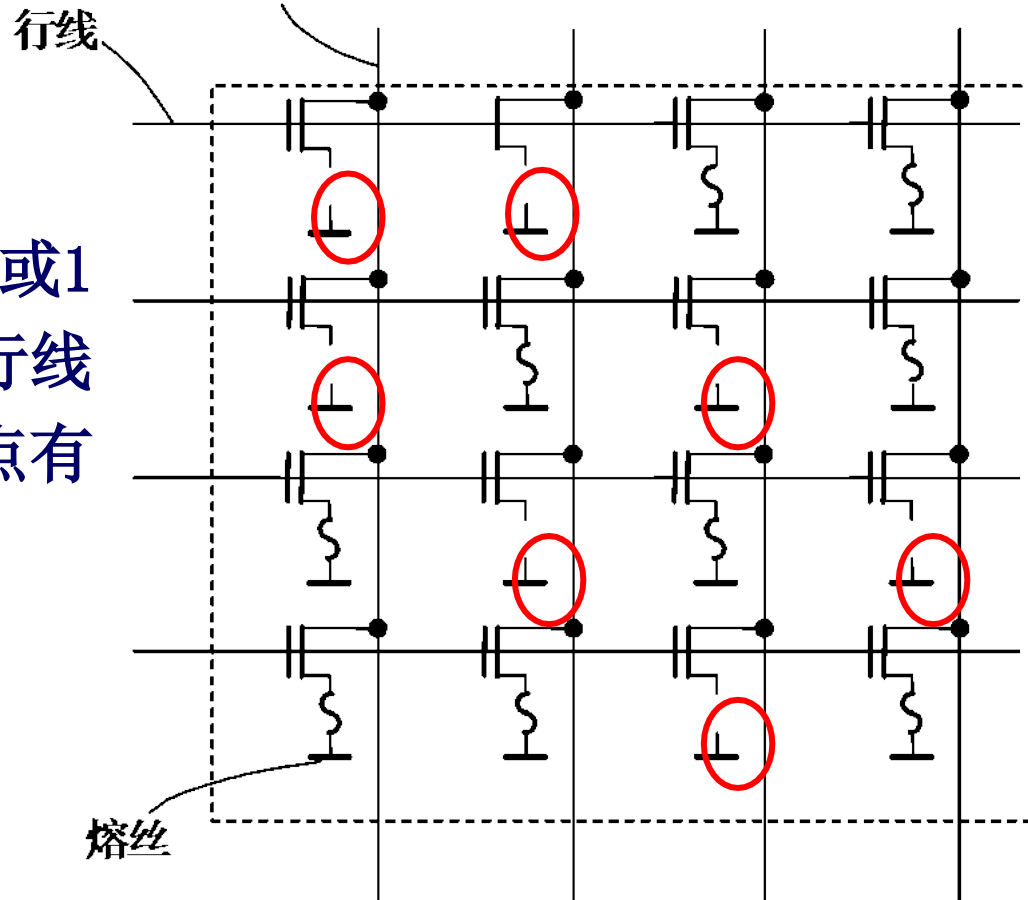
存储数据0或1
就相当于行线
与列线地点有
, 无MOS管



可编程ROM

一次可编程ROM (Programmable ROM, PROM)

存储数据0或1
就相当于行线
与列线地点有
，无MOS管



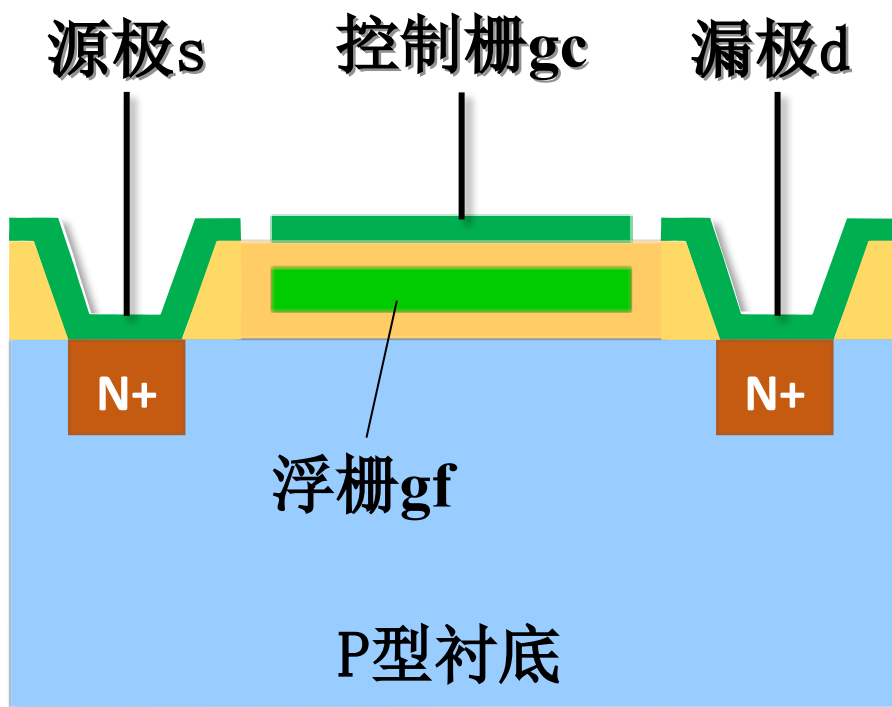
熔丝熔断后不
能恢复, 所以
只能编程一次

编程后的存储阵列示意图

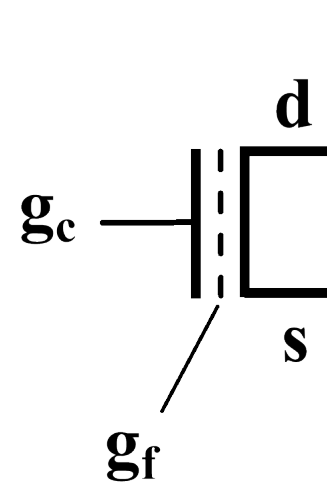
可编程ROM

光可擦除可编程ROM (Erasable Programmable ROM, EPROM)

编程单元——叠栅注入MOS管 (Stacked-gate Injection Metal Oxide Semiconductor, SIMOS管)。



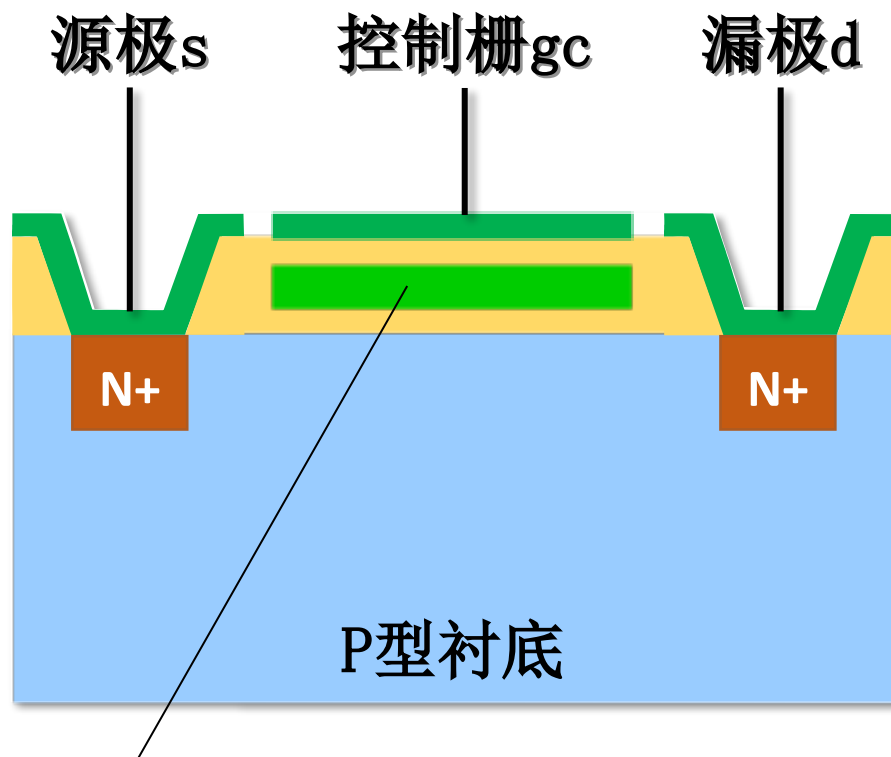
SIMOS管结构



SIMOS管符号

EPRM

SIMOS管工作原理

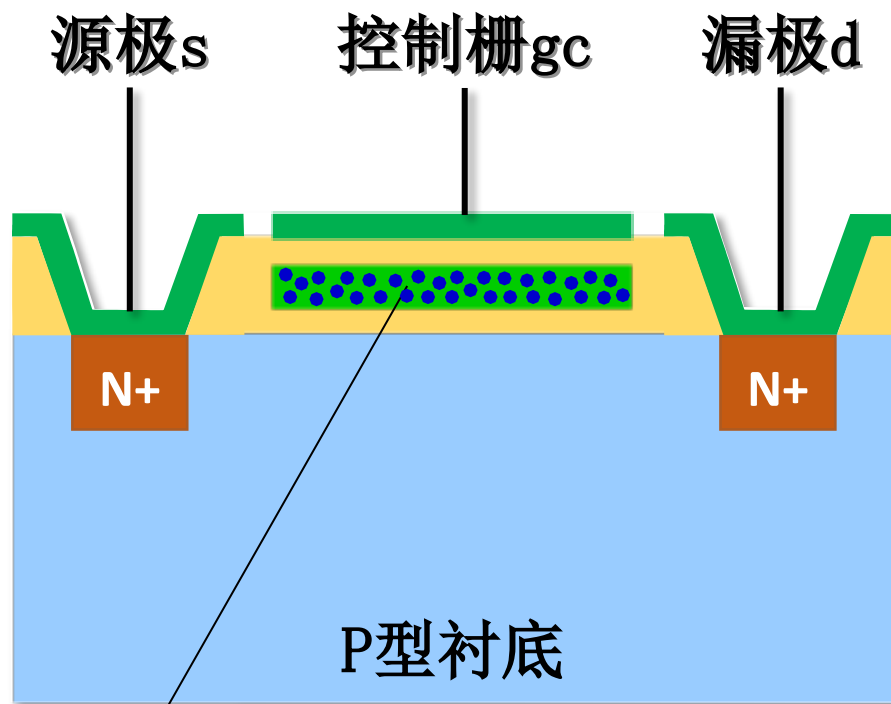


浮栅上无电荷时

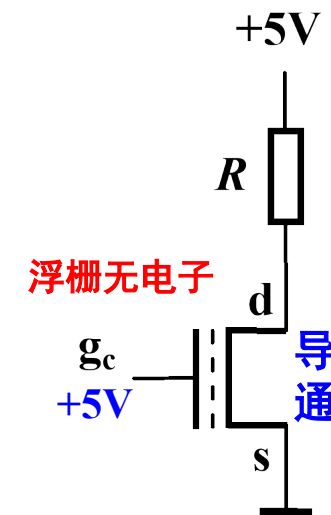
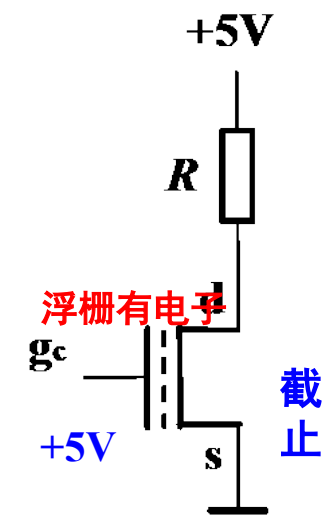
与普通MOS管工作相同

EPRM

SIMOS管工作原理



浮栅上有电子时

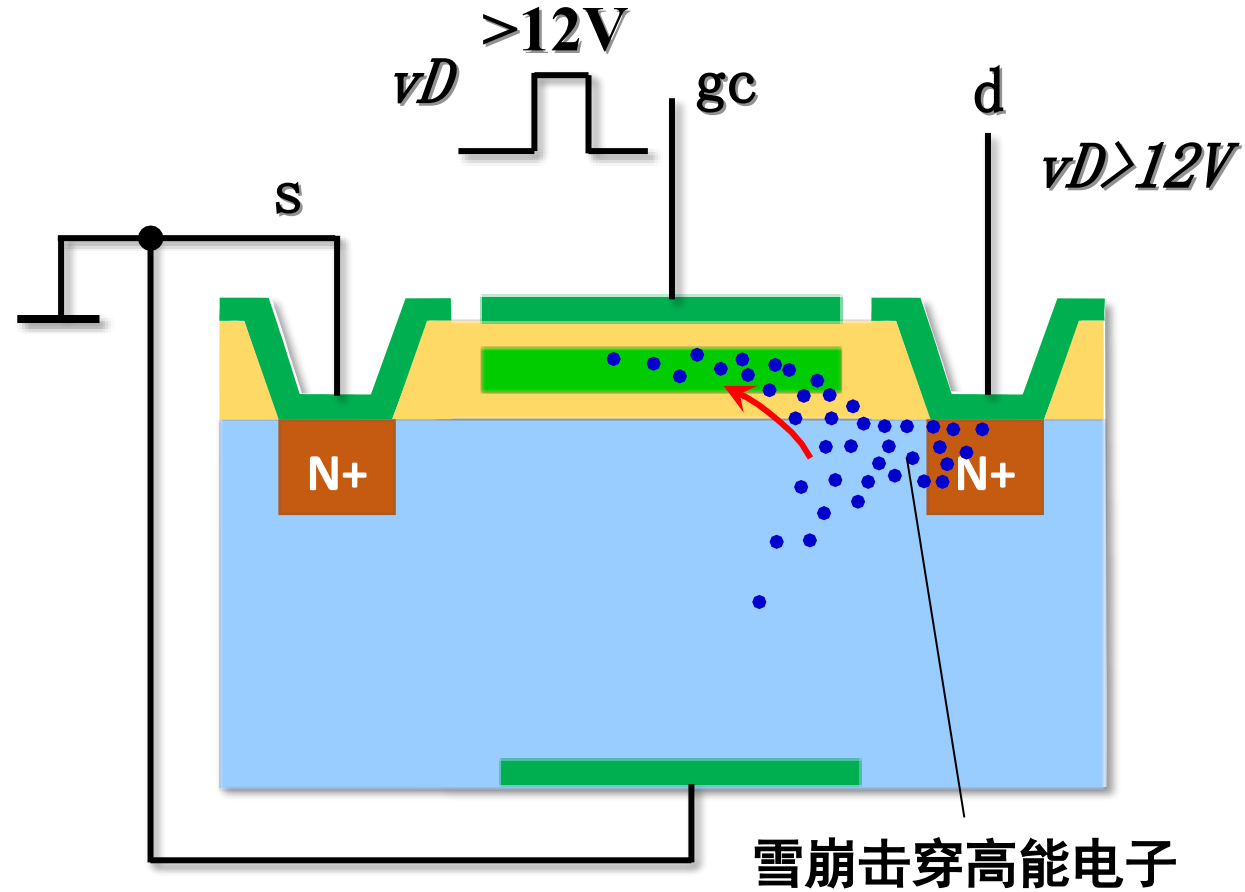


类似于熔丝熔断

EPROM

SIMOS管工作原理

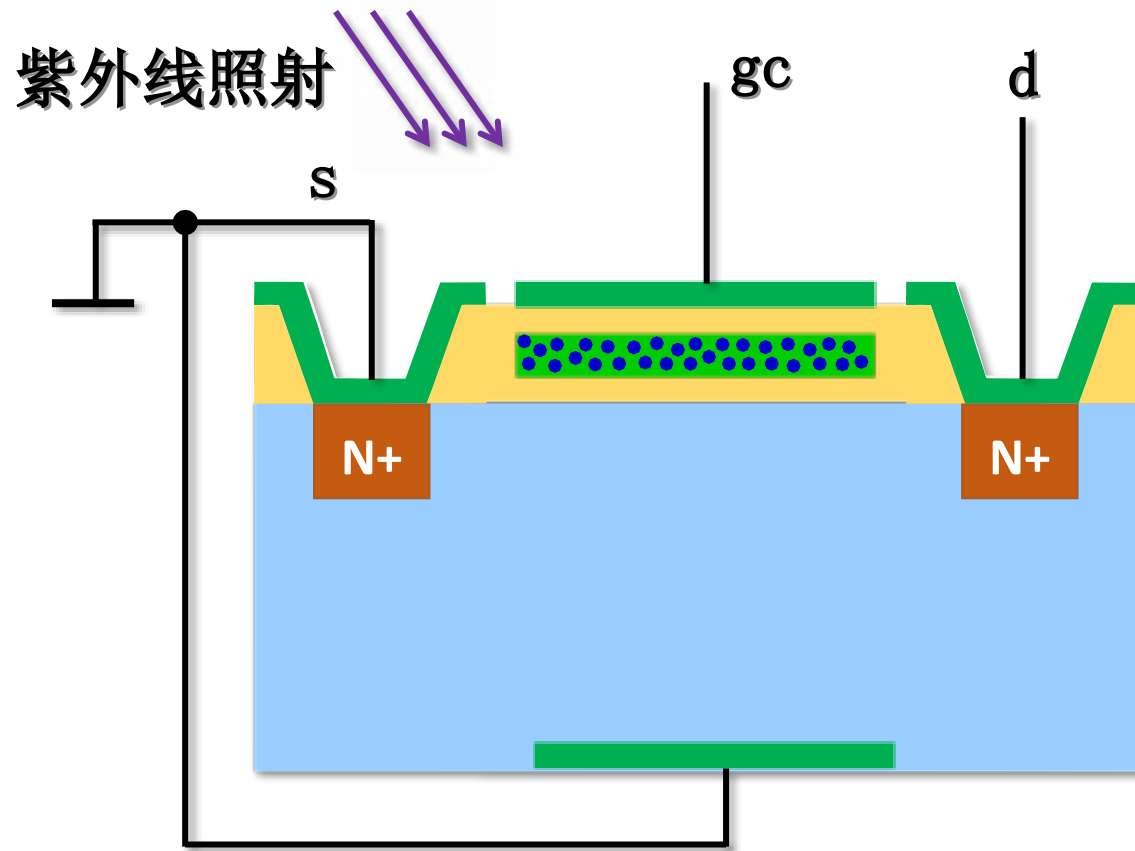
向浮栅上注入电子（编程）



EPR0M

SIM0S管工作原理

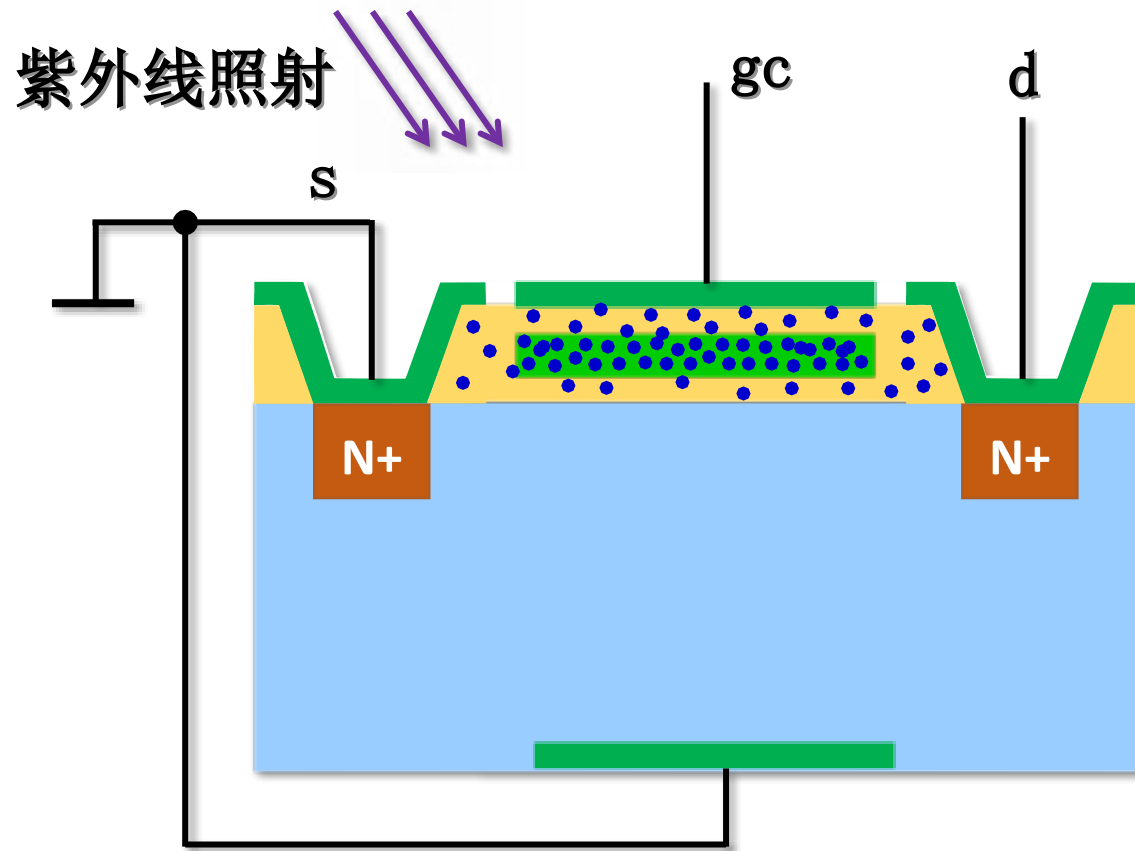
擦除浮栅上电子



EPR0M

SIM0S管工作原理

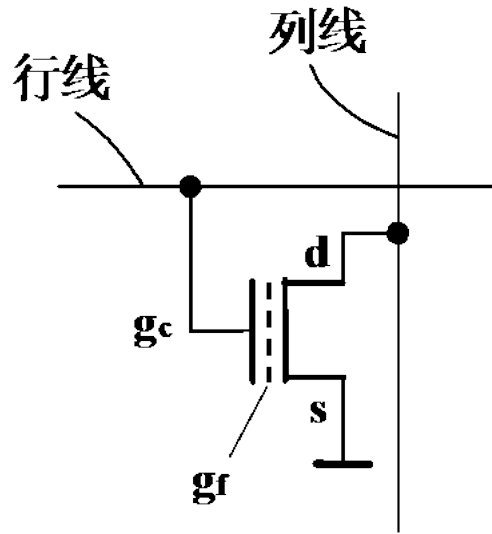
擦除浮栅上电子



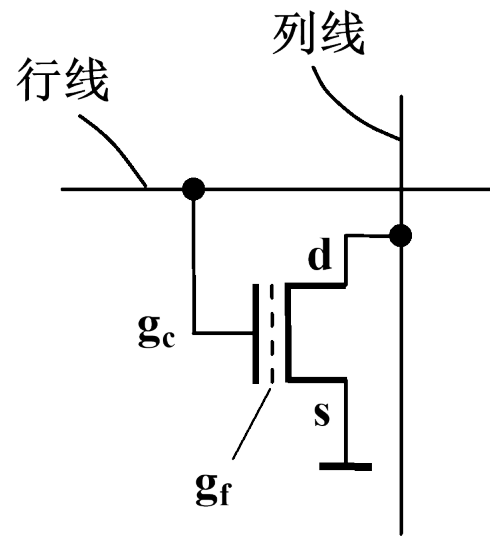
EPRM

EPRM存储单元

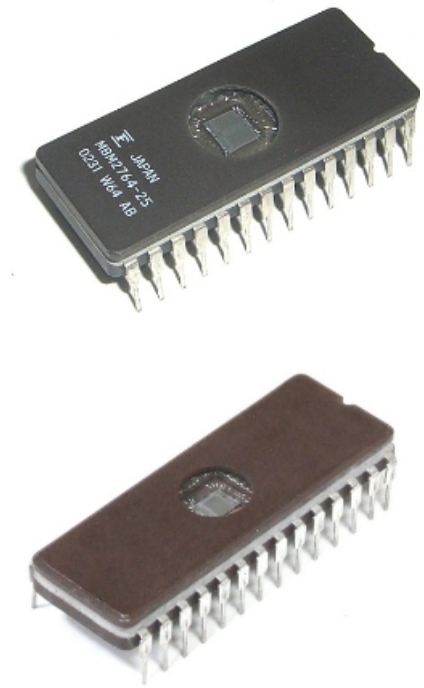
如今大多数PROM, 实际上是不装透明石英盖板地EPRM, 所以无法擦除, 只能写入一次。



要断开连接
就注入电子



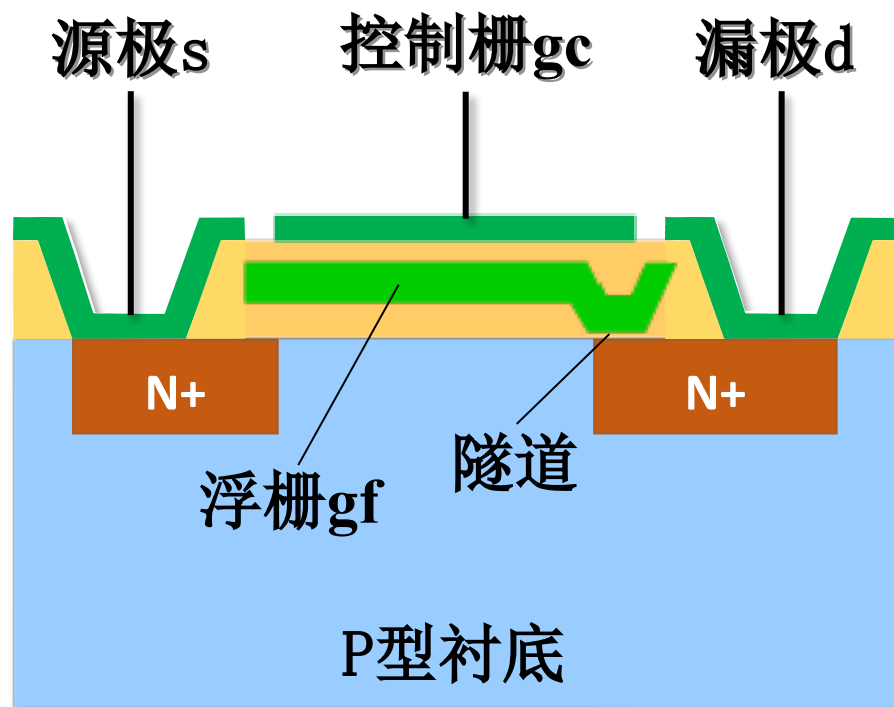
要保留连接
就不注入电子



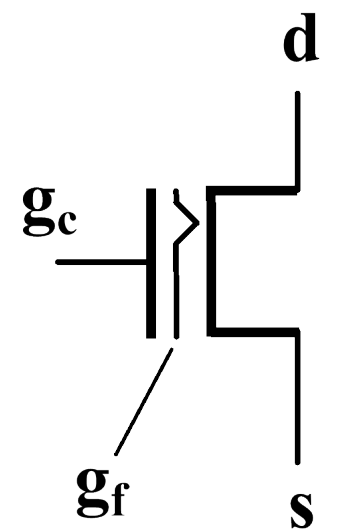
2. 可编程ROM

电可擦除可编程ROM (Electrical Erasable Programmable ROM, EEPROM或E2PROM)

编程单元——浮栅隧道氧化层MOS管 (Floating-gate Tunned Oxide, Flotox管。4.5.1 第200-201页)



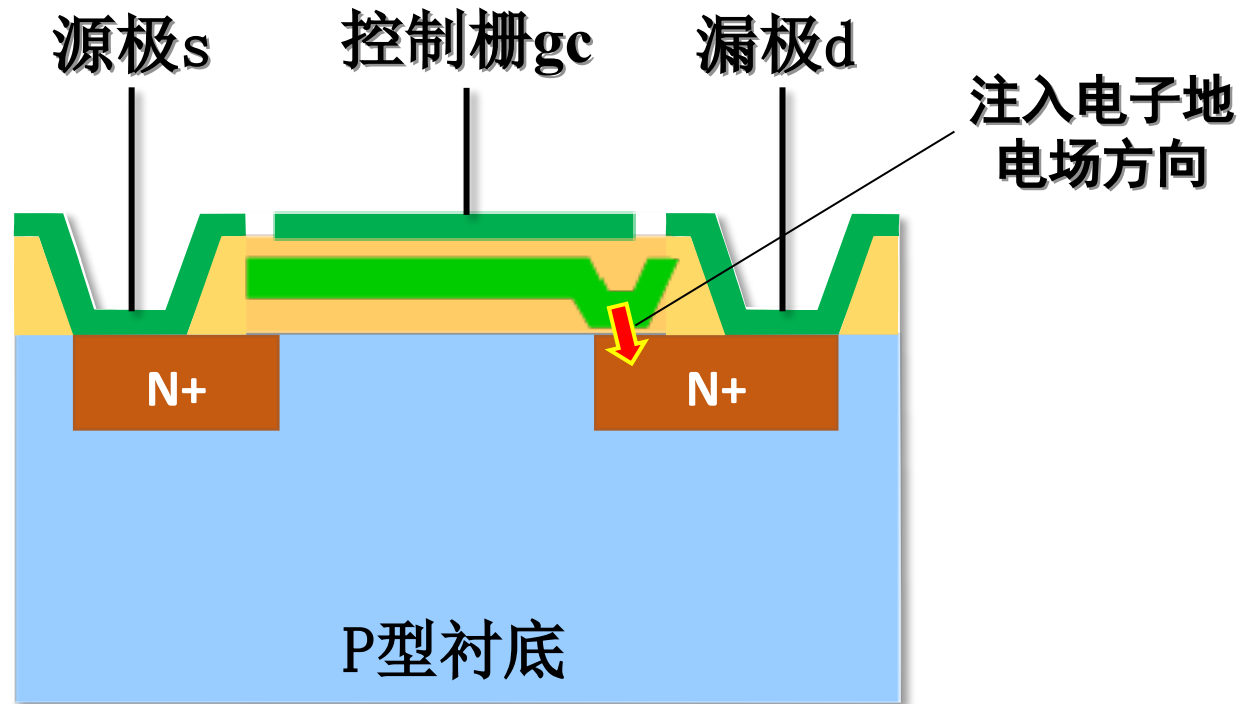
Flotox管结构



Flotox管符号

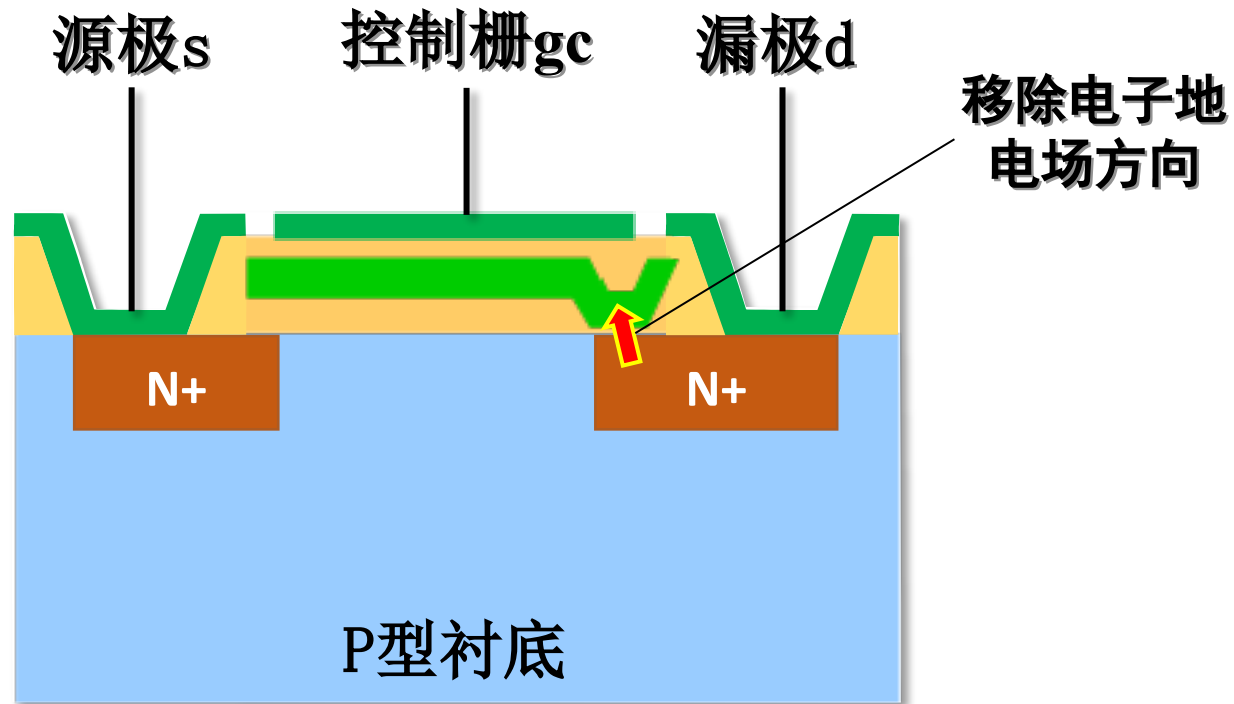
E2PROM

Flotox管工作原理

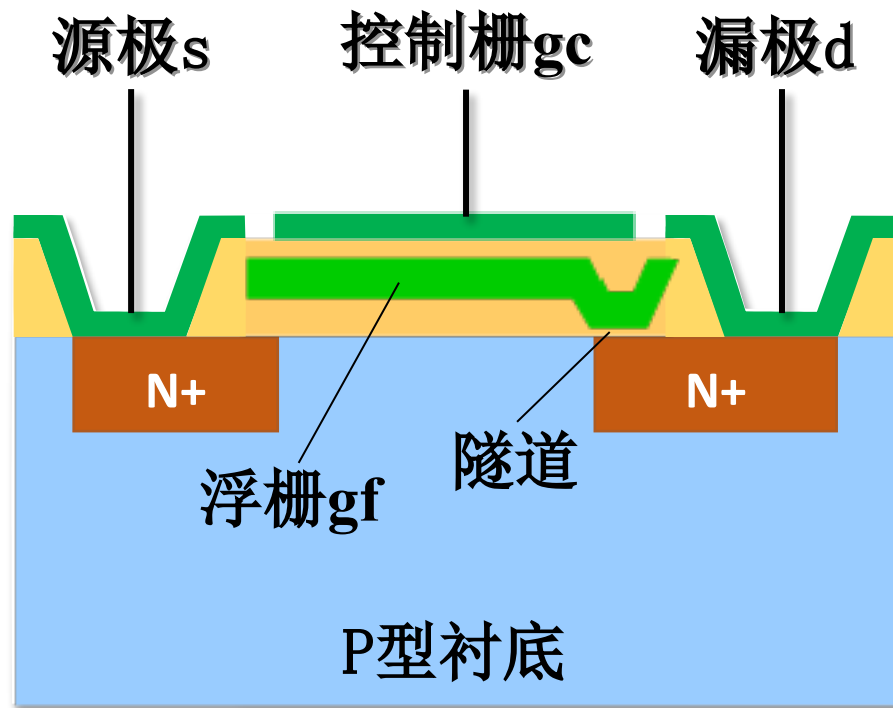


E2PROM

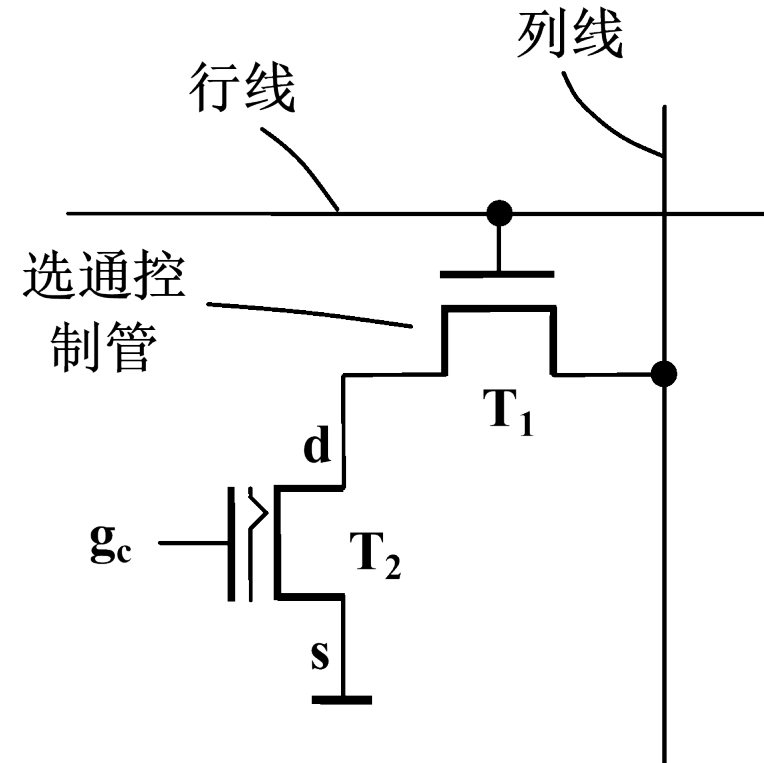
Flotox管工作原理



E2PROM



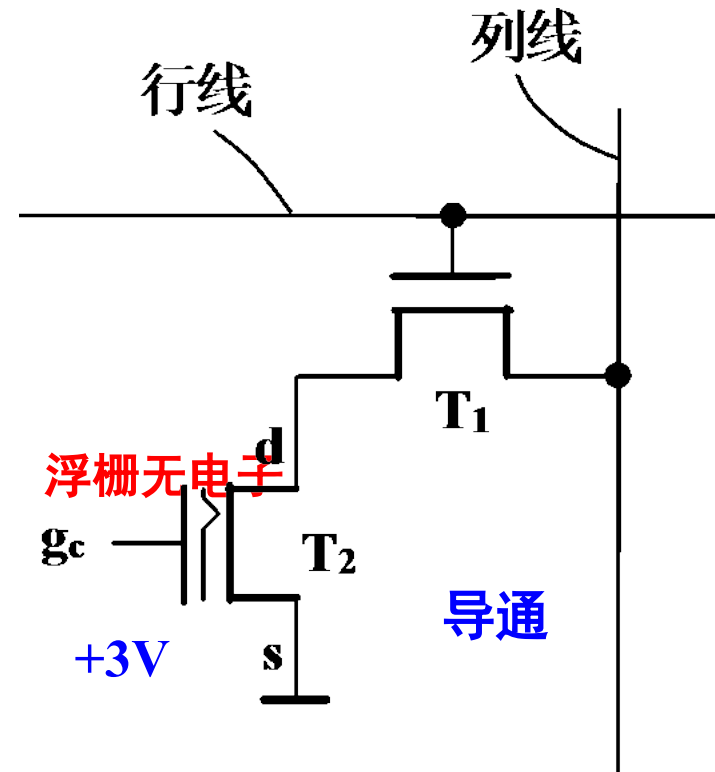
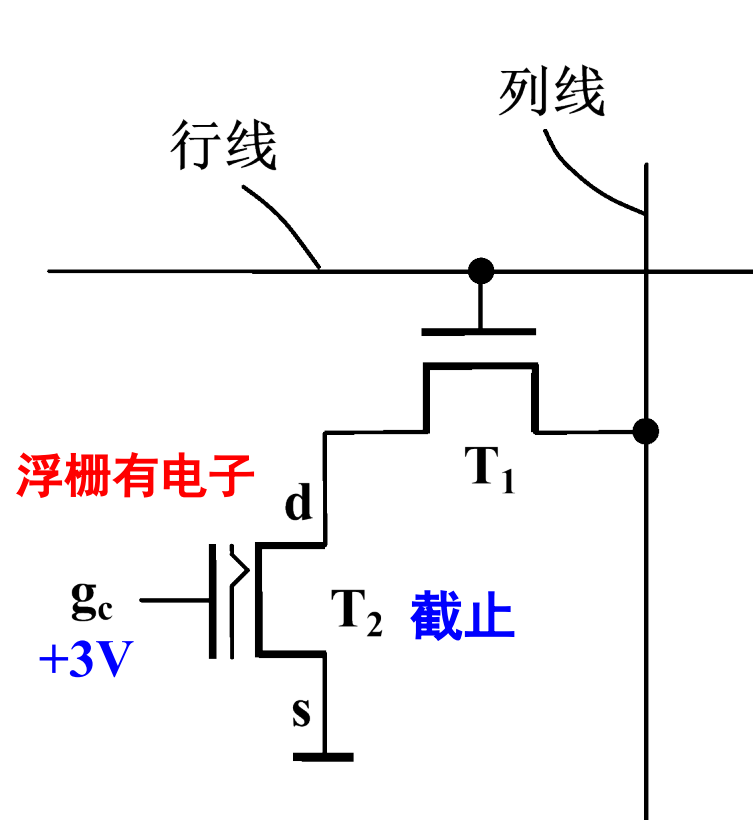
Flotox管结构



E2PROM地存储单元

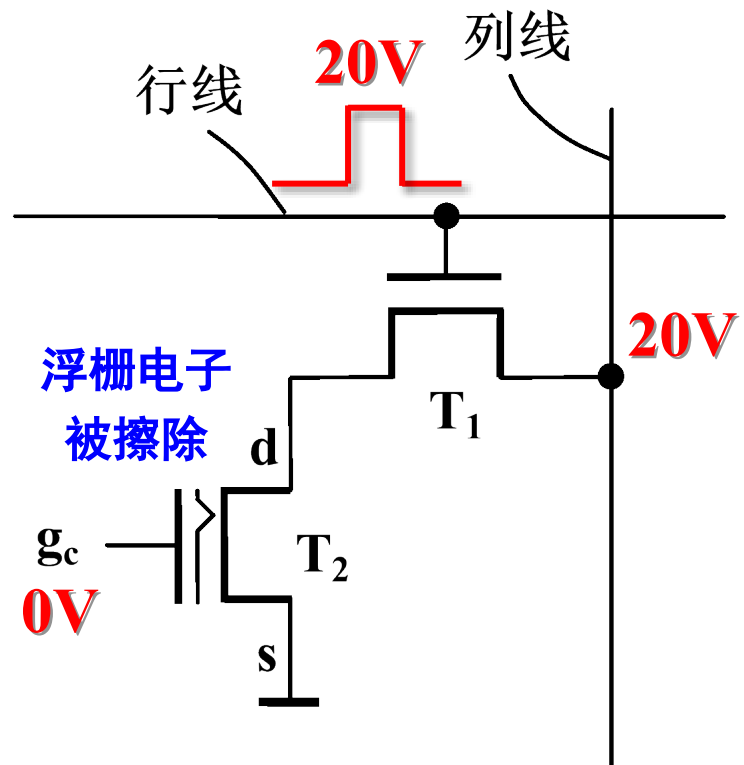
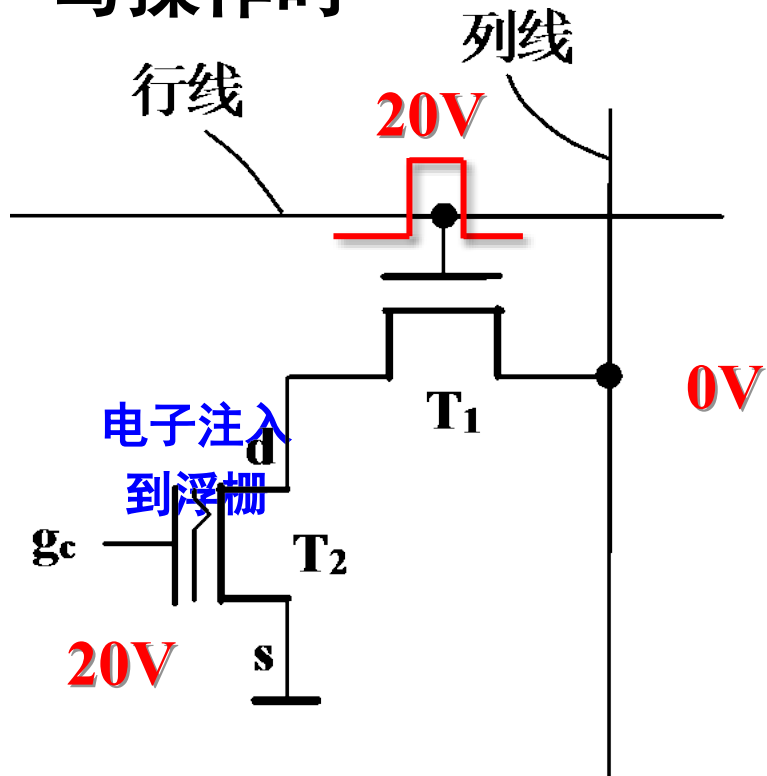
E2PROM

读操作时



E2PROM

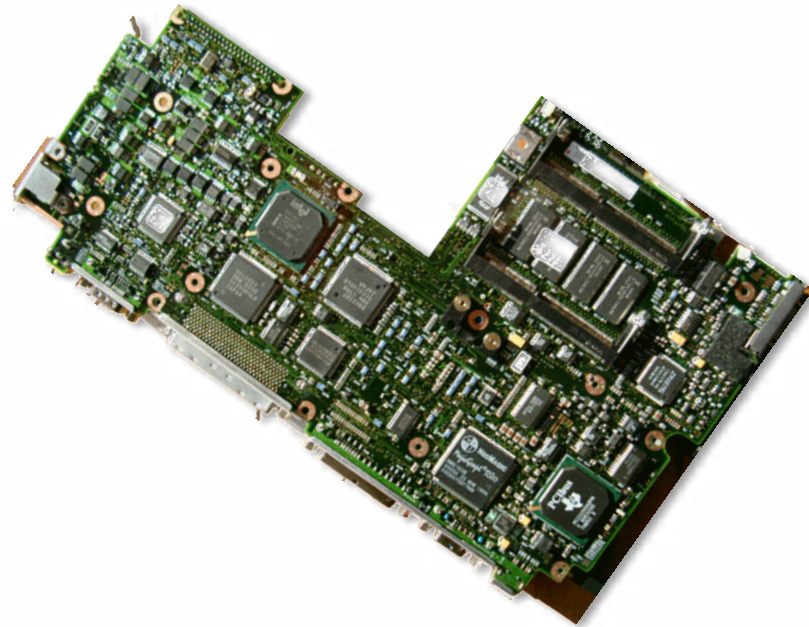
写操作时



每次写入数据一次完成,不需要先擦除再写入。

E2PROM

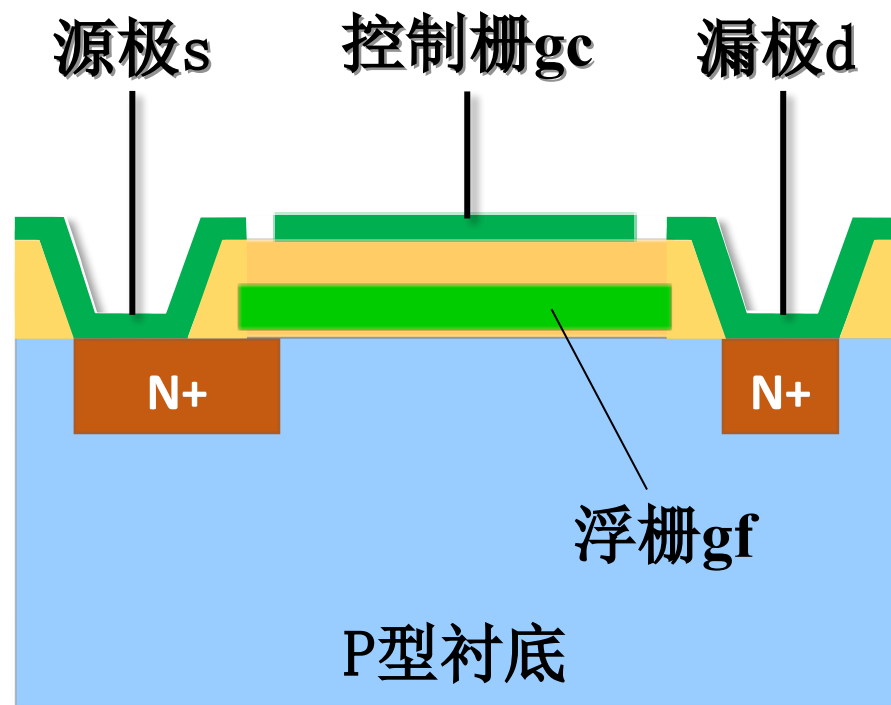
不需要将芯片从电路板上取下,可以"在线"
编程。



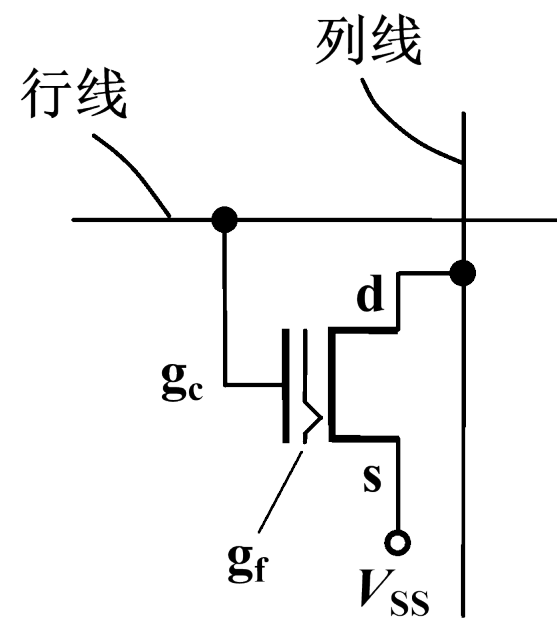
可编程ROM

快闪存储器 (Flash Memory, FLASH或“闪存”)

编程单元——快闪(Flash)叠栅MOS管。4.5.1 第201-202页)



快闪叠栅MOS管结构



闪存地存储单元

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：
<https://d.book118.com/536235024002010110>