

附录一 ARC EM 处理器功能模块

第一节 计时器功能

一、概述

ARC EM 处理器包含以下计时器功能：

- (1) 两个 32 位宽度的可程序设计计时器 Timer0 和 Timer1；
- (2) 一个 64 位宽度的实时计数器 RTC （Real-Time Counter）。

它们属于可配置范畴，通过以下选项在系统组态时控制是否产生相应的硬件逻辑。

表 3：ARC EM 处理器计时器配置选项清单

选项	取值范围	预设值	描述
HAS_TIMER0	0,1	0	是否配置 Timer0 硬件逻辑 0：不配置； 1：配置
HAS_TIMER1	0,1	0	是否配置 Timer1 硬件逻辑 0：不配置； 1：配置
RTC_OPTION	0,1	0	是否配置 64 位元 RTC 计数器 0：不配置； 1：配置

二、Starter Kit 开发板计时器配置信息

在 ARC EM Starter Kit 开发板中共包含四种 EM 处理器的映射逻辑：ARC EM4/ARC EM4_16CR/ARC EM6/ARC EM6 GP。各计时器在四个映射中的配置细节如下表所示：

表 4：ARC EM Starter Kit 计时器功能映射表

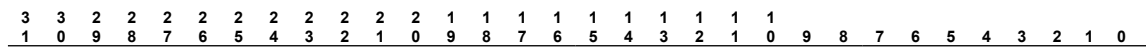
映射 配置信息	ARC EM4	ARC EM4_16CR	ARC EM6	ARC EM6 GP
HAS_TIMER0	1	1	1	1
HAS_TIMER1	1	0	1	0
RTC_OPTION	0	0	0	0

具体的计时器配置信息也可以通过访问不同映射逻辑下 EM 处理器的 Timer BCR 获得。

表 5：ARC EM 处理器计时器配置寄存器 TIMER_BUILD 清单

Aux 寄存器位址	辅助寄存器名	存取权限	描述
0x75	TIMER_BUILD	R	计时器配置寄存器

TIMER_BUILD 寄存器的位定义布局如下图所示，



位域	描述
Version	版本信息。 0x04，代表基于 ARCoV2 ISA 架构的处理器系列
T0	是否有 Timer0 0：无 1：有
T1	是否有 Timer0 0：无 1：有
RTC	是否有 RTC 0：无 1：有

Aux 寄存器位址	辅助寄存器名	存取权限	描述
0x21	COUNT0	RW	Timer0 计时器计数值
0x22	CONTROL0	RW	Timer0 计时器控制寄存器值
0x23	LIMIT0	RW	Timer0 寄存器限制值

3	3	2	2	2	2	2	2	2	2	2	2	1	1	1	1	1	1	1	1	1	1	0	9	8	7	6	5	4	3	2	1	0
1	0	9	8	7	6	5	4	3	2	1	0	9	8	7	6	5	4	3	2	1	0	9	8	7	6	5	4	3	2	1	0	
Timer0 计数器数值																																

$\begin{matrix} 3 & 3 & 2 & 2 & 2 & 2 & 2 & 2 & 2 & 2 & 2 & 1 & 1 & 1 & 1 & 1 & 1 & 1 & 1 \\ 1 & 0 & 9 & 8 & 7 & 6 & 5 & 4 & 3 & 2 & 1 & 0 & 9 & 8 & 7 & 6 & 5 & 4 & 3 & 2 & 1 & 0 \end{matrix}$



图 48： CONTROL0 寄存器布局图

CONTROL0 寄存器主要起控制作用，用于控制 Timer0 的执行方式。

表 8： CONTROL0 寄存器位域定义列表

位域	描述
IE	Interrupt Enable。用于控制当 Timer0 的计数值与 LIMIT0 寄存器中设定值相等时，是否触发中断（Interrupt）。 0：不触发 1：触发 系统重定后，该位元默认为 0.
NH	Not Halted。控制处理器在不同状态时 Timer0 的计数情况。 0：只要供电，在任何工作模式下 Timer0 计数器每时钟周期递增 1； 1：只有当处理器处于执行状态下（non-halted）时，Timer0 计数器每时钟周期递增 1 系统重定后，该位元默认为 0.
W	Watchdog 模式位元。用于控制当 Timer0 计数值与 LIMIT0 寄存器中设定值相等时，是否触发一个看门口重定（watchdog reset）硬件行为。 0：不触发 1：触发 系统重定后，该位元默认为 0.
IP	Interrupt Pending。该位用于指示当前是否有一个未处理的（pending）计时器中断。

使用说明：

- 当 IE 和 W 位同时被置 1 时，只有 W 位设置值有效。因为当计数器值等于 LIMIT0 中设定值时，将触发 watchdog reset，此时所有中断信息也将被重定；
- 对 CONTROL0 寄存器各比特位的控制应当在同一个写操作中完成；
- IP 是一个状态指示位元。当一个 Timer0 触发的中断未被回应之前，读 CONTROL0 寄存器的 IP 位元显示为 1，当中断被回应之后，IP 位元显示为 0.一般而言，IP 位的清除操作是在 Timer0 相应的中断服务子程序中进行的。在该中断服务子程序中，会首先读取 CONTROL0，执行屏蔽操作屏蔽掉 IP 位的值，再将处理后的值写入 CONTROL0 寄存器。

(1) LIMIT0

Timer0 的 LIMIT0 寄存器各位域布局如下图所示，

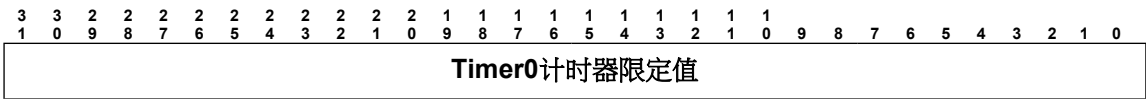


图 49： LIMIT0 寄存器布局图

写操作：对该寄存器执行写操作将设置触发中断或者复位的一个限定值。

读操作：对该寄存器执行读操作将返回之前设置的 Timer0 计数限定值。

上电复位后，该寄存器的预设值为 0x00FFFFFF。

四、Timer1 相关辅助寄存器说明及使用

在 ARC EM 处理器体系结构中，与 Timer1 相关的辅助寄存器如下：

表 9：ARC EM 处理器 Timer1 相关辅助寄存器列表

Aux 寄存器位址	辅助寄存器名	存取权限	描述
0x100	COUNT1	RW	Timer1 计时器计数值
0x101	CONTROL1	RW	Timer1 计时器控制寄存器值
0x102	LIMIT1	RW	Timer1 寄存器限制值

Timer1 计时器的各辅助寄存器功能与位定义与 Timer0 一致，具体可参考前文内容。

第二节 中断处理功能

一、概述

基于 ARCV2 ISA 体系结构的 EM 处理器中断系统可支援多达 256 个中断，其中中断矢量的 0~15 分配给处理器内部异常事件（Exceptions），中断矢量的 16~255 分配给处理器中断（Interrupts）。

中断系统具有良好的可程序设计性，具体包括：

- （1）支援多达 240 个中断，每个中断可被定义为电平触发（level sensitive）或脉冲触发（pulse sensitive）；
- （2）支持多达 16 个中断优先级。
- （3）根据应用的需求，每个中断的回应优先级可被定义为 0~15 中的任意值，其中 0 代表最高优先级，15 代表最低优先级；
- （4）支援低优先级的中断处理被高优先级的中断处理打断；
- （5）根据不同中断入口，自动进行上下文保存；
- （6）软件可配置 STATUS32 中的 E 域来设置中断阈值，控制处理器仅对阈值之上的中断进行回应或被唤醒。

二、中断类型

ARC EM 处理器支援以下类型的中断：

- （1）计时器中断：在配置了相应计时器的 CONTROL 寄存器之后，由 Timer0 或者 Timer1 在计数到达设定值（LIMITn）时所触发的中断。
- （2）外部中断：由外部系统触发的中断。
- （3）软件触发中断：由软件触发的中断，类比外部硬件行为，可用于调试用途。

三、中断矢量表

下表为 EM 处理器中各中断矢量的映射关系表，由 Timer0 触发的中断固定接中断矢量值 16 上；由 Timer1 触发的中断固定接中断矢量值 17 上。外部中断序号动态分配，如当硬件中无 Timer0 和 Timer1 时，中断序号可从 16~240 任意分配；当 Timer1 使能时，外部中断的序号可

分配在 16、18~240 区间。

表 10： ARC EM 处理器中断矢量表

中断矢量值 (Interrupt Vector)	描述	中断矢量值 (Interrupt Vector)	描述
0	Reset	15	Unused
1	Memory Error	16	Timer0/ext int
2	Instruction Error	17	Timer1/ext int
3	EV_MachineCheck	18	ext int
4	EV_TLBMissI	...	
5	EV_TLBMissD	41	ext int
6	EV_ProtV	42	ext int
7	EV_PrivilegeV	43	ext int
8	EV_SWI	...	
9	EV_Trap	150	ext int
10	EV_Extension	151	ext int
11	EV_DivZero	...	
12	EV_DCError	253	ext int
13	EV_Maligned	254	ext int
14	Unused	255	ext int

四、中断矢量基底位址

当某个异常或中断发生时，处理器根据中断矢量基底位址（Interrupt Vector Base）加上当前中断的矢量偏移值（Interrupt Vector）计算中断入口的位址，从而进入相应的中断服务子程序。其中，中断矢量基底位址（Interrupt Vector Base）通过辅助寄存器 INT_VECTOR_BASE 进行设置。

表 11： ARC EM 处理器中断矢量基底位址 INT_VECTOR_BASE 列表

Aux 寄存器位址	辅助寄存器名	存取权限	描述
0x25	INT_VECTOR_BASE	RW	中断矢量基底位址寄存器

中断矢量基底位址以 1KB 对齐，对其低 10 位进行任何写操作将会被忽略。而中断矢量基底位址的有效位元域取决于硬件系统组态时的 PC 定址空间。在 PC 定址空间为 4GB 以及 128MB 时，INT_VECTOR_BASE 寄存器各位域布局分别如下图所示，

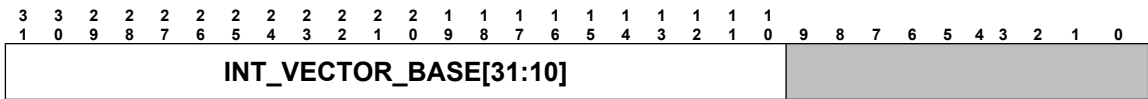


图 50： INT_VECTOR_BASE 布局图（PC_SIZE=32）

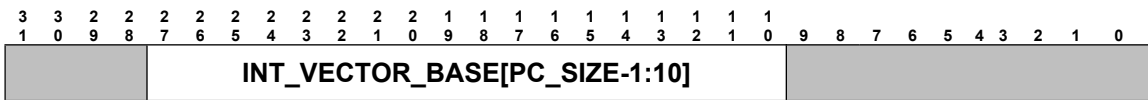


图 51： INT_VECTOR_BASE 布局图（PC_SIZE=28）

五、中断程序设计相关辅助寄存器

下表列出了程序设计中常用的中断相关辅助寄存器。

表 12：ARC EM 处理器中断程序设计相关辅助寄存器列表

Aux 寄存器位址	辅助寄存器名	存取权限	描述
0xF3	IRQ_BUILD	R	中断系统组态寄存器
0x0E	AUX_IRQ_CTRL	RW	中断上下文保存控制寄存器
0x43	AUX_IRQ_ACT	RW	活跃中断（Active Interrupt）寄存器
0x40A	ICAUSE	R	中断原因寄存器
0x40B	IRQ_SELECT	RW	中断选择寄存器
0x40C	IRQ_ENABLE	RW	中断使能寄存器
0x40D	IRQ_TRIGGER	RW	中断触发模式寄存器
0x40F	IRQ_STATUS	R	中断状态寄存器
0x415	IRQ_PULSE_CANCEL	W	脉冲触发中断清除寄存器
0x416	IRQ_PENDING	R	未回应中断状态寄存器
0x200	IRQ_PRIORITY_PENDING	R	未回应中断优先级状态寄存器
0x206	IRQ_PRIORITY	RW	中断优先级配置寄存器

(1) IRQ_BUILD

IRQ_BUILD 寄存器属于 BCR 寄存器范畴，它只具有唯读功能，用于使用者通过程序访问处理器硬件获知处理器中断系统信息。

IRQ_BUILD 寄存器的各位域布局如下图所示：

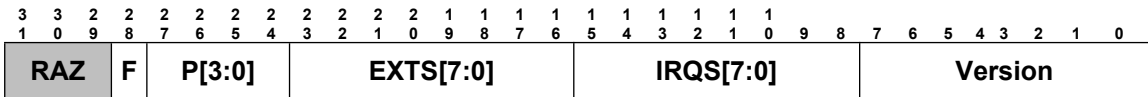


图 52：IRQ_BUILD 寄存器布局图

表 13：IRQ_BUILD 寄存器位域定义表

位域	描述
Version	EM 处理器中断单元版本信息 0x01=ARCV2
IRQS[7 : 0]	指示 EM 处理器的中断系统组态了多少个中断
EXTS[7 : 0]	指示 EM 处理器的中断系统组态了多少个外部中断
P[3 : 0]	指示 EM 处理器的中断系统组态了多少个回应中断级（N-1）
F	是否开启快速中断回应（FIRQ_OPTION）

(2) AUX_IRQ_CTRL

AUX_IRQ_CTRL 寄存器用于控制当中断发生，进入或跳出中断服务子程序时上下文的保存行为。上电复位后，该寄存器的初始值为 0x00000000。

AUX_IRQ_CTRL 寄存器的各位域布局如下图所示：

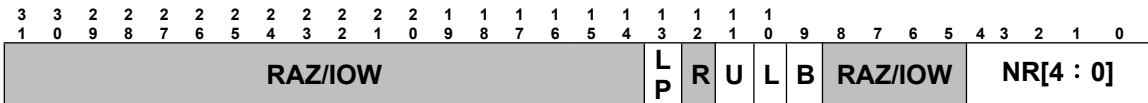


图 53：AUX_IRQ_CTRL 寄存器布局图

表 14： AUX_IRQ_CTRL 寄存器位域定义表

位域	描述
NR[4 : 0]	指示用于中断上下文保存的通用寄存器对数，值域为 0~16。 REG_NUM_REGS = 32， NR[4 : 0]最大为 16 REG_NUM_REGS = 16， NR[4 : 0]最大为 8
B	指示是否要保存和重新载入 BLINK 寄存器值
L	指示是否要保存和重新载入 ZOL 相关寄存器（LP_COUNT, LP_START, LP_END）
U	指示在使用者模式下发生的中断是否要保存到使用者堆栈（user stack）
R	保留位
LP	指示是否要保存和重新载入代码密度（code_density）相关寄存器（EI_BASE, JLI_BASE, LDI_BASE）

(1) AUX_IRQ_ACT

AUX_IRQ_ACT 寄存器指示当前回应的中断处于何种回应优先级。每个优先级对应一个活跃位（Active）。

AUX_IRQ_ACT 寄存器的各位域布局如下图所示，



图 54： AUX_IRQ_ACT 寄存器布局图

表 15： AUX_IRQ_ACT 寄存器位域定义表

位域	描述
Active[15:0]	中断活跃位。每位对应一个中断响应优先级。Priority0 对应 Active[0]，priority15 对应 Active[15]。如果系统中没有配置所有的中断优先级，则未配置优先级对应位元的读写操作无效。
U	在 Active[15:0]==0 时保存 STATUS32 中 U 域值，记录最外层中断嵌套的工作模式（使用者模式/核心模式）

上电复位后，该寄存器初始值为 0x00000000。

Tips：该寄存器一般用于读操作，查询当前回应的中断优先级。

(2) ICAUSE

中断原因寄存器 ICAUSE 是一个唯读寄存器，它实际上映射到多个物理寄存器上，每个中断优先级对应一个特定的 ICAUSE 寄存器。

当 AUX_IRQ_ACT 寄存器的值为非零时，读 ICAUSE 寄存器将返回 AUX_IRQ_ACT 中处于活跃状态的最高优先级所对应的中断数。

当 AUX_IRQ_ACT 寄存器值等于零（即无中断发生）时，读 ICAUSE 寄存器返回一个不确定值。

例如，AUX_IRQ_ACT=32'b1 时，代表 Priority0 优先级处发生了中断。读取 ICAUSE 寄存器，假设 ICAUSE=32'h3 将指示在当前时刻优先级为 Priority0 的中断同时发生了 3 个。

ICAUSE 寄存器的各位域布局如下图所示：



图 55： ICAUSE 寄存器布局图

其中， $m=\text{ceil}(\log_2(M + 16))$ ，M 代表系统组态时支持的中断数（IRQ_BUILD[IRQS]）
上电复位后，该寄存器的初始值为 0x00000000。

Tips：该寄存器主要用于处理器中断系统判断和调度中断回应的先后次序。

(1) IRQ_SELECT

中断选择寄存器用于选择特定的中断号。IRQ_SELECT 寄存器的各位域布局如下图所示：

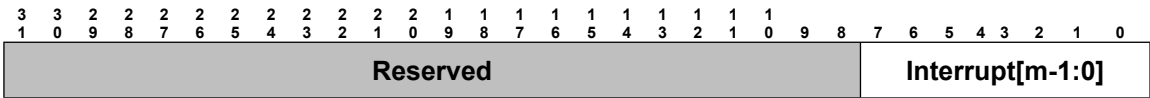


图 56：IRQ_SELECT 寄存器布局图

其中， $m=\text{ceil}(\log_2(M + 16))$ ，M 代表系统组态时支持的中断数（IRQ_BUILD[IRQS]）

上电复位后，该寄存器的初始值为 0x00000000。

注意：中断矢量的 0~15 分配给处理器异常，所以配置该寄存器的有效中断号应从 16 开始。

(2) IRQ_ENABLE

IRQ_ENABLE 寄存器设置某个中断（由 IRQ_SELECT 选定）是否开启或者关闭。

IRQ_ENABLE 寄存器的位域布局如下图所示：

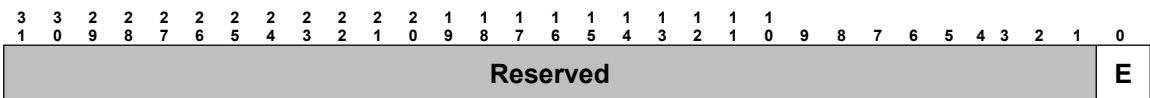


图 57：IRQ_ENABLE 寄存器布局图

表 16：IRQ_ENABLE 寄存器位域定义表

位域	描述
E	中断使能位。 0：关闭（disable） 1：开启（enable）

上电复位后，该寄存器的初始值为 0x00000001。

(3) IRQ_TRIGGER

IRQ_TRIGGER 寄存器设置某个中断（由 IRQ_SELECT 选定）的触发模式是电平触发还是脉冲触发。IRQ_TRIGGER 寄存器的位域布局如下图所示：

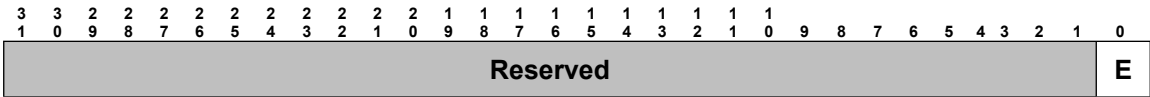


图 58：IRQ_TRIGGER 寄存器布局图

表 17：IRQ_TRIGGER 寄存器位域定义表

位域	描述
T	中断触发模式位元。 0：电平触发（level-sensitvie） 1：脉冲触发（pulse-sensitive）

上电复位后，该寄存器的初始值为 0x00000000。

(1) IRQ_STATUS

IRQ_STATUS 寄存器是一个唯读寄存器，用于指示某个中断（由 IRQ_SELECT 选定）的所有信息和状态。

IRQ_STATUS 寄存器的各位域布局如下图所示：

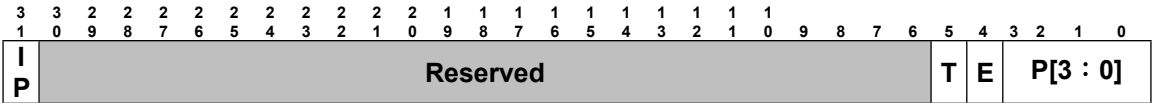


图 59：IRQ_STATUS 寄存器布局图

表 18：IRQ_STATUS 寄存器位域定义表

位域	描述
P[3:0]	由 IRQ_PRIORITY 寄存器设定的中断回应优先级状态位元
E	由 IRQ_ENABLE 寄存器设定的中断使能状态位元
T	由 IRQ_TRIGGER 寄存器设定的中断触发模式状态位元
IP	由 IRQ_PENDING 寄存器显示的中断回应状态位元（pending）

(2) IRQ_PULSE_CANCEL

IRQ_PULSE_CANCEL 寄存器是一个只写寄存器，用于从软件方式清除某个脉冲触发中断（由 IRQ_SELECT 选定）状态。

IRQ_PULSE_CANCEL 寄存器的各位域布局如下图所示：

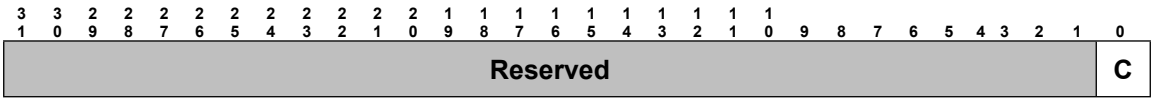


图 60：IRQ_PULSE_CANCEL 寄存器布局图

表 19：IRQ_PULSE_CANCEL 寄存器位域定义表

位域	描述
C	中断清除位。 0：无效 1：清除脉冲触发的中断

(3) IRQ_PENDING

IRQ_PENDING 寄存器为唯读寄存器，用于指示某个中断（由 IRQ_SELECT 选定）是否处于未被回应（pending）状态。

IRQ_PENDING 寄存器的各位域布局如下图所示：

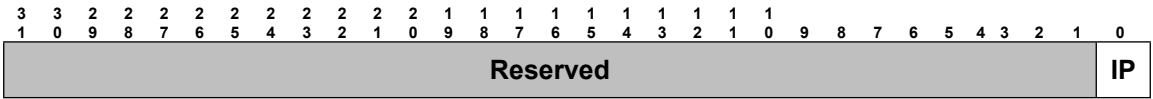


图 61：IRQ_PENDING 寄存器布局图

表 20：IRQ_PENDING 寄存器位域定义表

位域	描述
IP	Interrupt Pending Status。 0：无未回应中断 1：有未回应中断

上电复位后，该寄存器的初始值为 0x00000000。

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：

<https://d.book118.com/537105036034006116>