

目录

一 • 课程名称	2
二 • 设计目的和要求	2
三 • 设计要求	3
三 • 设计框图	4
四 • 所用器件和原理	5
4.1 器件表	5
4.2 LS 290N	5
4.3 发光二级管	6
4.4 四线七段显示译码管	7
4.5 比较器	10
五 • 各个功能仿真图仿真图	12
5.1 脉冲输入装置	12
5.2 密码输入部分	13
密码校验部分 	16
5.4 密码锁定部分 	1
六、出现的问题及调试	
七 • 参考文献	21

八·设计体会 22

(一) .课程名称

数字密码锁

(二) .设计目的

1. 使学生在学完了《数字电子技术》课程的基本理论，基本知识后，能够综合运用所学理论知识、拓宽知识面，系统地进行电子电路的工程实践训练，锻炼动手能力，培养工程师的基本技能，提高分析问题和解决问题的能力。
2. 熟悉集成电路的引脚安排，掌握各芯片的逻辑功能及使用方法，了解面包板结构及其接线方法，了解数字密码锁的组成及工作原理。
3. 培养独立思考、独立准备资料、独立设计规定功能的数字密码锁系统的能力。

4. 培养书写综合设计实验报告的能力。

1、加深和巩固电子电路路基本知识的理解，提高综合运用本课程所学知识的能力。

2 培养根据设计需要选学参考书籍，查阅相关手册、图表和文献资料的自学能力。

3、通过电路方案的分析、论证和比较，设计计算和选取元器件、电路组装、调试和检测等环节，初步掌握简单实用的分析方法和工程设计方法。

4、学会简单电路的实验调试和性能指标的测试方法，提高动手能力和进行数字电子电路实验的基本技能。

5、随着人们生活水平的提高，如何实现家庭防盗这一问题也变的尤其的突出，传统的机械锁由于其构造的简单，被撬的事件屡见不鲜，电子锁由于其保密性高，使用灵活性好，安全系数高，受到了广大用户的亲睐。

（三）设计要求

- 1.能进行二进制数字（即密码）输入；
- 2.能进行密码的比较；
- 3.能进行计时；

4.画电路图；

5.进行电路仿真与测试。

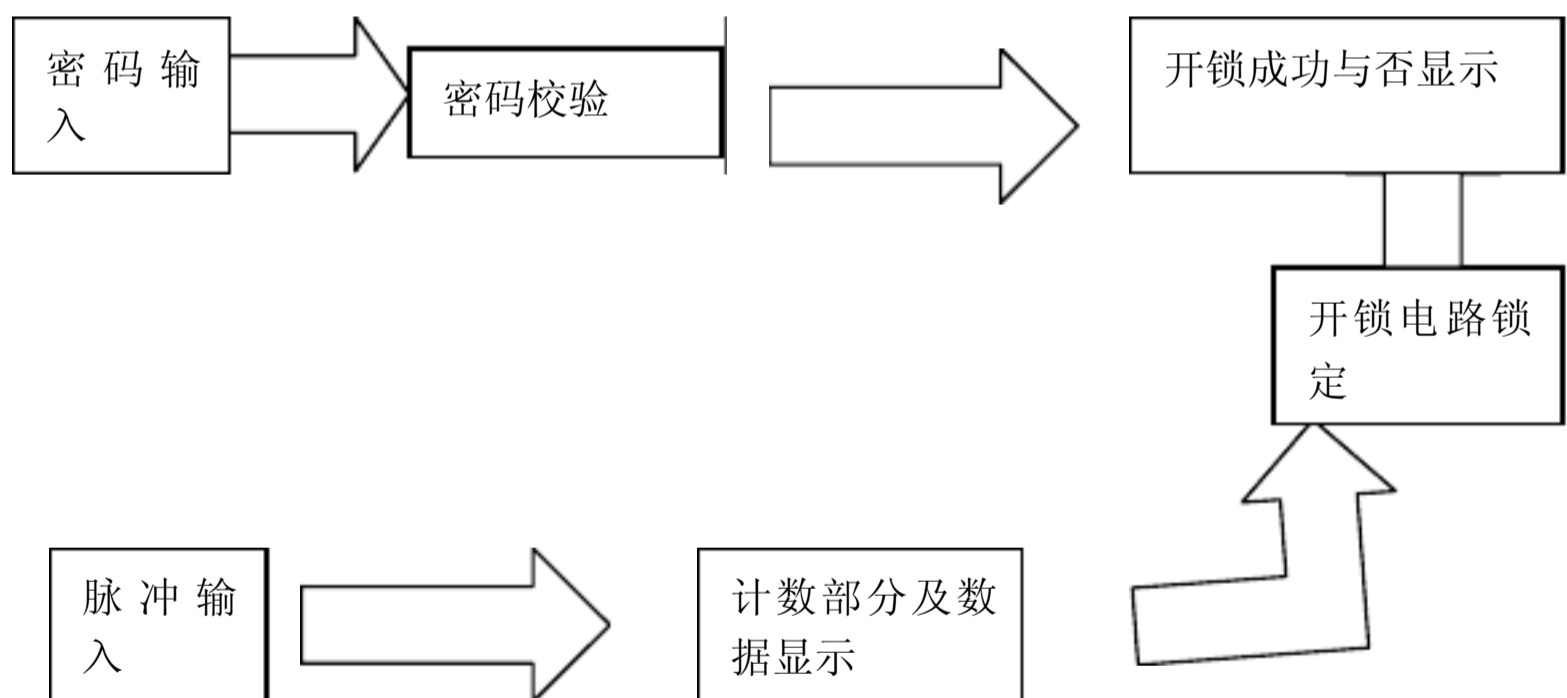
设计任务与要求：

设计一个电子密码锁电路，要求：

、其密码为 位二进制代码，开锁指令为串行输入码 ；

、开锁输入码与原射密码一致时，锁被打开，若密码输入 不对红灯亮，即发出警告，当发出第六次警告后就不能再行密码输入。

（一）设计原理及方框图



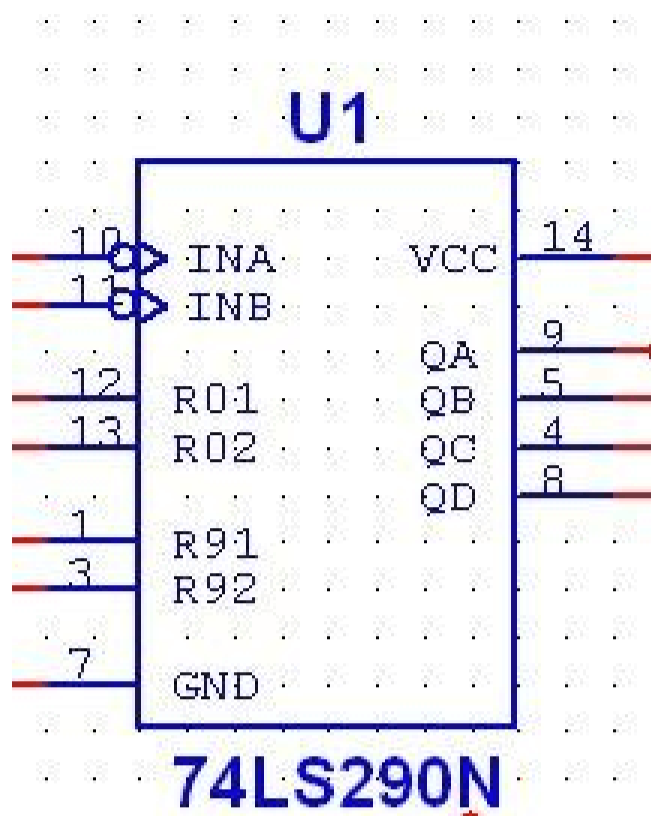
设计清单

组号	名称	型号	数量
1	开关		3
2	发光二极管	LED	2
3	与门	74LS21D	1
4	与非门	74LS38N	1
5	电源	VCC	5V 五个、1V 一个
6	555 计时器	555-TIMER- R A TED	1
7	四段数显译码器	DCD-HEX	2
8	计数器	74LS290N	2

2、元器件功能与作用

1、LS290N

其是一种典型的中规模异步二五进制计数器。各管脚如下图所示。



异步清零端/R01R02为低电平时，不管时钟端 CP 信号状态如何，都可以完成清零功能。

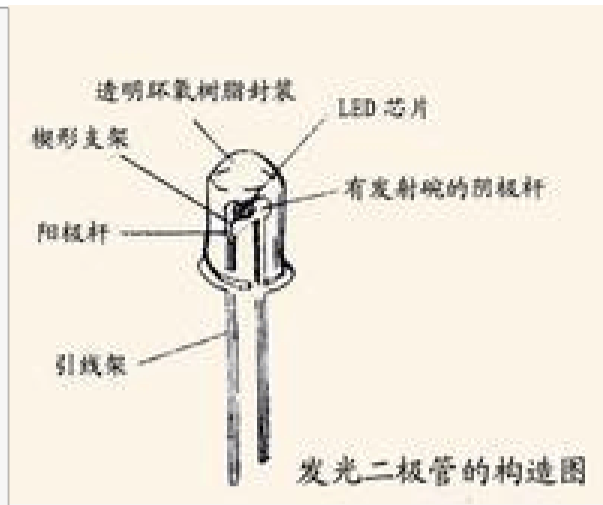
当 R91、R92都接低电平时可以进行计数，同时 GND 端接低电平。

当 INA 处来三个下降沿后，QA QB QC QD 依次为1100.实现计数功能。但单个的290只能实现最大十位以内的计数功能，

当需要更多的计数时，需要将几个290进行级联，方法如下图

将低级的 QD 接到高级的 INA 端，这样低级290每计数十次，产生一个下降沿，使高级290产生依次计数。下图是一个四十进制计数器，当计数到四十时，产生的高电平送到低级290的 R01,R02,高级290 的 R01，R02，使两个290进行清零操作，重新计数。

2、发光二极管



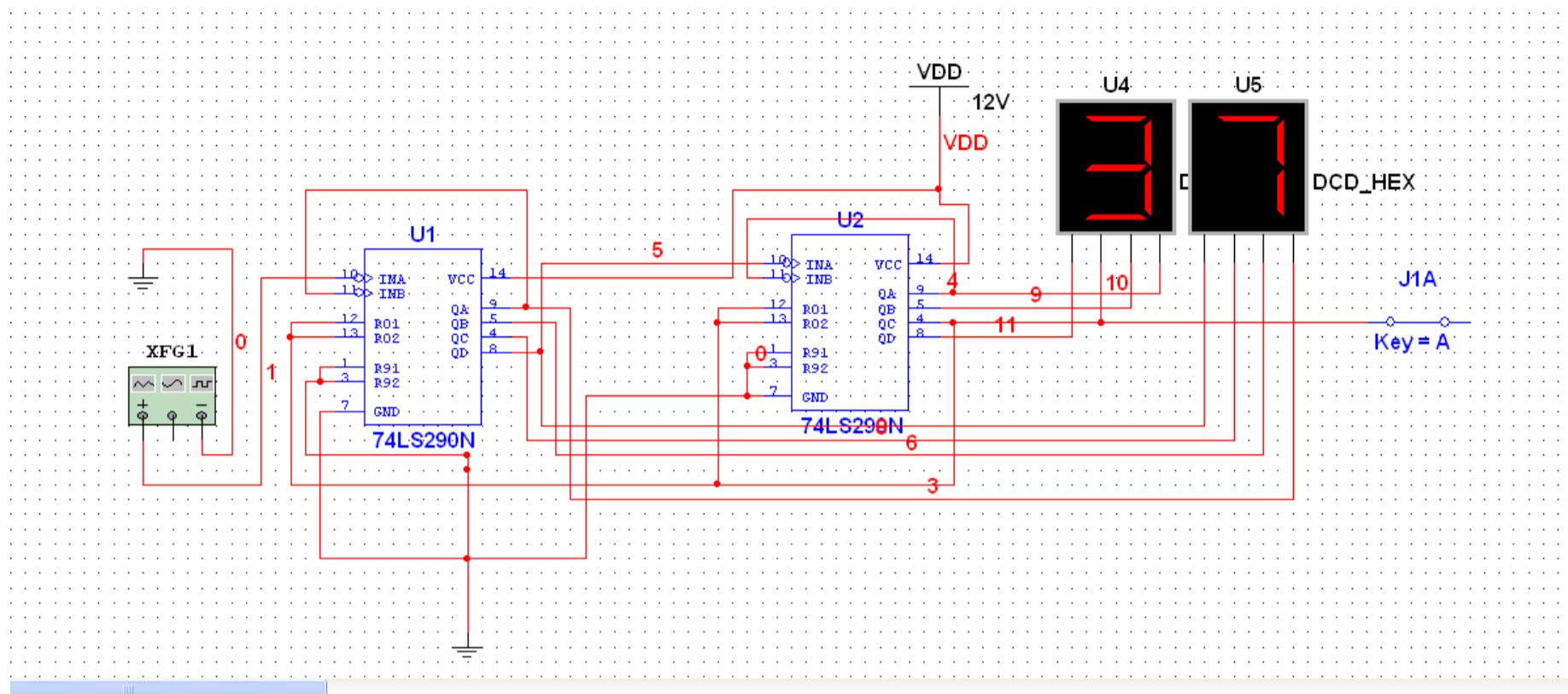
发光二极管

它的基本结构是一块电致发光的半导体材料，置于一个有引线的架子上，然后四周用环氧树脂密封，起到保护内部芯线的作用，所以LED的抗震性能好。发光二极管的核心部分是由P型半导体和N型半导体组成的晶片，在P型半导体和N型半导体之间有一个过渡层，称为PN结。在某些半导体材料的PN结中，注入的少数载流子与多数载流子复合时会把多余的能量以光的形式释放出来，从而把电能直接转换为光能。PN结加反向电压，少数载流子难以注入，故不发光。这种利用注入式电致发光原理制作的二极管叫发光二极管，通称LED。当它处于正向工作状态时（即两端加上正向电压），电流从LED阳极流向阴极时，半导体晶体就发出从紫外到红外不同颜色的光线，光的强弱与电流有关。

3、四线七段显示译码管

本设计中用到两个四线七段译码器，用来显示所记的时间。

效果如下图所示



4、先介绍一下四线七段译码器：

4线 - 七段译码器 (驱动液晶显示器)

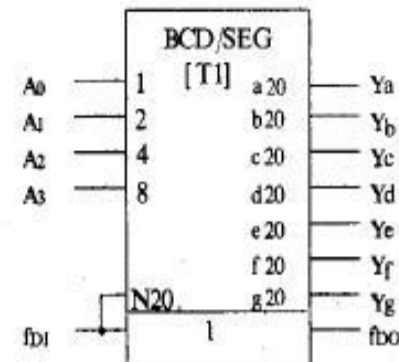
CC4055

简要说明

CC4055 为单位数字 BCD-七段译码器/驱动器电路,在单片上具有电平移动功能。此特性允许 BCD 输入信号变化范围 ($V_{DD} \sim V_{SS}$) 与七段输出信号 ($V_{DD} \sim V_{FE}$) 相同或不同。七段输出由 f_{DI} 输入端控制,可使所选择的段输出为低、高或方波 (对于液晶显示)。当 f_{DI} 输入为低电平时,由 BCD 输入所选择的段输出为高电平;反之,为低电平。当 f_{DI} 输入为一方波时,所选择的段输出也为一方波,且其相位与 f_{DI} 输入相差 180° 。那些没被选择的段输出为与输入同相的方波。用于液晶显示的 f_{DI} 方波重复频率通常在 30Hz (正好高于闪烁率) 至 200Hz (正好低于液晶显示频率响应的上限) 的范围内。提供了电平位移高幅值 f_{DO} 输出,用来驱动液晶显示的公共电极。所有输入组合的译码提供了 $0 \sim 9$ 及 L.P.H.A 及空白显示。

CC4055 提供了 16 引线多层陶瓷双列直插 (D)、熔封陶瓷双列直插 (J)、塑料双列直插 (P) 和陶瓷片状载体 (C) 4 种封装形式。

逻辑符号



推荐工作条件

电源电压范围	3V ~ 15V
输入电压范围	0V ~ V_{DD}
工作温度范围	
M 类	-55℃ ~ 125℃
E 类	-40℃ ~ 85℃

极限值

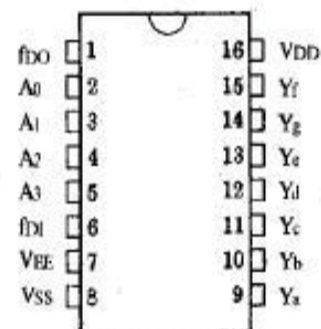
电源电压	-0.5V ~ 18V
输入电压	-0.5V ~ $V_{DD} + 0.5V$
输入电流	$\pm 10\text{mA}$
贮存温度	-65℃ ~ 150℃

引出端功能符号

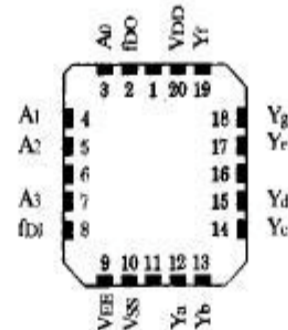
- $A_0 \sim A_3$ 十进制码输入端
- f_{DI} 取反控制输入端
- f_{DO} 取反控制输出端
- V_{DD} 正电源
- V_{FE} 驱动信号地
- V_{SS} 数字信号地
- $Y_a \sim Y_g$ 译码输出端

引出端排列 (俯视)

CC4055MD CC4055MJ
CC4055EJ CC4055EP



CC4055MC CC4055EC



功能表

输入				输出 ($f_{DI}=L$)							显示
A_3	A_2	A_1	A_0	Y_a	Y_b	Y_c	Y_d	Y_e	Y_f	Y_g	
L	L	L	L	H	H	H	H	H	L	L	0
L	L	L	H	L	H	H	L	L	L	L	1
L	L	H	L	H	H	L	H	H	L	H	2
L	L	H	H	H	H	L	L	L	L	H	3
L	H	L	L	L	H	L	L	H	H	L	4
L	H	L	H	H	L	H	L	H	H	L	5
L	H	H	L	H	L	H	H	H	L	L	6
L	H	H	H	H	H	L	L	L	L	L	7
L	H	H	H	H	H	L	L	L	L	L	8
L	H	H	H	H	H	L	L	L	L	L	9
L	H	H	H	H	H	L	L	L	L	L	L.P.H.A
L	H	H	H	H	H	L	L	L	L	L	Blank

输入				输出 ($f_{DI}=L$)							显示
A_3	A_2	A_1	A_0	Y_a	Y_b	Y_c	Y_d	Y_e	Y_f	Y_g	
H	L	L	L	H	H	H	H	H	H	H	0
H	L	L	H	H	H	H	L	L	L	L	1
H	L	H	L	L	L	L	H	H	H	L	2
H	L	H	H	L	H	H	L	H	H	L	3
H	H	L	L	H	H	L	L	L	L	H	4
H	H	L	H	H	H	L	L	L	L	H	5
H	H	H	L	L	L	L	L	L	L	H	6
H	H	H	L	L	L	L	L	L	L	L	7
H	H	H	H	L	L	L	L	L	L	L	8
H	H	H	H	L	L	L	L	L	L	L	9
H	H	H	H	L	L	L	L	L	L	L	L.P.H.A
H	H	H	H	L	L	L	L	L	L	L	Blank

注: 当 $f_{DI}=H$ 时, 输出状态为该表的反码

、比较器

在一些数字系统当中经常要求比较两个数值的大小。为完成这一功能所设计的各种逻辑电路统称为数值比较器。

例如， A 和 B 是两个 n 位二进制数， $A = A_{n-1}A_{n-2}\dots A_1A_0$ 和 $B = B_{n-1}B_{n-2}\dots B_1B_0$ 进行比较的话，应该首先比较高位的 A_{n-1} 和 B_{n-1} ，如果 $A_{n-1} > B_{n-1}$ 那么不管其他几位数码各为何值，肯定 $A > B$ 。反之，若 $A_{n-1} < B_{n-1}$ ，则不管其他几位数码为何值，肯定 $A < B$ 。如果 $A_{n-1} = B_{n-1}$ ，这就必要通过比较下一位数 A_{n-2} 和 B_{n-2} 的大小来判断 A 和 B 的大小了。依此类推，肯定能比较出结果来。

如果 $A_{n-1} = B_{n-1}$ 是两个多位数的高位数码，那么，当 $A_{n-1} = B_{n-1}$ 相等时，就需要以低位的比较结果来决定两个数的大小了。根据上面的原理，可以得出 $A > B$ ， $A < B$ ， $A = B$ 的逻辑函数式了。 1 就是这样的 n 位数值比较器。

我们就得到了表示 $A > B$ 、 $A < B$ 和 $A = B$ 的逻辑函数式为：

$$\begin{aligned}
 A > B &= A_{n-1}B_{n-1}'\dots A_1B_1' + A_{n-1}B_{n-1}'\dots A_1B_1' + \dots + A_1B_1'A_0B_0' + A_1B_1'A_0B_0' \\
 A < B &= B_{n-1}A_{n-1}'\dots B_1A_1' + B_{n-1}A_{n-1}'\dots B_1A_1' + \dots + B_1A_1'B_0A_0' + B_1A_1'B_0A_0' \\
 A = B &= A_{n-1}B_{n-1}\dots A_1B_1 + A_{n-1}B_{n-1}\dots A_1B_1 + \dots + A_1B_1A_0B_0 + A_1B_1A_0B_0
 \end{aligned}$$



是来自低位的比较结果。相比较的两数都只有 4 位，没有来自低位的比较结果时，应令 $I_{A=B}$ 为 1， $I_{A>B}$ 和 $I_{A<B}$ 均为 0。由于 $I_{A>B}$ 和 $I_{A<B}$ 的比较结果只有 0、1 两种结果，所以“不是 0 就是 1”、“不是 1 就是 0”因此又得到如下关系式：

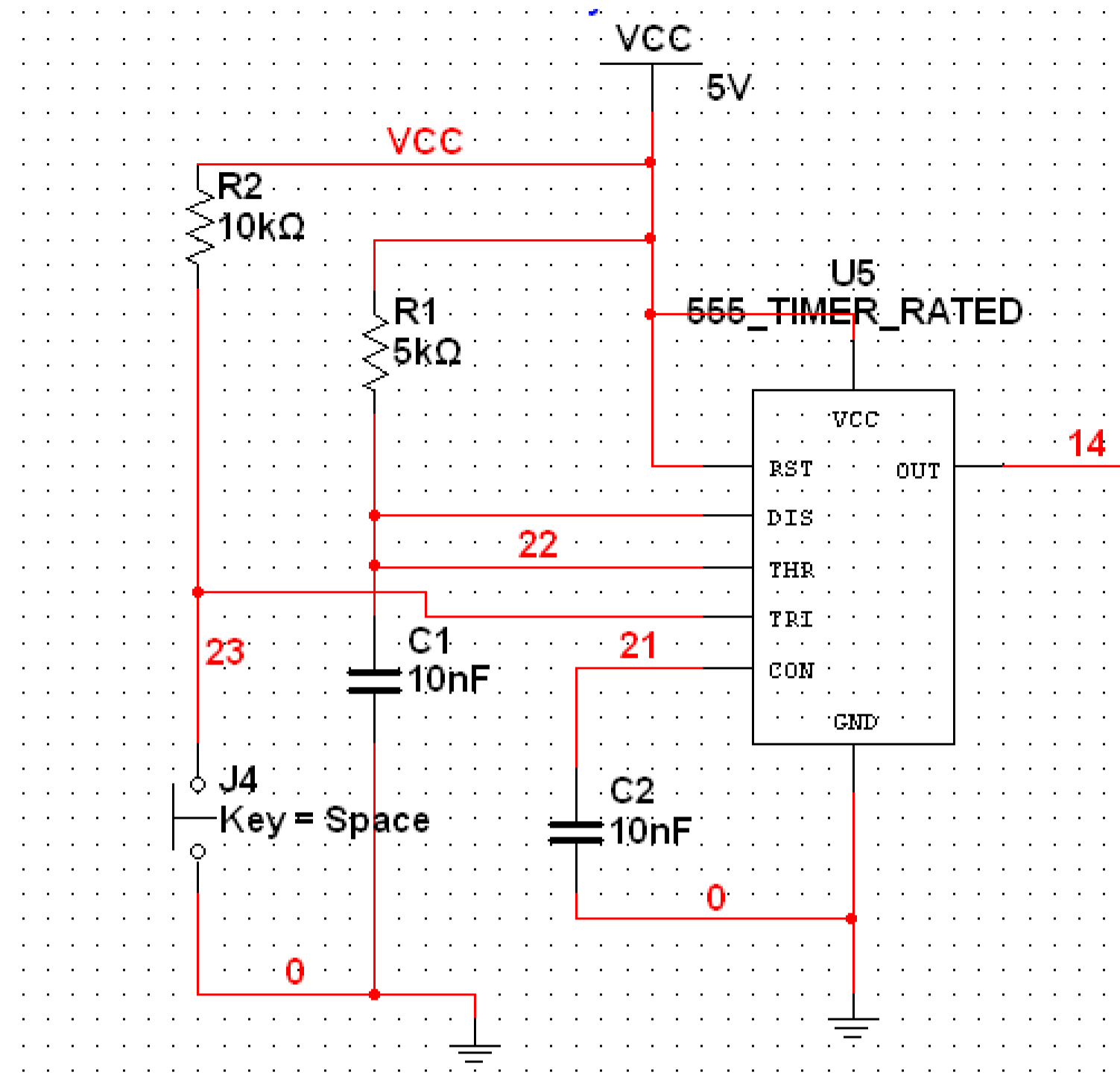
$$I_{A>B} = I_{A=B} + I_{A<B}$$

$$I_{A<B} = I_{A=B} + I_{A>B}$$

比较两组数字的大小（或者比较二者是否相等）时，由于一个 74181 只能比较四位二进制的大小，若想比较高于四位的二进制数，可以将几个进行级联，具体方法为：将低位芯片的各位比较器的输出端 $I_{A>B}$ 、 $I_{A<B}$ 分别与高位芯片的相应的级联输入端 $I_{A>B}$ 、 $I_{A<B}$ 相连接，最低位的级联输入应将 $I_{A>B}$ 、 $I_{A<B}$ 接低电平，将 $I_{A=B}$ 接高电平。高位 74181 的输出为最终的比较结果。

各个功能仿真图仿真图

1、脉冲送入，如下所示。



J4 开关没摁下之前，555 计时器一直输出低电平，摁下 J4 并放手，555 计时器的输出端输出一个时间可调的高电平，之后恢复低电平。这个通过开关可控脉冲的装置在以后的设计中会显示它的优势。

的逻辑功能表如下图

输入			输出	
				状态

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/558063026011006052>