东华大学电子课程设计按键阵列扫描与点阵显示器控制电路以及 LCD 显示以及按键音控制电路设计答案

东华大学的学子你好，我是你们的学长。其实大学里学的东西社会上用的不多。如果你是自动化，请学好 c 语言和模电，然后课余的时候学些嵌入式芯片 arm 系列的。也可以往软件方面发展，如 c#，java 等。

东华大学电子课程设计

课题：按键阵列扫描与点阵显示器控制电路以及 LCD 显示以及按键音控制电路设计

（基于 FPGA 的数字电路系统设计）

作者：何足道

学院：信息科学与技术学院

学号：unknown

班级：自动化****

日期：201*年*月*日

目 录

1、设计要求……

2、总体设计概述……

2.1 设计原理及可行性……

2.2 总体工作过程……

2.3 电路框图设计……

3、电路总图……

4、单元电路设计与分析……

5、电路的组构与调试 ……

3、意见及进一步改进……

4、总结与收获 ……

5、参考文献……

6、附录……

一、设计要求

采用 FPGA 设计按键阵列扫描和发光二极管点阵控制显示电路。当按下按键后，发光二极管显示当前按键值并且保持到下一个输入。按键的时候发出“导，略，米。。。”等声音区别。在 LCD 区域显示学号以及电压。

二、系统概述

设计思想：

用扫描电路对按键进行扫描，检测到低电平的时候，对此时的状态进行锁存，对状态机的编码进行解码，从而生成信号发送到 lce 点阵产生数字与符号。同时，用锁存的内容发送到另一个 rom 进行选择，来控制蜂鸣器产生声音，用使能端控制蜂鸣器只在按下的时候响起。

可行性论证：

用 74194 可以做寄存器，该设计方案在理论上是可行的。按键扫描部分由状态机 A 提供各个扫描信号，用 ROM 实现代码转换功能，发光二极

管点阵显示电路由 3 位二进制数控制行扫描信号，同时控制列显示码同步循环输出，即可显示预设的字符。

各功能的组成：

根据按键阵列的判断原理，可采用一个计数器产生按键编码信号。计数器的脉冲周期等于按键的扫描时间，计数器的模 M 大于等于被扫描的按键数 N。本设计要求判断 12 个按键的阵列，所以可采用 4 位二进制计数器产生按键扫描码。计数器输出控制译码器产生列扫描信号 Y0~Y3，并控制数据选择器选择行线电平 Xi。当被扫描的按键闭合时，选择器的输出信号控制寄存器保存计数器当前的键码状态，同时封锁计数器停止键扫描，以避免其他按键闭合时产生的影响。

发光二极管点阵电路采用 3 位二进制计数器译码后扫描控制其行（列）信号 ROWi（Cj），同时控制列（行）显示码同步循环输出。所以，必须设计一个译码逻辑元件，根据寄存器保存的按键编码输出键符显示列（行）控制码。键符显示译码器可采用 AHDL 真值表方式、组合逻辑器件或只读存储器 ROM 来实现。

总体工作过程：

1.按键编码

计数器 A 输出 4 位二进制码 Q3~Q0，每组码通过译码器 A 产生一列低电平有效的列信号，同时通过数据选择器选中一个行线信号判断连接该列、该行的按键状态。当数据选择器输出低电平时，表示被扫描键闭合。所以，计数器输出的二进制码与阵列中的按键一一对应。显然，按键的编码位序与计数器的输出控制有关。若计数器的高两位输出 Q3、Q2 控制选择信号 B1 和 B0，低两位输出 Q1、Q0 控制译码信号 A1 和 A0，则计数器输出为“0001”时，Y0 为低电平，选择输出 X1 的状态，扫描按键 S2。因此，“0001”为 S2 的键码。

2.键符显示码存储

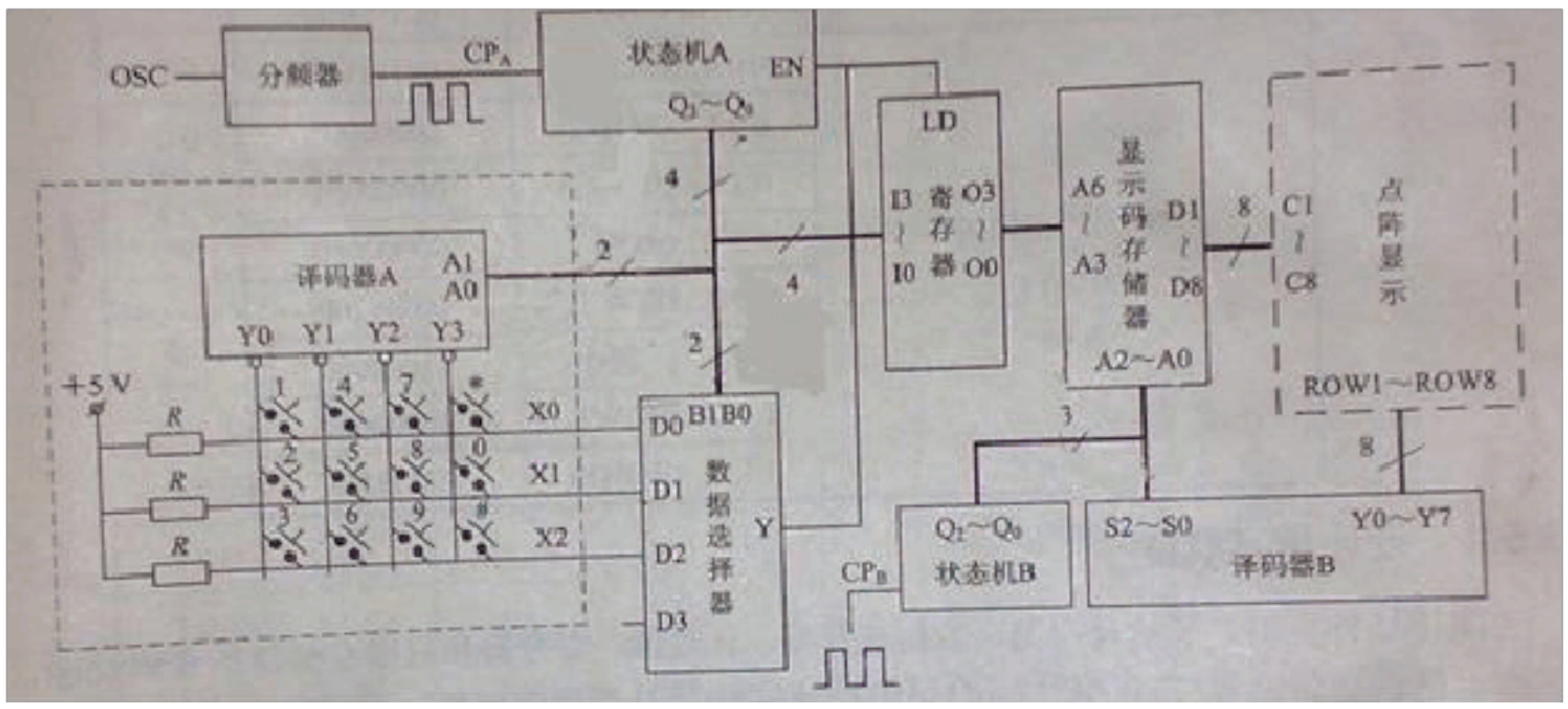
由于 ROM 的数据输出控制点阵的列信号 C1~C8，因此 ROM 中每个存储单元的数据就是一行列控制码，每位数据控制一列。一个显示符的 8 行控制需要 8 个单元的列码数据，12 个不同的键符显示需要 96 个存储单元，这样显示译码存储器至少需要 7 位地址。如果 ROM 的高 4 位地址 A6~A3 由键码 Q3~Q0 控制，低 3 位地址 A2~A0 由行扫描计数器 B 控制，每个显示符的 8 行列控制码被存放在以键码划分块的连续 8 个存储单元中。

建立存储数据文件时要注意数据位序与点阵序列的关系以及存储单元低 3 位地址与点阵行序的关系。比如，若存储器的数据输出 D7~D0 依序控制 C1~C8，则数据码从高至低位分别对应点阵显示器的从左至右列。如果状态机 B 的输出与译码器 B 的输入及存储器低 3 位地址的位序对应相同，当译码器 B 的输出 Y0~Y7 依序控制 ROW1~ROW8 时，每个字符码的 8 个存储单元从低地址到高地址分别对应点阵显示器从上至下各行。

3、按键声音

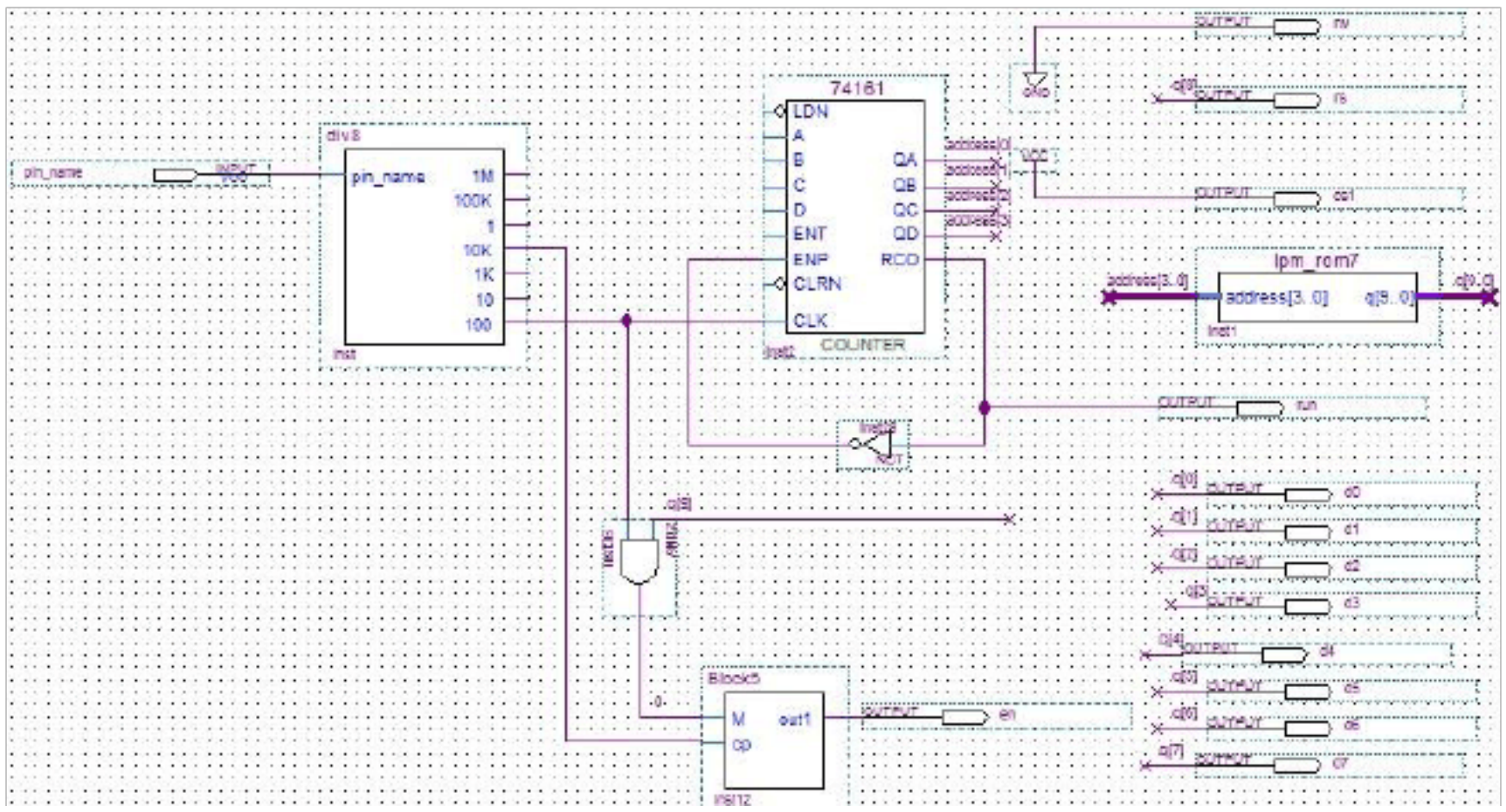
① 要制作按键声音，首先要解决的问题就是找一个能够产生固定频率的源，在这里很容易实现，我们使用一个 10M 的晶振，当其接上适当的电路之后，其将发出恒定的振荡波形。 ② 有了 10M 的信号源之后，怎样才能使其变成驱动蜂鸣器发出我们需要的声音的信号，这里我们使用分频器来实现 ③ 为了发出不同音名的音，用计数器来实现分频器要常常改变分频系数，这里我们选用一个模可变的计数器来完成这个功能。 ④ 为了实现音乐播放的连续性，我们把乐谱存储到 ROM 中，播放电路的通取 ROM 中的内容经过特殊的解码操作便可以得到我们需要的计数器分频系数。分频后便是我们需要的驱动蜂鸣器的信号

电路框图：

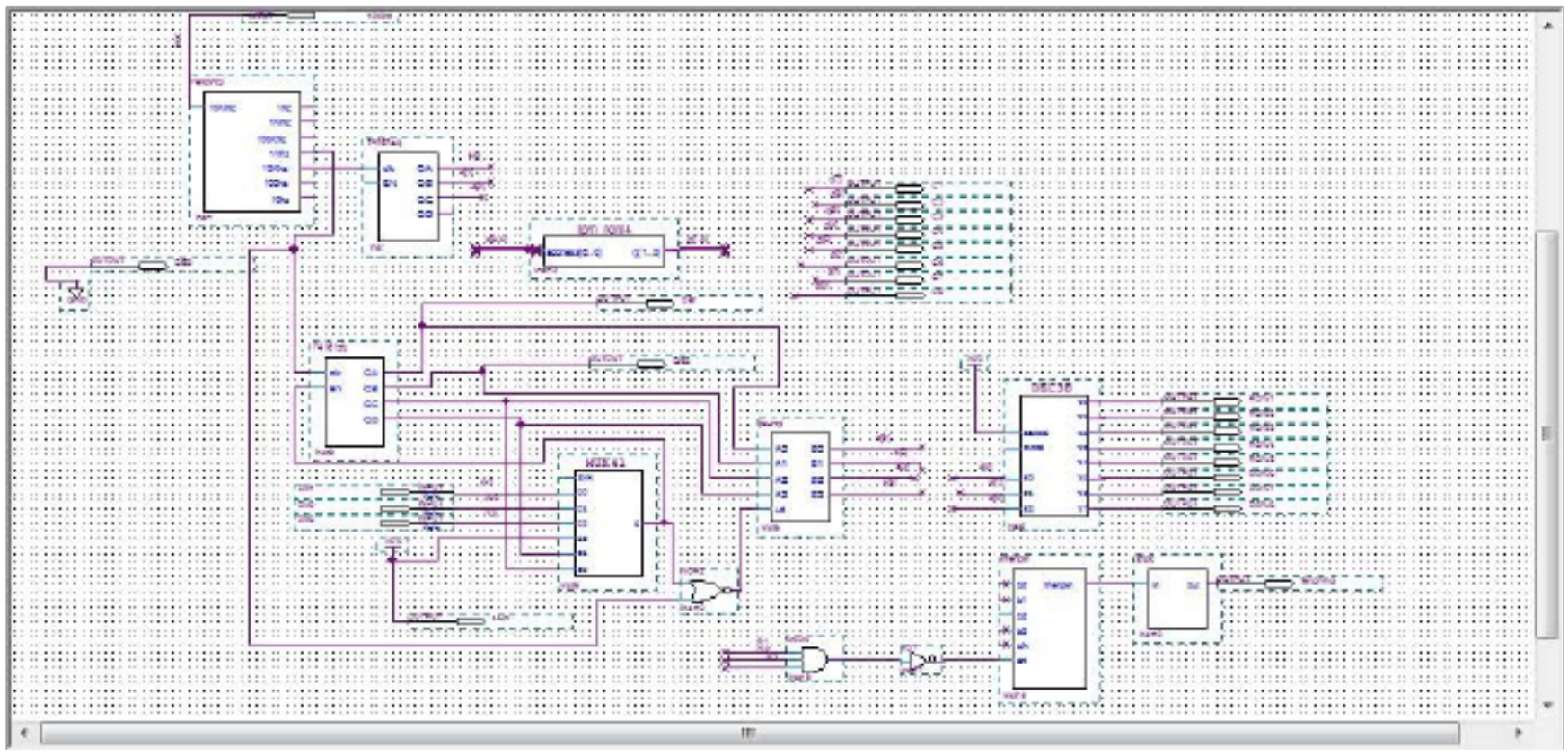


三：电路总图

电路总图（LCD显示学号）：

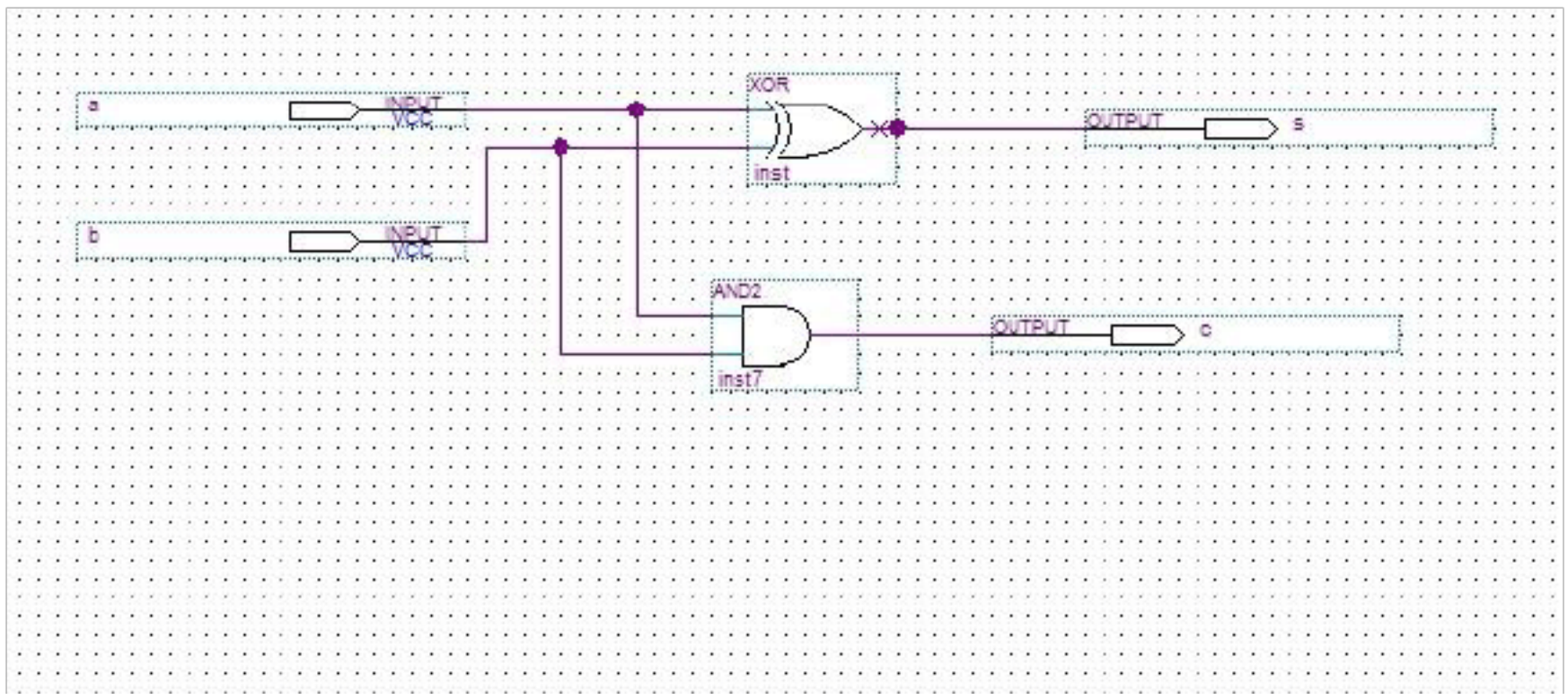


电路总图（按键音与点阵显示）：

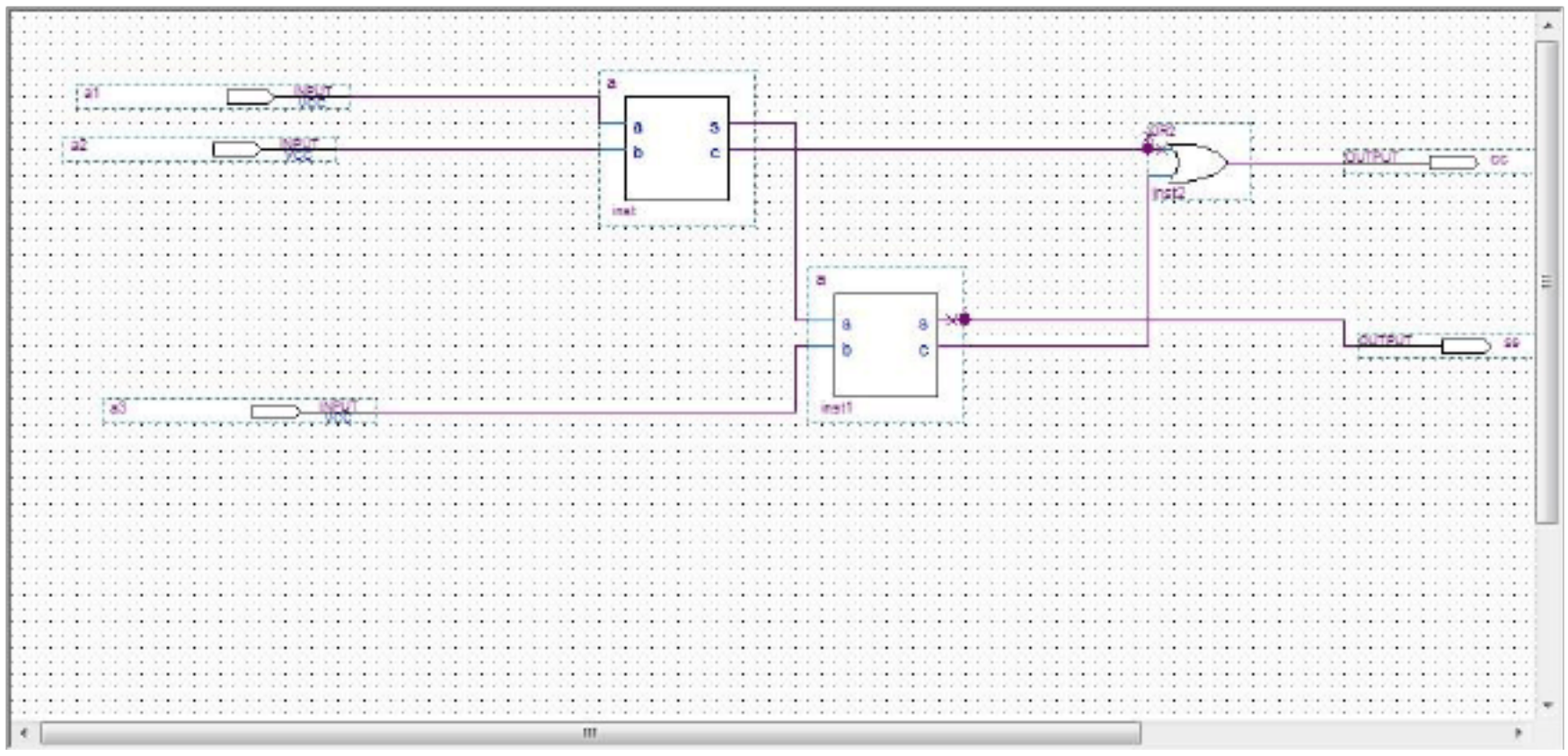


四：单元电路设计与分析

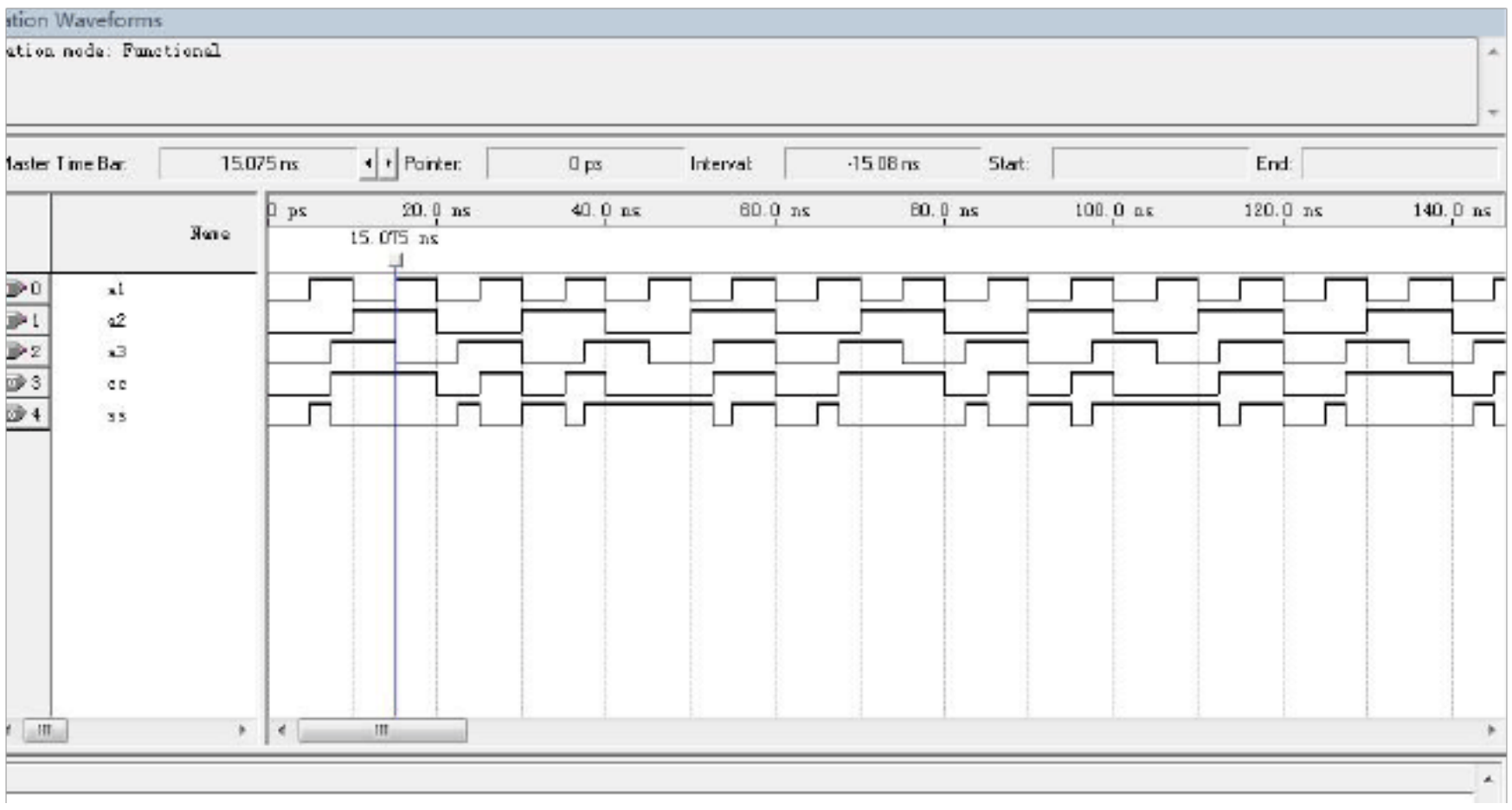
半加器：



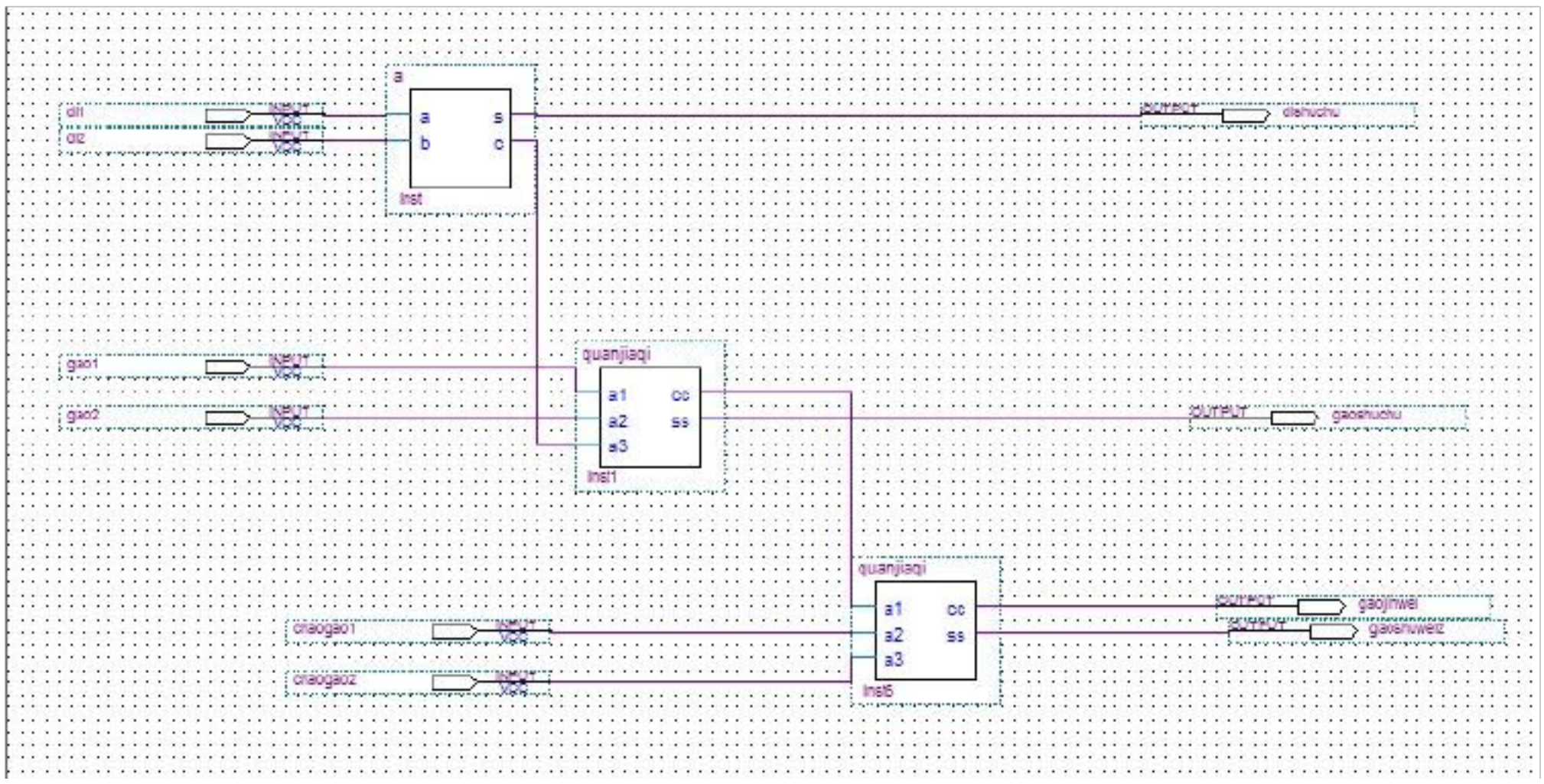
全加器：


a1
a2
a3
a
b
s
c
inst
inst1
inst2
output
cc
ss

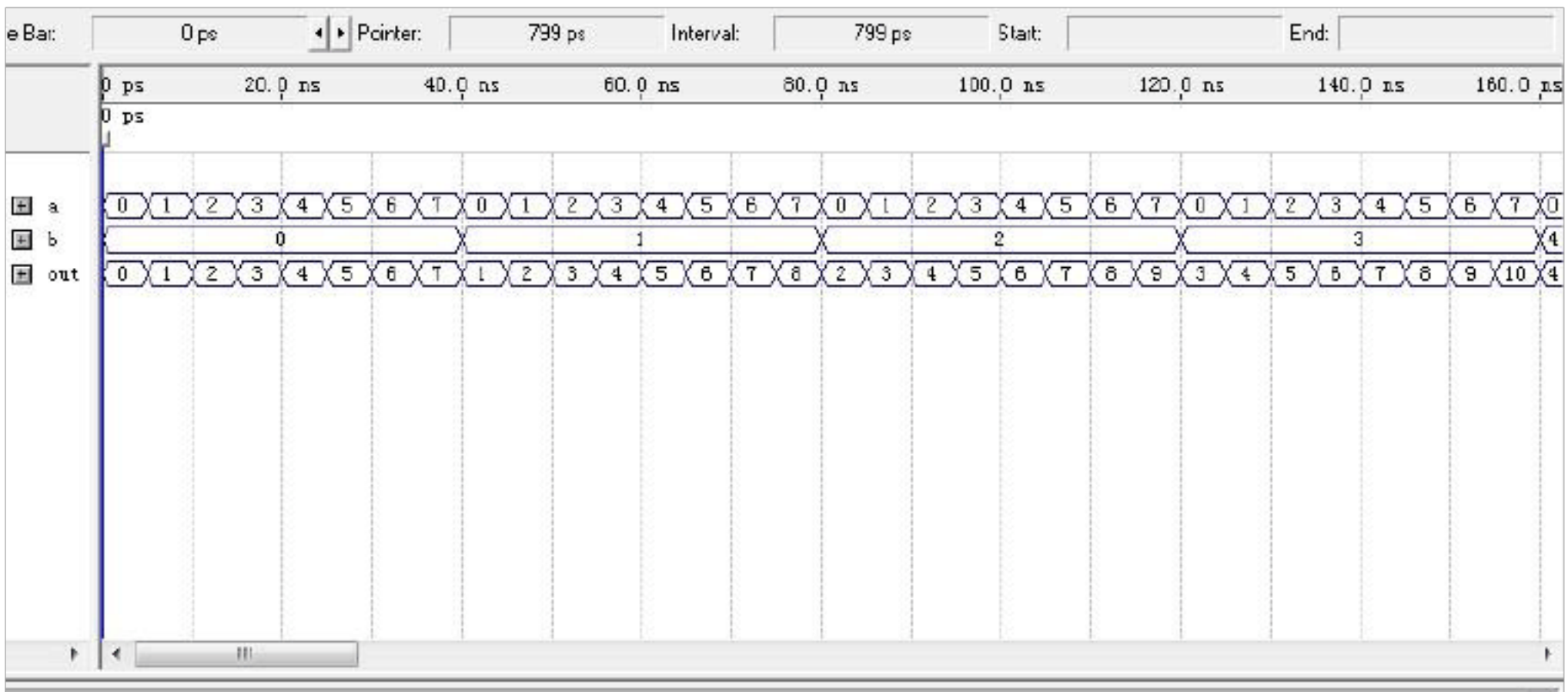
全加器模拟：


ation Waveforms
ation mode: Functional
Master Time Bar:
15.075 ns
Pointer:
0 ps
Interval:
-15.08 ns
Start:
End:
Name
0 ps
20.0 ns
40.0 ns
60.0 ns
80.0 ns
100.0 ns
120.0 ns
140.0 ns
15.075 ns
a1
a2
a3
cc
ss

三位加法器：

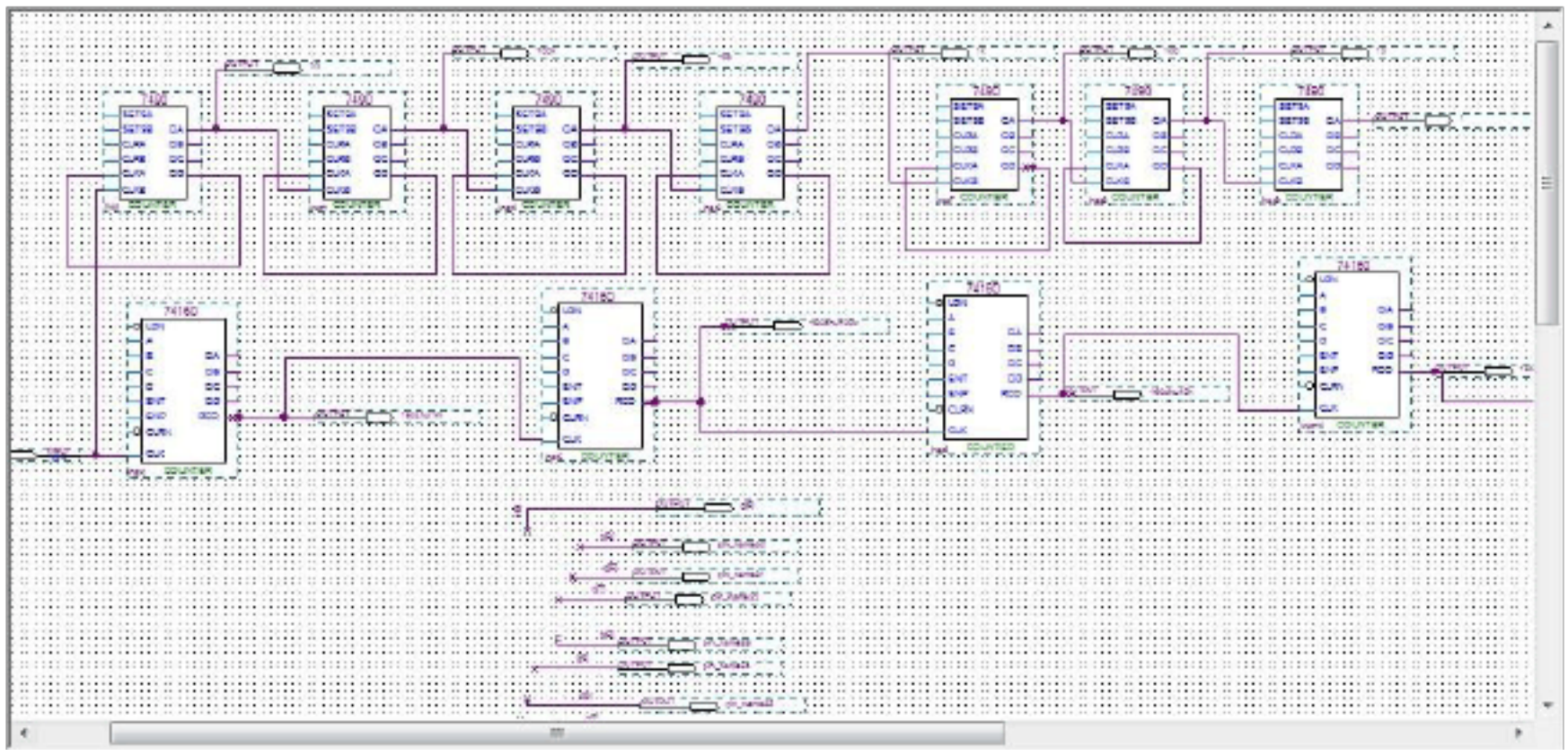


三位加法器模拟：

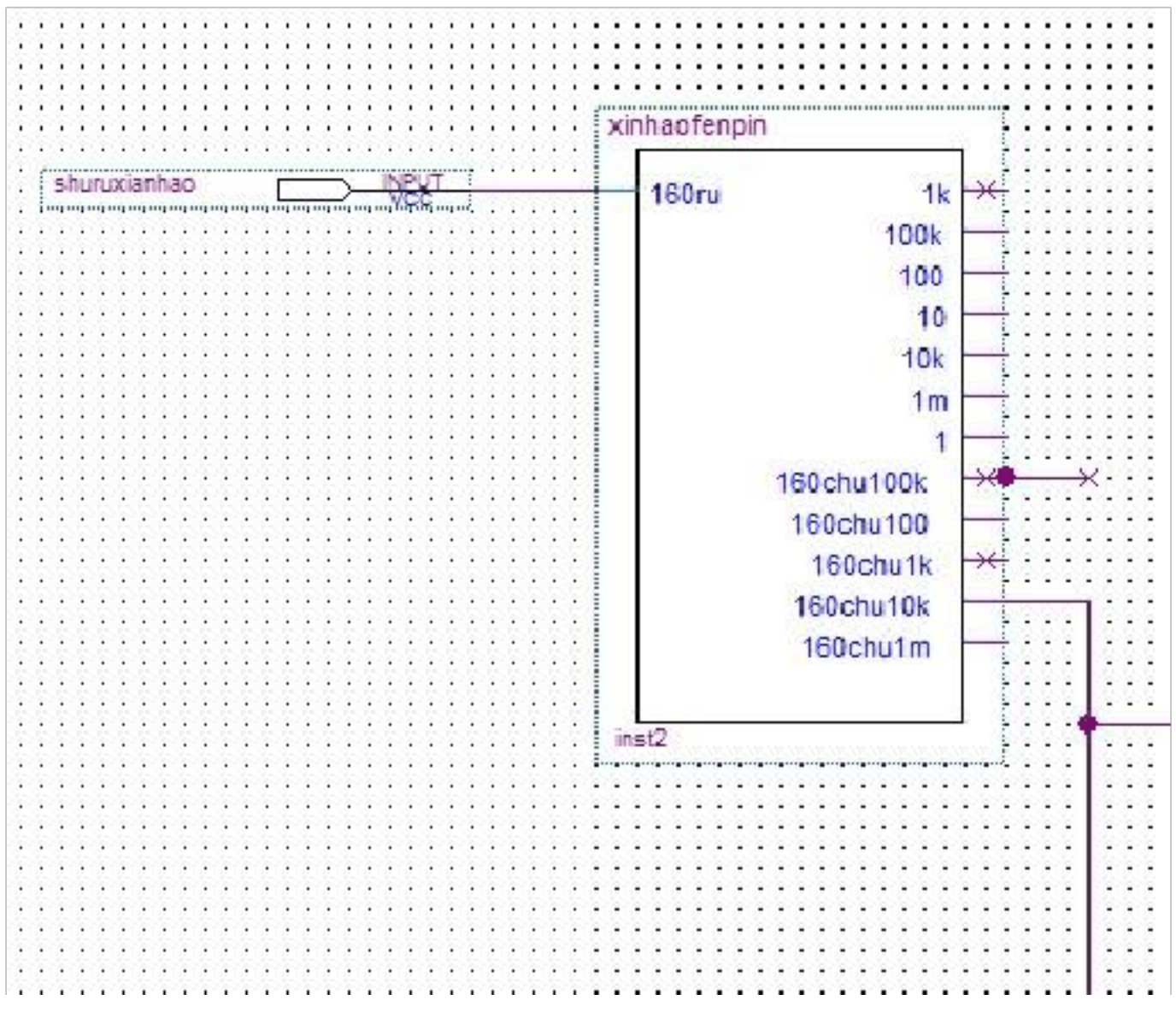


分频器

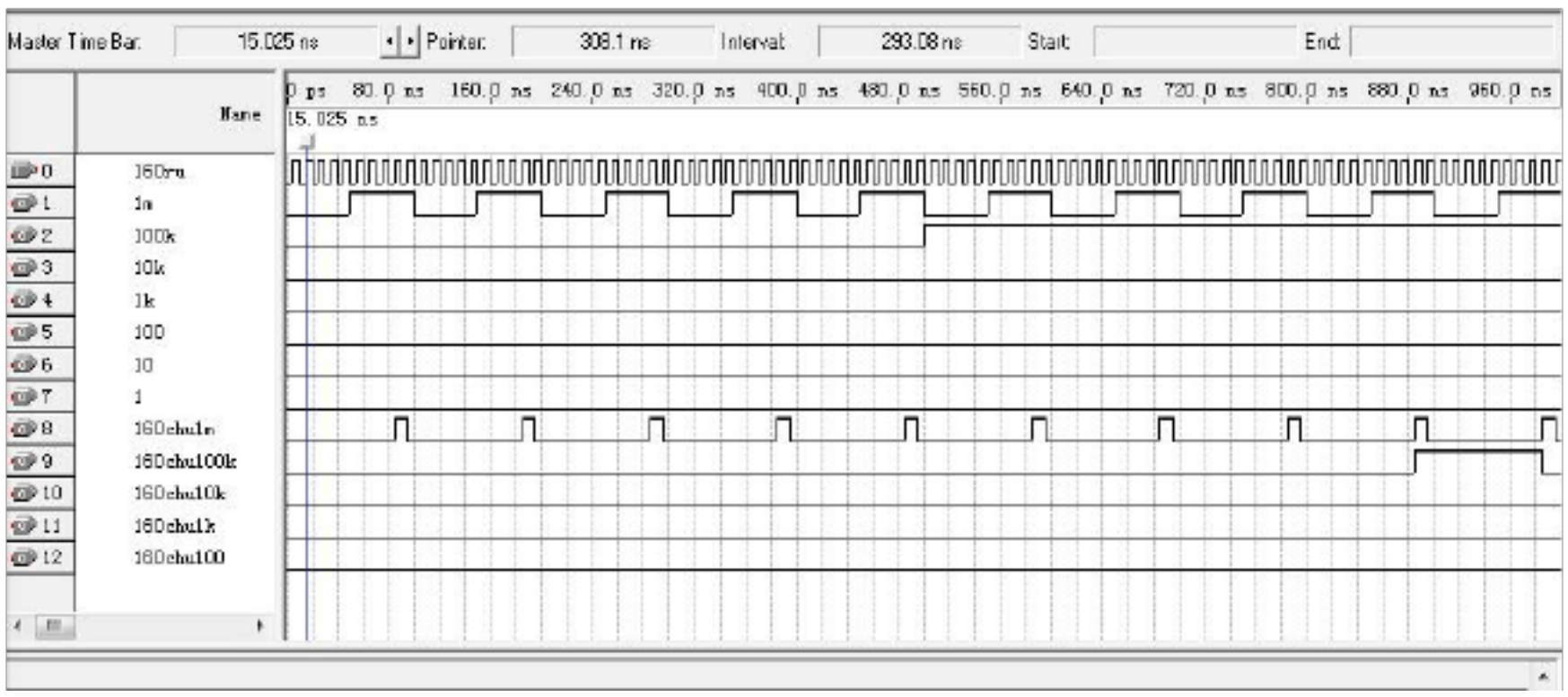
分频器提供固定的频率输出，用以控制整个电子系统的时钟。分频器由7片二五—十进制计数器7490组合完成，每级为十分频，共输出10MHZ~1HZ共8档频率信号，输入为FPGA的石英晶振提供的10MHZ的频率。



集成分频器：



分频器信号模拟：


Master Time Bar:
15.025 ns
Pointer:
308.1 ns
Interval:
293.08 ns
Start:
End:
Name
0 ps
80.0 ns
160.0 ns
240.0 ns
320.0 ns
400.0 ns
480.0 ns
560.0 ns
640.0 ns
720.0 ns
800.0 ns
880.0 ns
960.0 ns
15.025 ns
0 160ru
1 1n
2 100k
3 10k
4 1k
5 100
6 10
7 1
8 160chu1n
9 160chu100k
10 160chu10k
11 160chu1k
12 160chu100

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：https://d.book118.com/568056012005006055