

# GOODIX芯片layout设计规范\_V1.1

2013-02-01

# 目录

一. Goodix系列通道选择	
1, GT8系列通道选择 .....	3
2, GT9系列通道选择 .....	4
二. 元器件布局原则	
1, 元器件布局 .....	5
三. 走线原则	
1, 感应与驱动平行走线原则 .....	6
2, 感应与驱动交叉走线原则 .....	7
3, 驱动与通信线走线原则 .....	8
4, VREF走线原则 .....	9
5, 升压电路走线原则.....	10
四. 电源地及屏蔽设计应用	
1, 铺铜原则.....	11
2, GT818X, GT868 地线设计要点 .....	12
3, 外围地线及屏蔽应用.....	13
五. 电路设计注意事项	
1, VDDIO脚位应用说明 .....	14
2, Sensor ID脚位应用说明 .....	15
3, Rset脚位应用说明 .....	16
4, INT脚位应用说明 .....	17
六. 匹配电容设计	
1, FPC匹配电容 .....	18
七. FPC按键设计	
1, 按键图形设计.....	19
2, 按键走线规则及屏蔽措施 .....	20
八. COB设计规范	
1, COB设计注意事项 .....	21
2, 芯片区域设计规避原则.....	22
九. ESD应用设计建议	
1, ESD应用说明.....	23

# GOODIX系列通选择

## GT8系列通道选择

### GT8系列通道选择原则

方案 (Program)	感应通道 (Sensor channel)	驱动通道 (Driver channel)
GT813 /827/828	通道排布: 顺序或逆序依次连接至芯片 通道悬空: 从序号最大的channel开始悬空	通道排布: 可任意排布 通道悬空: 从序号最大的channel开始悬空
GT811/816/818/818X/868	通道排布: 可任意排布 通道悬空: 可任意悬空	通道排布: 可任意排布 通道悬空: 可任意悬空
GT819/GT8105/GT8110	Sensor channel、driver channel悬空原则一致 一, 假设悬空数为偶数N, 则每颗GT8105悬空N/2个channel, 从序号最大的channel开始悬空 二、假设悬空数为奇数, 则GT8105_1悬空 (N-1) /2个channel, GT8105_2悬空 (N+1)/2个channel。 无论是sensor还是driver都是从序号最大的channel开始悬空	

### 按键通道选择原则 (Key channel selection principle)

GT811/813/816/818/818X/868/827/828	任意1~4根 (必须与屏体复用)	任意1根 (不可复用)
GT8105, GT8110	GTx_2芯片的感应通道偶数网络 (如 SENS2_00, 02, 04等) 选择1~4根	GTx_2芯片任意1根 (不可复用)
GT819	GTx_2芯片任意1~4根	GTx_2芯片任意1根 (不可复用)

## GT9系列通道选择

- GT9系列的IC驱动电路部分使用A、B两个DAC作为驱动的信号源，所以GT9系列的驱动通道也分为A、B两类，分别对应两个信号源。为了配合IC内部DSP的工作和保证IC采样的刷新率，GT9系列的驱动使用需要遵守一些规则，IC的驱动通道请参考“GT9系列通道选择器”

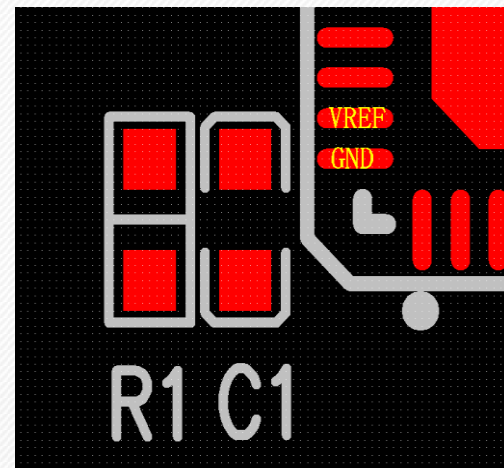
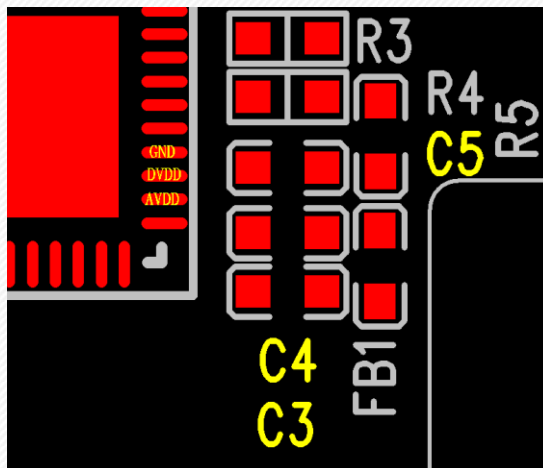
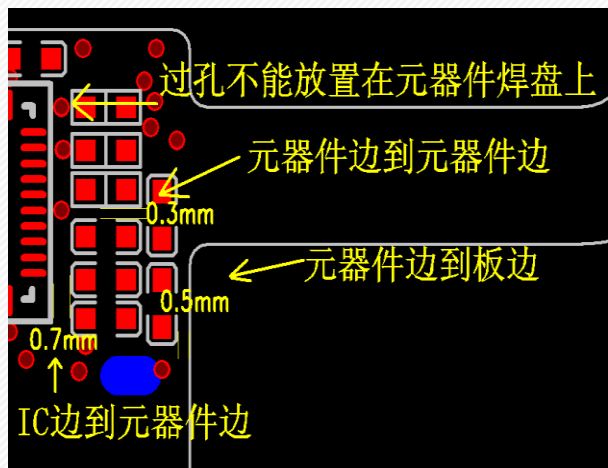


## GT9系列通道选择器

# 元器件布局原则

## 元器件布局

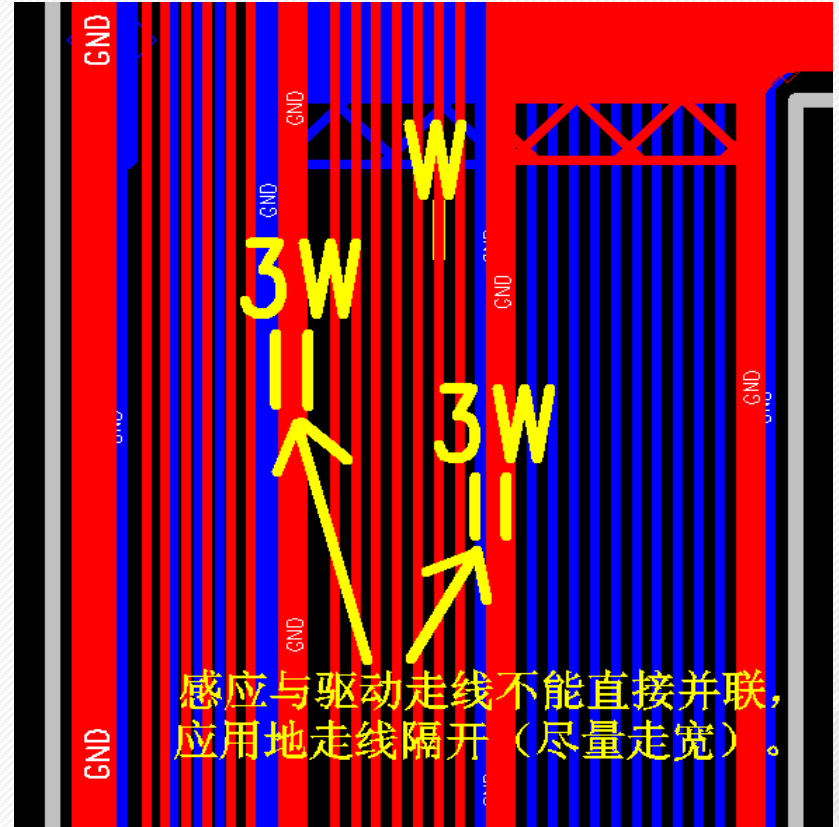
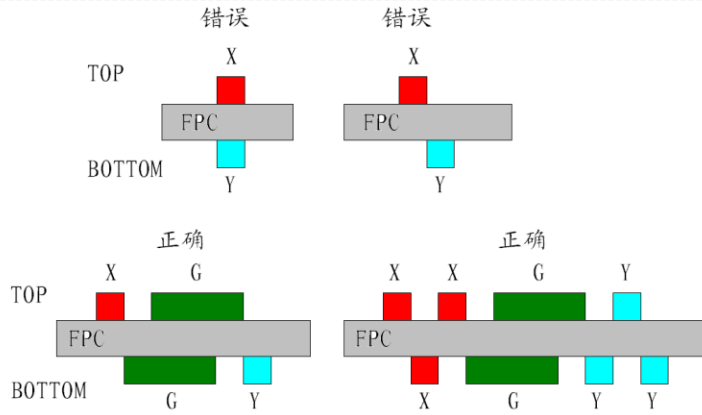
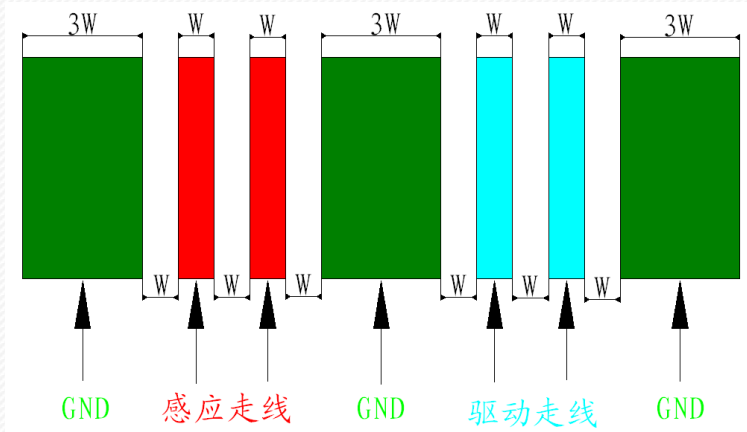
- 元器件边到板边建议要0.5mm;
- IC边到元器件边建议要0.7mm;
- 元器边到元器件边建议要0.3mm;
- 滤波电容需尽量靠近IC相关脚位并合理放置;
- 相关电路元器件应尽量紧凑并靠近相关脚位放置;



# 走线原则

## 感应与驱动平行走线原则

- 若感应与驱动平行走线，则必须在感应与驱动之间插入3倍以上通道走线宽的地线进行隔离，地线最小不小于0.2mm。

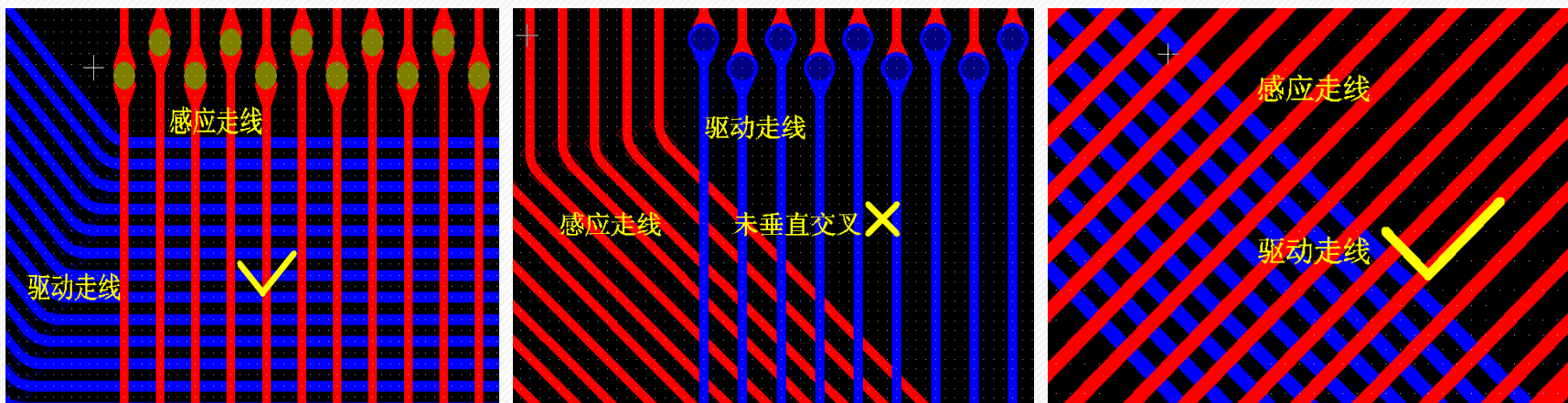


实例截图

# 走线原则

## 感应与驱动交叉走线原则

- 若感应与驱动交叉走线，则必须要垂直交叉，且尽量只交叉一次，从而避免因交叉面积过大而使原始数据偏大。

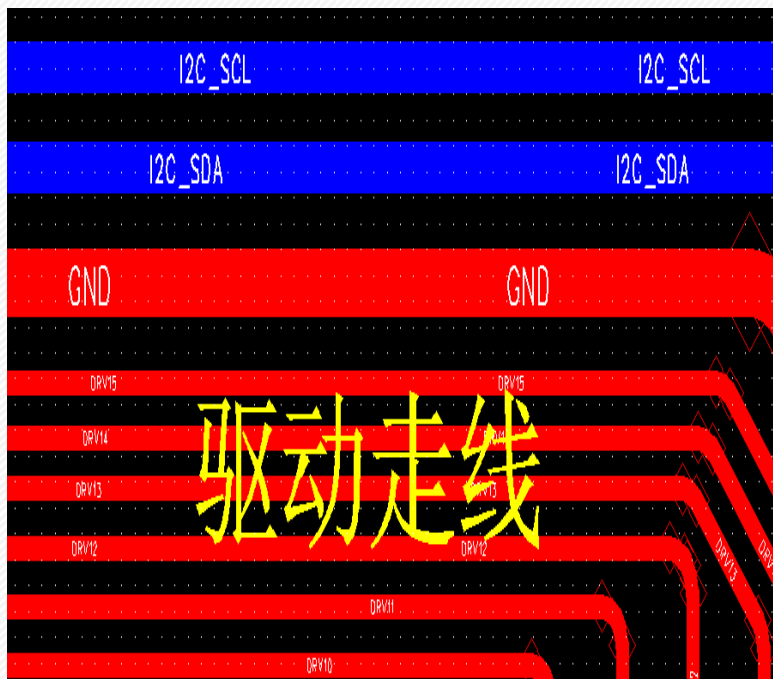


# 走线原则

## 驱动与通信线走线原则

- 驱动走线必须避免和通信信号线(I<sup>2</sup>C)，有相邻、平行或交叉，以免通讯产生的脉冲信号对检测数据造成干扰。对于距离较近的通信信号线(I<sup>2</sup>C)，需要用 $\geq 3$ 倍的通道走线宽度的地线进行隔开；

正确



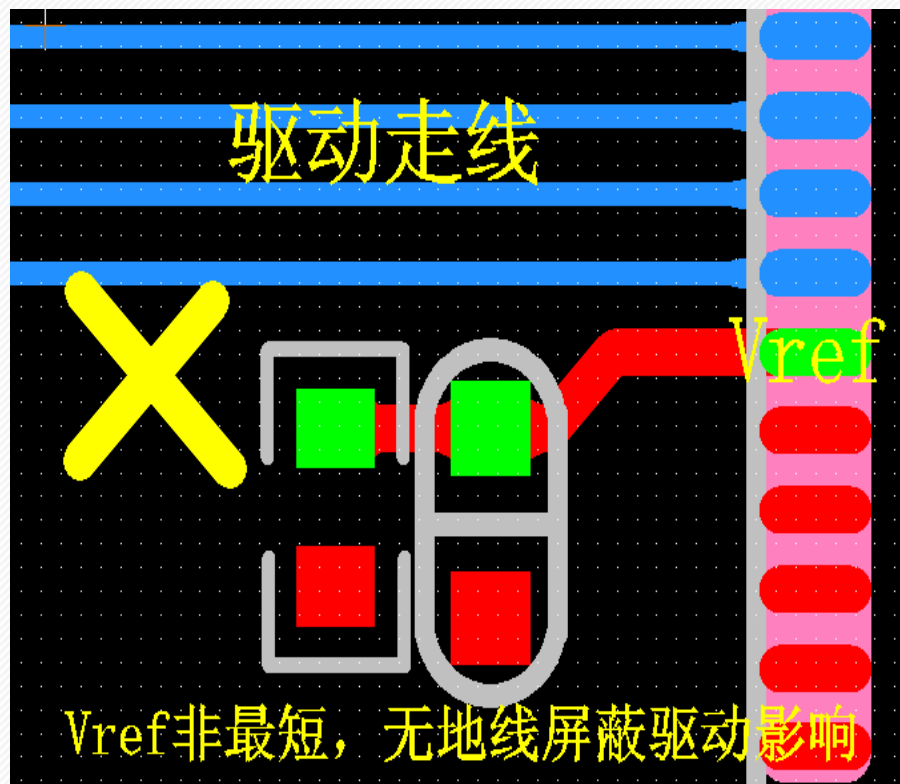
错误



# 走线原则

## VREF走线原则

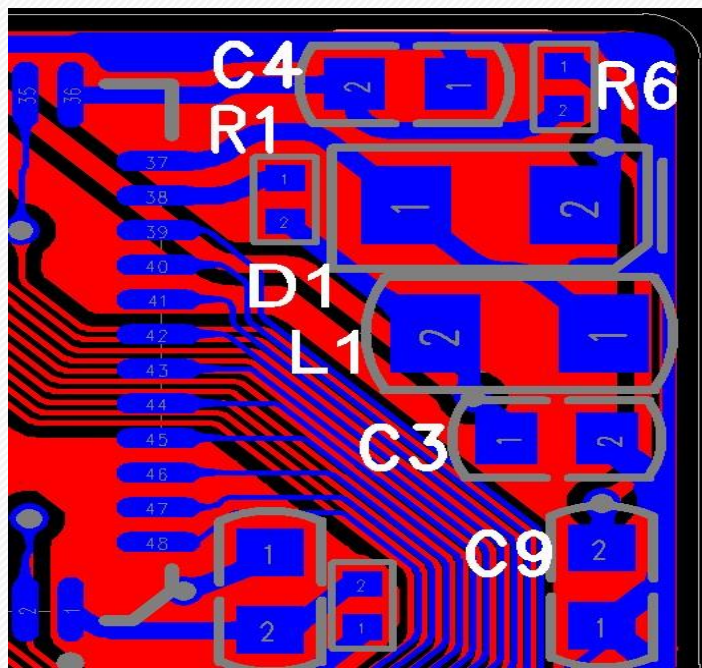
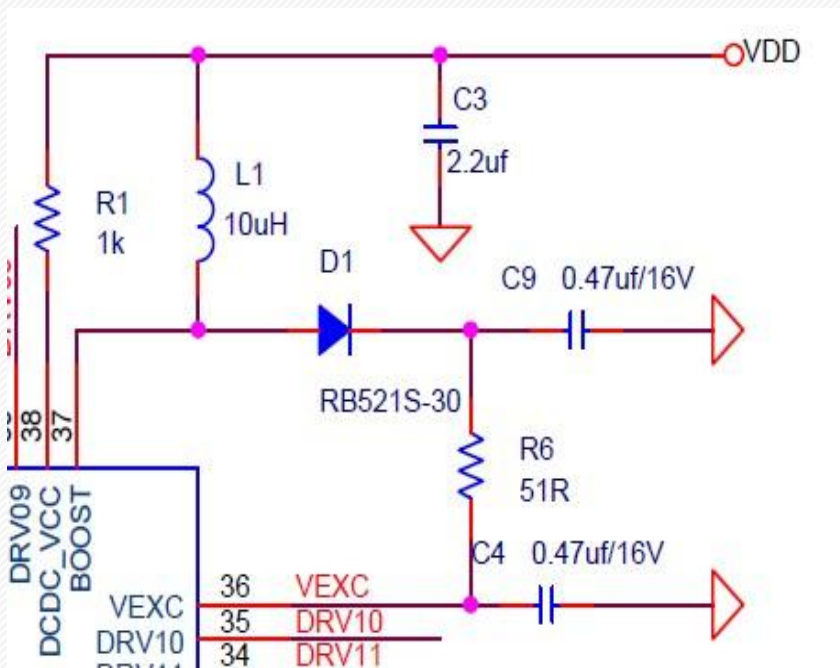
- Vref脚位为IC的基准电压，一般为1.2V，外接一220K电阻和一100nf滤波电容，其走线需尽量短且需用地线包围保护，在空间不足时，其走线下方只允许有感应通道经过（如果该电压不稳，可能会导致芯片无法正常工作）。



# 走线原则

## 升压电路走线原则

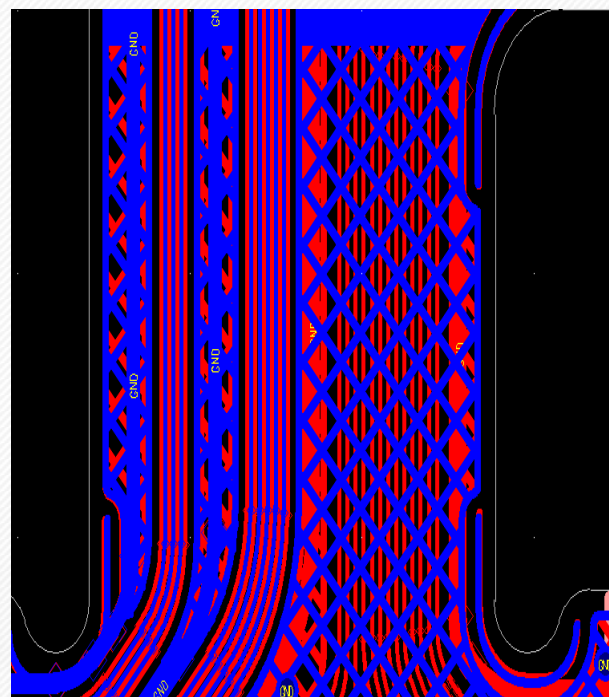
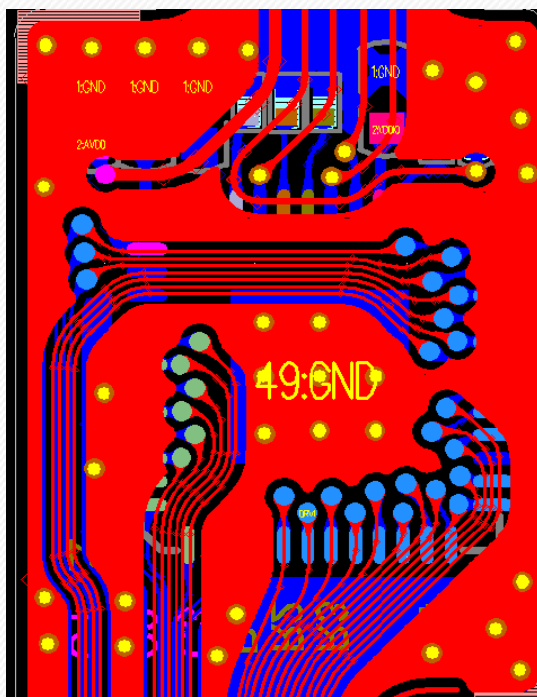
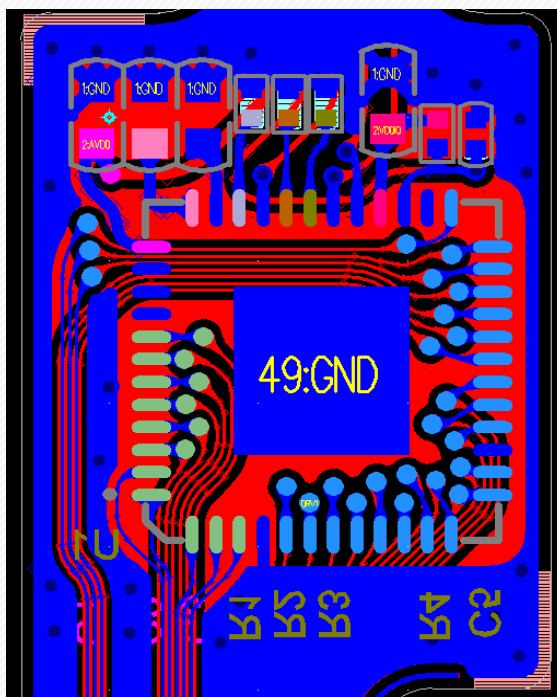
- 升压电路的元器件必须紧密的排列在一起，IC BOOST脚的走线尽量短，避免干扰其他电路，禁止感应通道和驱动通道走线从BOOST脚网络上穿过。升压电路layout完成后该电路周围需用地线屏蔽。此电路的背面也需铺地，不宜布线



# 电源地及屏蔽设计应用

## 铺铜原则

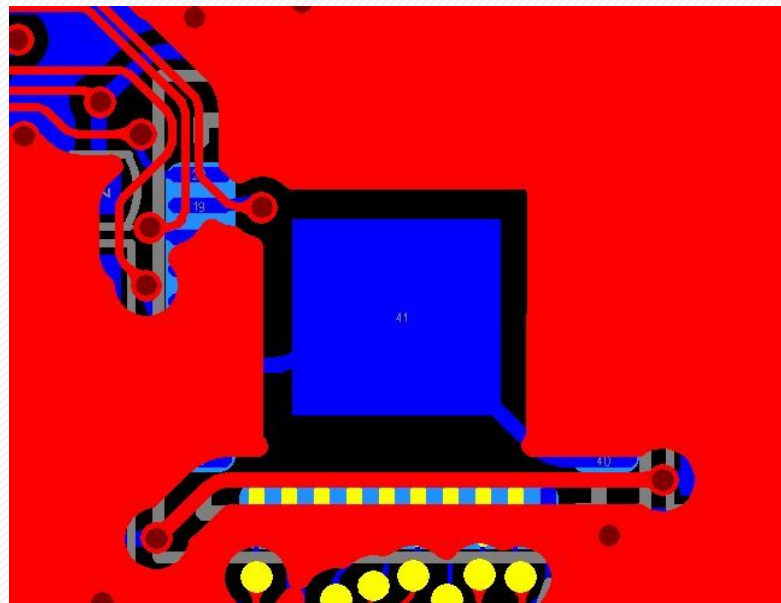
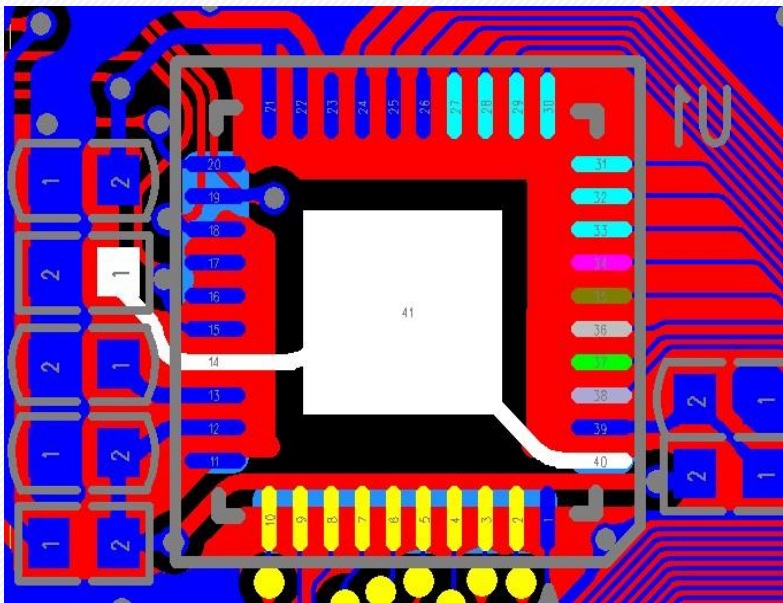
- 元器件区域正反面建议铺实铜并适量添加地过孔；
- 芯片衬底应放置4-8个地过孔（除了GT818X和GT868）；
- 元器件区域使用钢片补强且可靠接地（建议GT818X和GT868不用钢片补强）
- 钢片与地线接地阻抗小于5ohm
- 弯折区域建议铺设网格铜，网格大小建议做到0.3mmx0.3mm；



# 电源地及屏蔽设计应用

## GT818X, GT868 地线设计要点

- 芯片及衬底下方地线以满足设计取最小的走线宽度，
- 芯片的地与衬底连接到一起后通过磁珠再连接到公共地；（Sensor ID接地时，同样遵循该原则。）
- 衬底下面禁止铺地。



以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/608011015030006030>