

VDMOS 功率晶体管的幅员设计

系_____

专业_____姓名_____

班级_____学号_____

指导教师_____职称_____

指导教师_____职称_____

设计时间_____2023. 9. 15—2023. 1. 4_____

摘 要

VDMOS 是微电子技术和电力电子技术融和起来的一代功率半导体器件。因具有开关速度快、输入阻抗高、负温度系数、低驱动功率、制造工艺简洁等一系列优点，在电力电子领域得到了广泛的应用。目前，国际上已形成规模化生产，而我国在 VDMOS 设计领域则处于起步阶段。

本文首先阐述了 VDMOS 器件的根本构造和工作原理，描述和分析了器件设计中各种电性能参数和构造参数之间的关系。通过理论上的经典公式来确定 VDMOS 的外延参数、单胞尺寸和单胞数量、终端等纵向和横向构造参数的抱负值。依据构造参数，利用 L-edit 幅员绘制软件分别完成了能够用于实际生产的 60V、100V、500V VDMOS 器件的幅员设计。在此根底之上确定了器件的制作工艺流程，并对工艺流水中消灭的问题进展了分析。最终，总结全文，提出下一步争论工作的方向。

关键词： ， 功率半导体器件， 幅员设计， 原胞， 击穿电压

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：
<https://d.book118.com/636052200032010153>