

自适应数字频率计

设计说明书

负责人：张赞颖

队员：黄蜀宾、熊华竞

目录

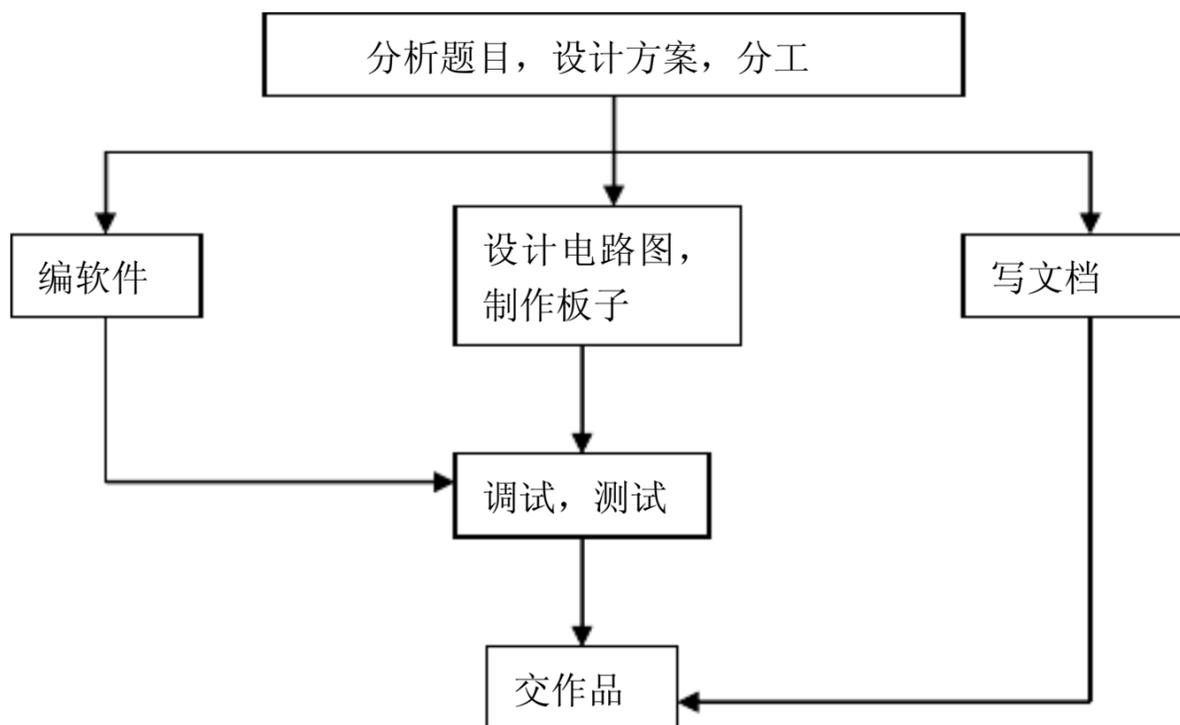
1、项目介绍.....	错误!未定义书签。.....
2、制作流程图.....	错误!未定义书签。.....
项目制作流程如下:	错误!未定义书签。.....
项目时刻进度安排如下:	错误!未定义书签。.....
3、系统功能分析.....	错误!未定义书签。.....
系统的功能模块框图.....	错误!未定义书签。.....
分频模块.....	错误!未定义书签。.....
4.选频模块:	错误!未定义书签。.....
5. 操纵模块.....	错误!未定义书签。.....
6 数码管显示.....	错误!未定义书签。.....
7、软件设计.....	错误!未定义书签。.....
软件流程图.....	错误!未定义书签。.....
8.软件代码介绍.....	错误!未定义书签。.....
9、附件.....	错误!未定义书签。.....
系统的原理图.....	错误!未定义书签。.....
系统 PCB 图.....	错误!未定义书签。.....

一、项目介绍

本设计为一个自适应频率计，能够自动判别输入周期频率信号频率为 1Hz-9999KHz 的特性。输入信号为方波，正向输入峰值 5V。要求用 4 位数码显示，自动选择最正确频段使能显示最多有效数字并自动移动小数点使显示单位维持为“KHz、项目要求。

二、制作流程图

项目制作流程如下：

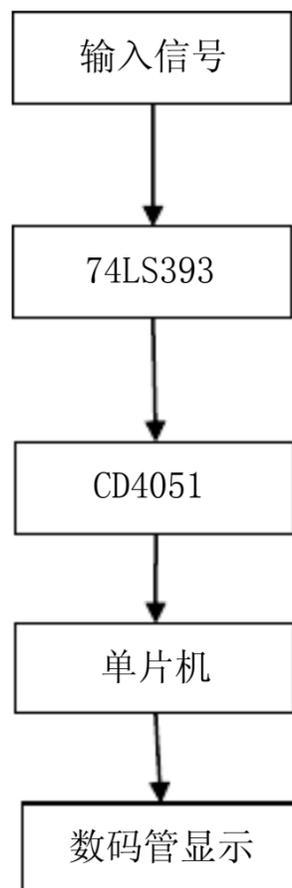


项目时刻进度安排如下：

第一、二周	第三、四周	第五周——	最后一周
设计方案，分工	制作电路，编程，写文档	链调，测试	验收

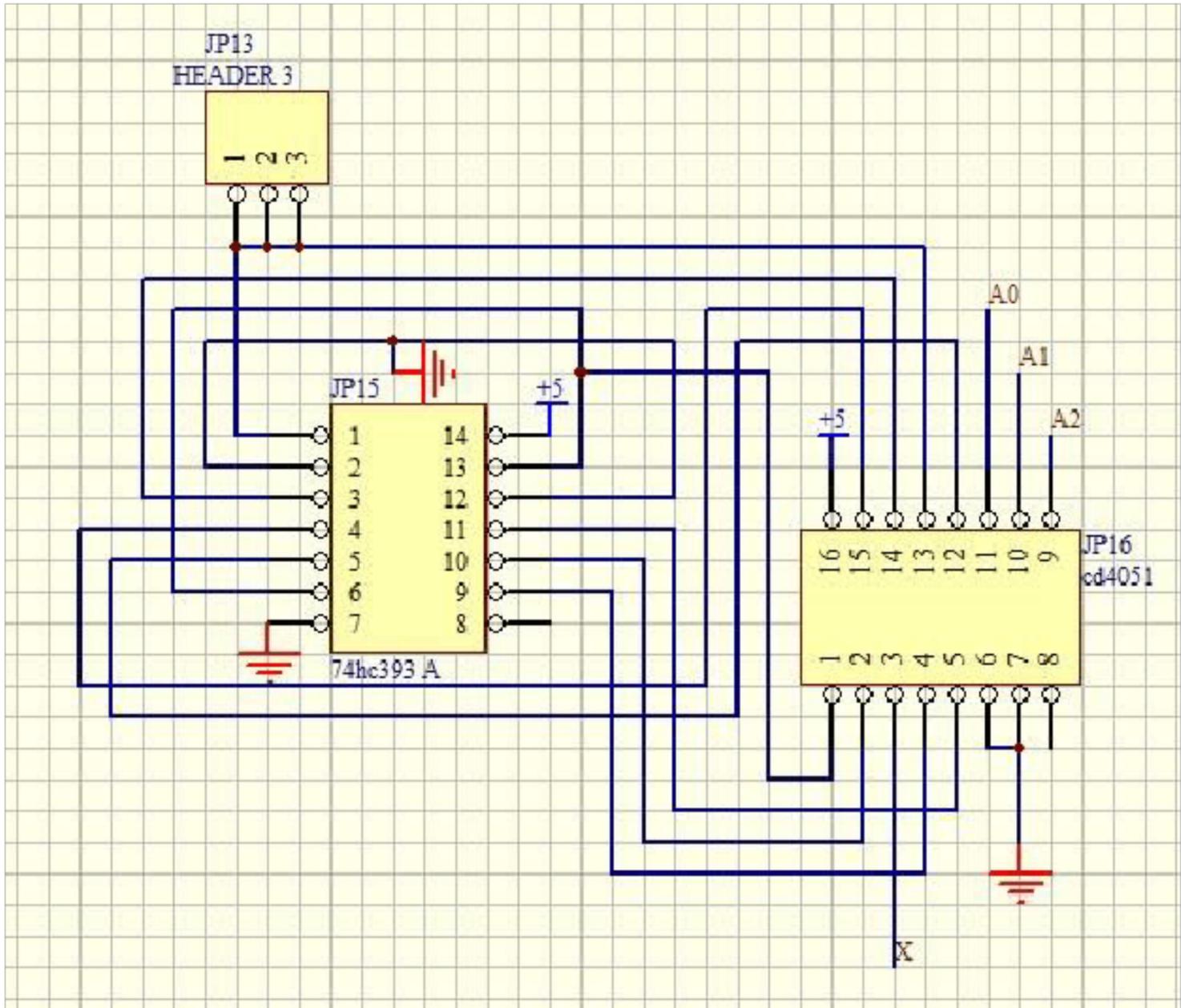
3、系统功能分析

系统的功能模块框图



分频模块

如以下图：

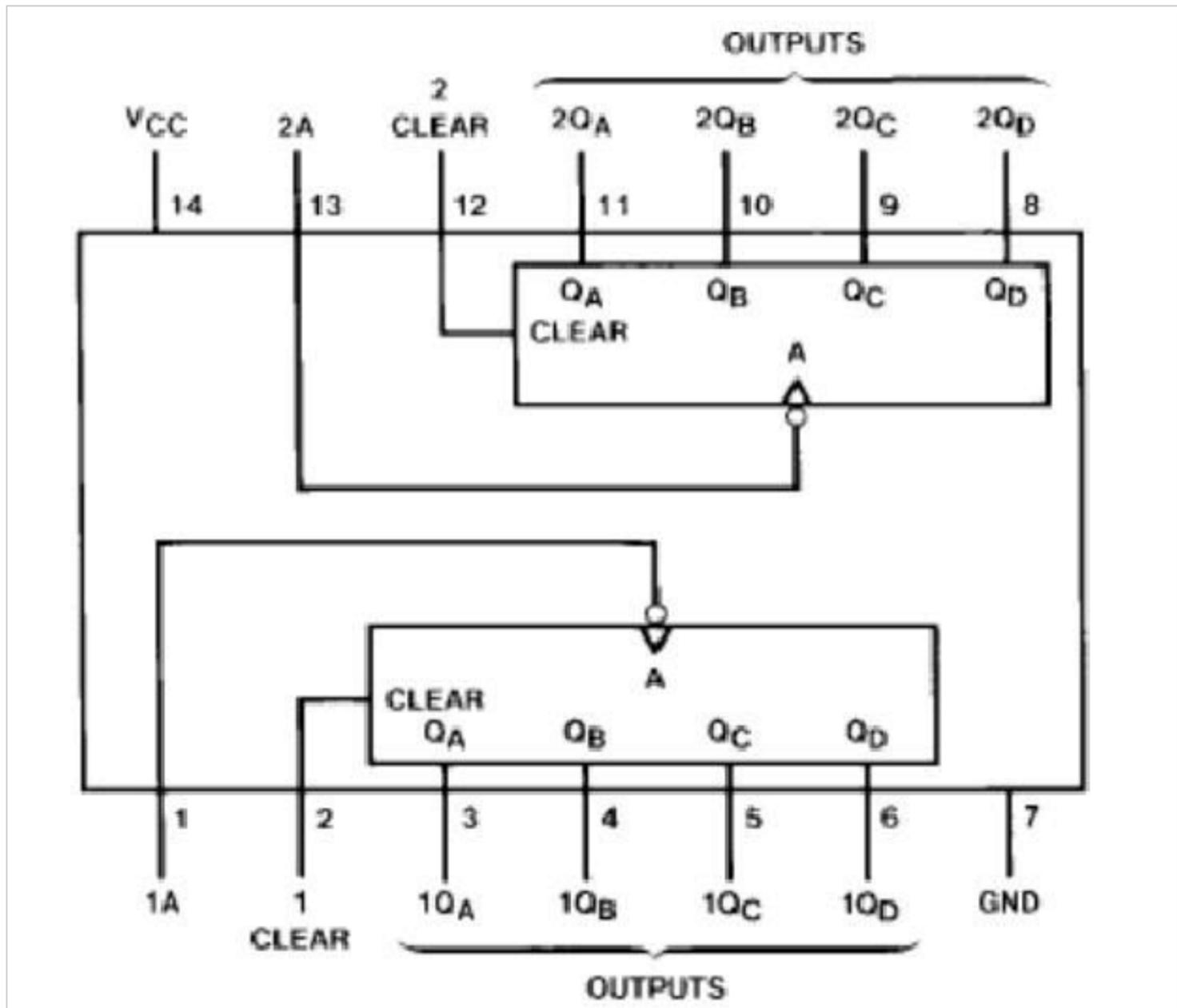


图

12MHz 晶振时约为 500KHz 所需要对高频被测信号进行硬件分频处置 采纳 74LS393 进行分频处置。74LS393 有两套完全相同的 4 位二进制计数器 因此一片 393 可实现 2 分频、4 分频、8 分频、直到 256 分频。其连接方式为 CLK 脚接需被分频的信号 MR 脚为清零信号 高电平有效 一样直接接地 而 Q0 Q1 Q2 Q3 脚别离为 2 4 8 16. 分频输出脚。

74LS393 芯片介绍 双四位二进制计数器 异步清零 异步清零端为高电平常 不管时钟 1A 2A 状态如何 即能够完成清除功能。当异步清零端为低电平常 在 1A、2A 脉冲下降沿作用下进行计数操作。

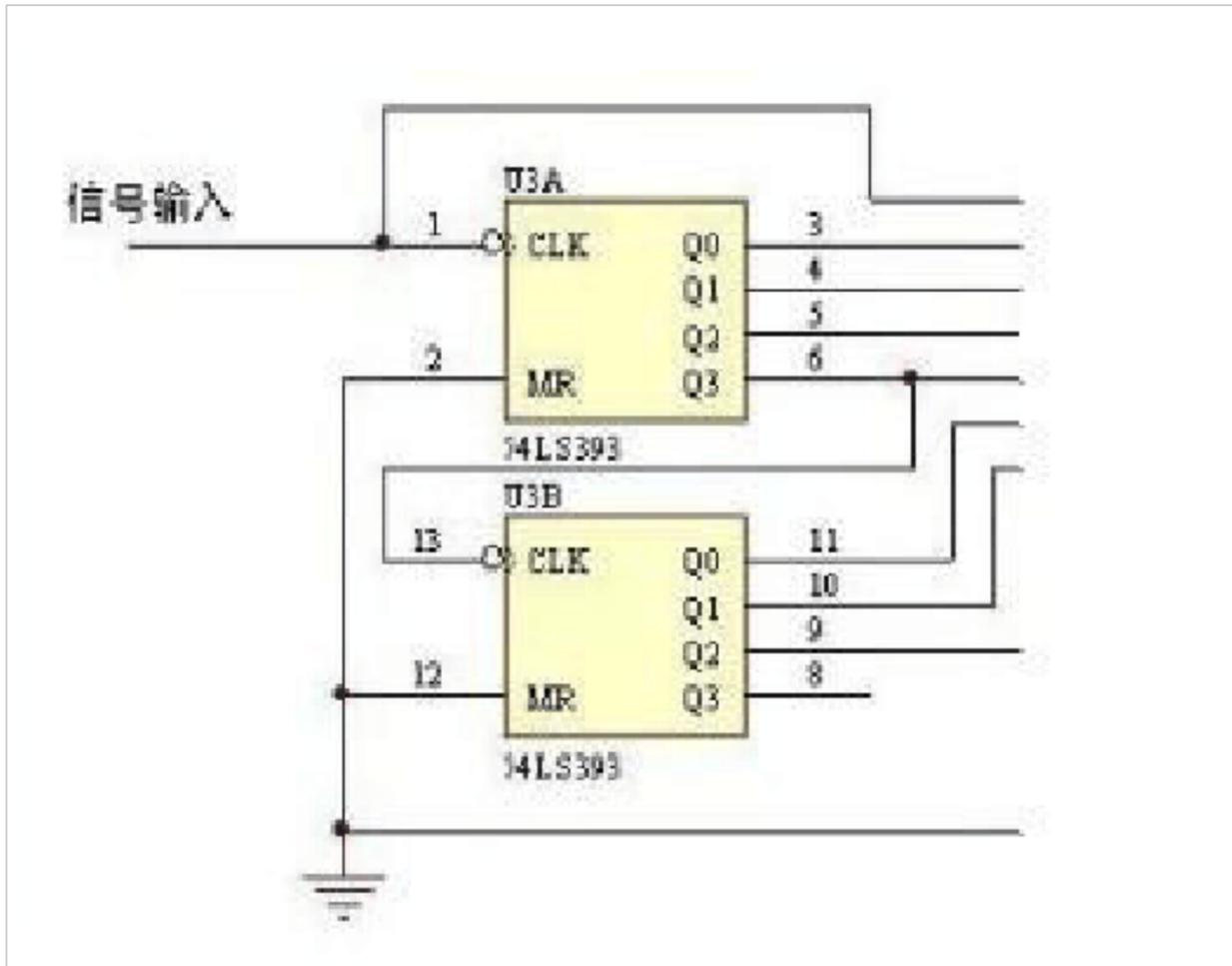
外接管脚如图：



真值表

Count	Outputs			
	Q _D	Q _C	Q _B	Q _A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H

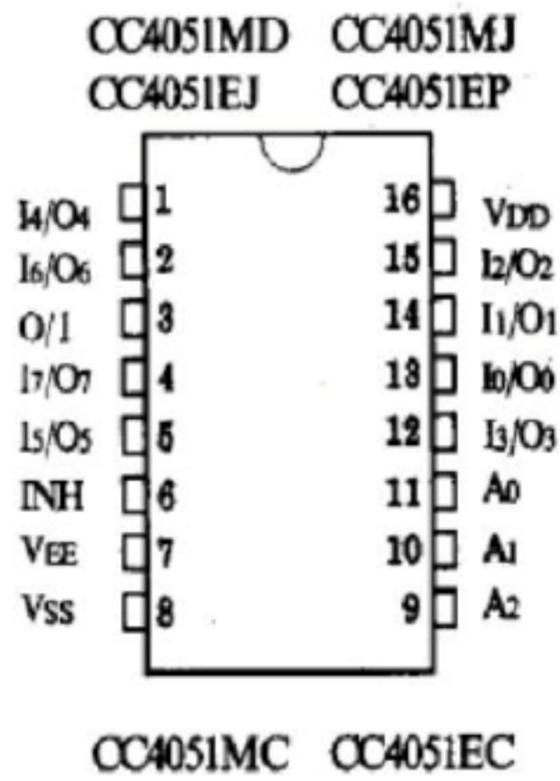
对应原图



4.选频模块:

设计采纳 74LS393 进行分频处置后 需要再用 CD4051 将输入信号送入核心操纵器件单片机中完成运算、操纵及其显示功能。CD4051 确实是一种单端 8 通道多路开关 它带有三个输入端 A, B, C 和一个禁止输入端 INH。从 A, B, C 输入的信号来选择 8 个通道中的一个。

引出端排列（俯视）：



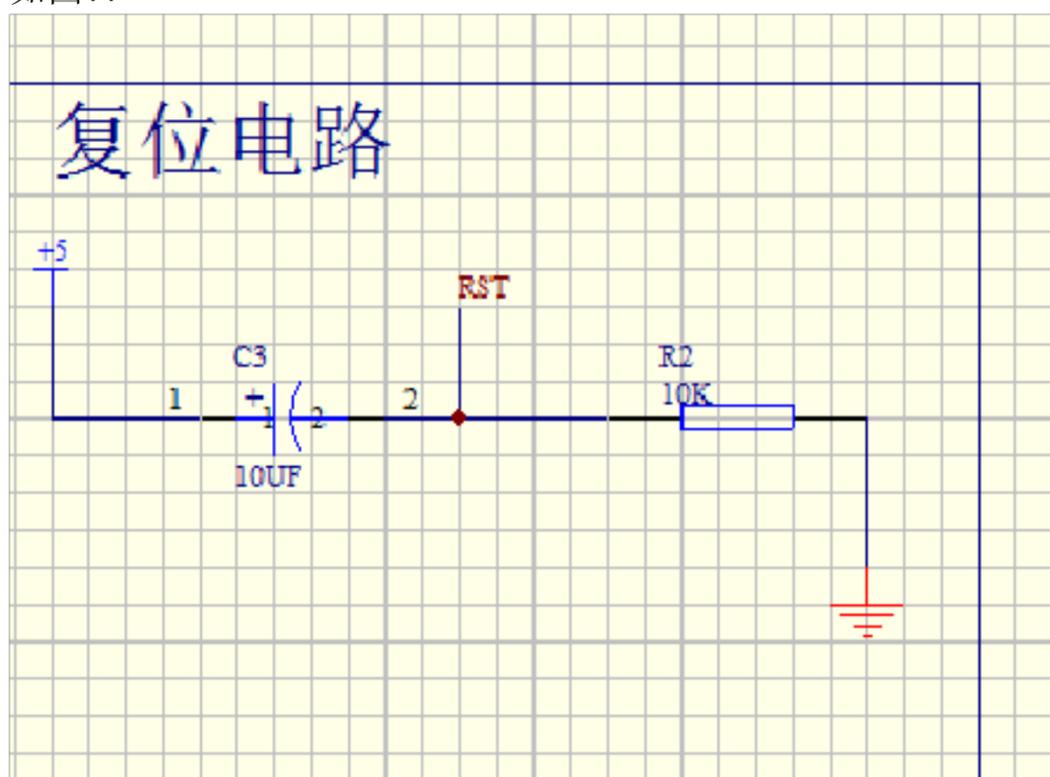
逻辑表达式：

INH	输入			被选通道
	A ₂	A ₁	A ₀	
L	L	L	L	I ₀ /O ₀
L	L	L	H	I ₁ /O ₁
L	L	H	L	I ₂ /O ₂
L	L	H	H	I ₃ /O ₃
L	H	L	L	I ₄ /O ₄
L	H	L	H	I ₅ /O ₅
L	H	H	L	I ₆ /O ₆
L	H	H	H	I ₇ /O ₇
H	x	x	x	无

5. 操纵模块

8 位单片机是 MSC-51 系列产品升级版,有世界闻名半导体公司 ATMEL 在购买 MSC-51 设计结构后,利用自身优势技术——掉电不丢数据,闪存生产技术对旧技术进行改良和扩展,同时利用新的半导体生产工艺,最终取得成型产品。与此同时,世界上其他的闻名公司也通过大体的 51 内核,结合公司自身技术进行改良生产,推行一批如 51F020 等高性能单片机。AT89S52 片内集成 256 字节程序运行空间、8K 字节 Flash 存储空间,支持最大 64K 外部存储扩展。依照不同的运行速度和功耗的要求,时钟频率能够设置在 0-33M 之间。片内资源有 4 组 I/O 操纵端口、3 个按时器、8 个中断、软件设置低能耗模式、看门狗和断电爱惜。能够在 4V 到宽电压范围内正常工作。不断进展的半导体工艺也让该单片机的功耗不断降低。同时,该单片机支持运算机并口下载,简单的数字芯片就能够够制成下载线,仅仅几块钱的价钱让该型号单片机畅销 10 年不衰.依照不同场合的要求,这款单片机提供了多种封装,本次设计依照最小系统有时需要改换单片机的具体情形利用双列直插 DIP-40 的封装。复位电路和时钟电路是维持单片机最小系统运行的大体模块。复位电路通常分为两种上电复位和手动复位.本次设计选用上电位。

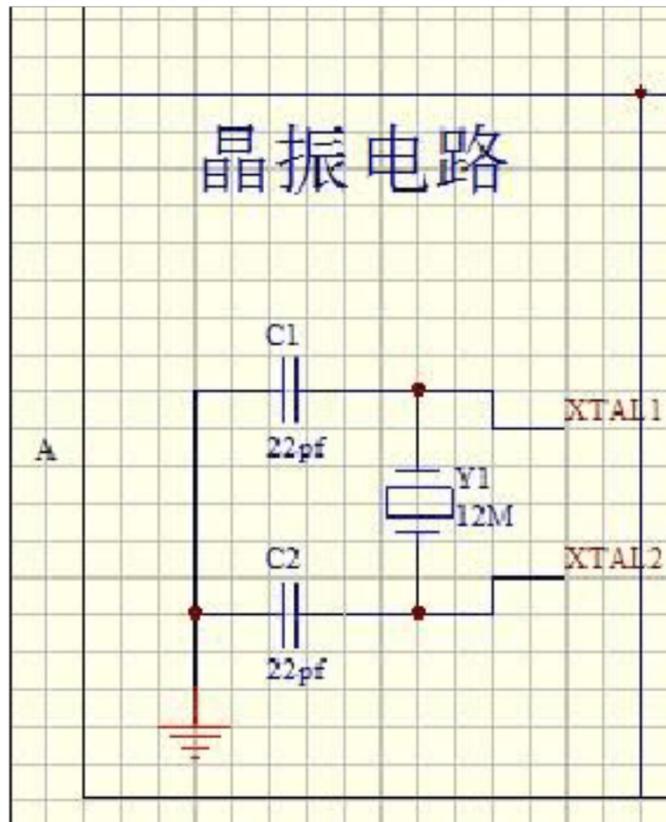
如图::



高频率的时钟有利于程序更快的运行 也有能够实现更高的信号采样率 从而

实现更多的功能。可是告知对系统要求较高 而且功耗大 运行环境苛刻。考虑到单片机本身用在操纵 并非高速信号采样处置 因此选取适合的频率即可。适合频率的晶振关于选频信号强度准确度都有益处 本次设计选取 12MHz 无源晶振接入 XTAL1 和 XTAL2 引脚。并联 2 个 20pF 陶瓷电容帮忙起振。

晶振电路：



单片机：

JP1			
1	1	40	40
2	2	39	39
3	3	38	38
4	4	37	37
5	5	36	36
6	6	35	35
7	7	34	34
8	8	33	33
9	9	32	32
10	10	31	31
11	11	30	30
12	12	29	29
13	13	28	28
14	14	27	27
15	15	26	26
16	16	25	25
17	17	24	24
18	18	23	23
19	19	22	22
20	20	21	21

8TM89C52RC

引脚功能说明

VCC (40 引脚): 电源电压

VSS (20 引脚): 接地

P0 端口 (~, 39~32 引脚): P0 口是一个漏极开路的 8 位双向 I/O 口。作为输出端口, 每一个引脚能驱动 8 个 TTL 负载, 对端口 P0 写入“1”时, 能够作为高阻抗输入。在访问外部程序和数据存储器时, P0 口也能够提供低 8 位地址和 8 位数据的复用总线。现在, P0 口内部上拉电阻有效。在 Flash ROM 编程时, P0 端口接收指令字节; 而在校验程序时, 那么输出指令字节。验证时, 要求外接上拉电阻。

P1 端口 (~, 1~8 引脚): P1 口是一个带内部上拉电阻的 8 位双向 I/O 口。P1 的输出缓冲器可驱动 (吸收或输出电流方式) 4 个 TTL 输入。对端口写入 1 时, 通过内部的上拉电阻把端口拉到高电位, 这是可用作输入口。P1 口作输入口利历时, 因为有内部上拉电阻, 那些被外部拉低的引脚会输出一个电流 (I_{IL})。

另外, 和还能够作为按时器/计数器 2 的外部技术输入 (T2) 和按时器/计数器 2 的触发输入 (T2EX), 具体参见下表:

在对 Flash ROM 编程和程序校验时, P1 接收低 8 位地址。

表 XX 和引脚复用功能

引脚号	功能特性
	T2 (定时器/计数器 2 外部计数输入), 时钟输出
	T2EX (定时器/计数器 2 捕获/重装触发和方向控制)

P2 端口 (~, 21~28 引脚): P2 口是一个带内部上拉电阻的 8 位双向 I/O 端口。P2 的输出缓冲器能够驱动 (吸收或输出电流方式) 4 个 TTL 输入。对端口写入 1 时, 通过内部的上拉电阻把端口拉到高电平, 这时可用作输入口。P2 作为输入口利历时, 因为有内部的上拉电阻, 那些被外部信号拉低的引脚会输出一个电流 (I_{IL})。

在访问外部程序存储器和 16 位地址的外部数据存储器 (如执行“MOVX @DPTR”指令) 时, P2 送出高 8 位地址。在访问 8 位地址的外部数据存储器 (如执行“MOVX @R1”指令) 时, P2 口引脚上的内容 (确实是专用寄存器 (SFR) 区中的 P2 寄存器的内容), 在整个访问期间可不能改变。

在对 Flash ROM 编程和程序校验期间, P2 也接收高位地址和一些操纵信号。

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/658047045027007004>