电子 2024 年 03 月 31 日

电子行业深度研究报告

# AI 浪潮汹涌，HBM 全产业链迸发向上

推荐（维持）

- **AI 需求爆发驱动 HBM 快速增长，三大存储原厂引领市场。**HBM 即高带宽存储器，是一种基于 3D 堆叠工艺的 DRAM 内存芯片，具有高内存带宽、低能耗、更多 I/O 数量、更小尺寸等优势。自 2013 年海力士首次制造问世以来，HBM 已迭代至第五代 HBM3E，该代际产品最大容量为 36GB，每引脚最大数据速率为 9.2Gbps，最大带宽超过每秒 1.18TB。ChatGPT 爆火 AI 大模型迎来快速发展，引爆算力需求，HBM 助力突破存储瓶颈，成为高速计算平台的最优解决方案。为应对 NVIDIA 和大型 CSP 厂商对高带宽存储订单的不断增加，各大存储供应商持续扩大 HBM 产量，有望推动 HBM 市场规模在 2024 年达到 169 亿美元，同比增长 288%，占 DRAM 产业产值比重或提升至 20.1%，同比提升 11.7pct。SK 海力士独占 HBM 市场半壁江山，三星有望逐步缩小差距。根据 TrendForce 数据，2022 年三大原厂 HBM 份额分别为 SK 海力士占比 50%，三星占比约 40%，美光（Micron）占比约 10%。
- **设备端：TSV 提升前道工艺及设备需求，混合键合对先进封装提出了更高的要求。**TSV 是 HBM 核心工艺，成本占比近 30%。TSV 属于前道工艺，用于生产 HBM 的 DRAM 颗粒需要在制造过程中预留 TSV 打孔的位置，属于定制颗粒，其中最关键的中通孔（Via Middle）的制备涉及刻蚀、沉积、电镀、抛光等前道工艺，提振相关设备需求。互联距离/互联密度/导热效率优势加持，混合键合或为未来 HBM 主流堆叠键合技术。混合键合设备的平均售价将显著高于目前最先进的 Flip chip（倒装芯片）或 TCB 键合系统。随着 HBM 需求持续抬升，存储领域将会贡献明显增量，中性假设下全球 2030 年混合键合设备保有量有望达到 1400 台左右。混合键合对表面光滑度、清洁度和粘合对准精度要求更为严格，生产必须在标准接近前端晶圆厂级别的超洁净室、自动化工厂和工艺专业知识要求的环境中进行，对先进封装和测试的工艺及设备提出了更高的要求，键合设备、刻蚀机、电镀机、沉积设备、量测和测试设备等有望受益。建议关注拓荆科技、华海清科、中微公司、北方华创、芯源微、中科飞测、赛腾股份、精智达。
- **材料端：TSV、MR-MUF 带动 EMC 材料、前驱体、电镀液、底填胶等增量需求。**MR-MUF 和 EMC 塑封料是 SK 海力士实现 HBM3 技术升级的关键工艺及材料，MR-MUF 相比目前主流堆叠工艺 TC-NCF 具有散热好等优势，SK 海力士 2016 年首次在 HBM2E 上采用，随着后续堆叠层数变高减薄散热要求进一步提高，EMC 材料有望迎来进一步发展。TSV 制备涉及刻蚀、沉积、电镀、抛光等工艺，电镀液抛光材料等需求提升。此外 HBM 由多层堆叠而成，制造端前驱体、光刻胶等用量需求提升，封装端需用 underfill 填充保护，底填胶、载板亦有望受益。建议关注雅克科技、华海诚科、德邦科技、沃格光电、上海新阳。
- **HBM 需求高增有望拉动先进封测需求**，建议关注通富微电、长电科技、深科技。**经销商环节亦有望受益**，建议关注香农芯创。
- **风险提示：**产能扩张进度不及预期风险，产品迭代不及预期，行业竞争加剧。

华创证券研究所

**证券分析师：耿琛**

电话：0755-82755859
邮箱：gengchen@hcyjs.com
执业编号：S0360517100004

**证券分析师：岳阳**

邮箱：yueyang@hcyjs.com
执业编号：S0360521120002

**证券分析师：吴鑫**

邮箱：wuxin@hcyjs.com
执业编号：S0360523060001

**证券分析师：姚德昌**

邮箱：yaodechang@hcyjs.com
执业编号：S0360523080011

**行业基本数据**

| | | 占比% |
|---|---|---|
| 股票家数(只) | 464 | 0.06 |
| 总市值(亿元) | 67,985.73 | 7.70 |
| 流通市值(亿元) | 51,606.31 | 7.51 |

**相对指数表现**

| % | 1M | 6M | 12M |
|---|---|---|---|
| 绝对表现 | 10.7% | -2.3% | -12.1% |
| 相对表现 | 9.1% | 2.9% | -0.8% |




**相关研究报告**

《折叠屏手机行业深度研究报告：折叠屏引领手机创新，带动柔性 OLED、柔性盖板和铰链产业升级》

2024-02-24

《半导体存储模组行业深度研究报告：景气复苏渐进叠加 AI 需求释放，存储新一轮行情蓄势待发》

2024-02-21

《面板行业深度研究报告：供给侧去产能初见成效，体育赛事有望开启一轮新周期》

2023-12-30


未经许可，禁止转载

## 投资主题

### 报告亮点

本报告细致分析了 HBM 产业链及其良好的发展前景，依次梳理了 HBM 产品特征及优势、技术演进、爆发背景、前景展望、竞争格局、上游供应商等，其中从工艺难点切入，着重分析了 HBM 制备过程中的设备和材料需求，我们认为：1）设备端：TSV 与混合键合对于前后道工艺和设备均提出了更高的要求；2）材料端：TSV、MR-MUF 带动 EMC 材料、前驱体、电镀液、底填胶等增量需求。此外，HBM 需求高增，先进封测与经销商环节亦将受益。

### 投资逻辑

HBM 具有高带宽优势，AI 需求爆发驱动 HBM 快速增长，2024 年市场规模有望同比高增 288%达到 169 亿美元，占 DRAM 产业产值比重或提升至 20%。竞争格局来看，SK 海力士独占 HBM 市场半壁江山，三星有望逐步缩小差距。TSV、MR-MUF 与混合键合为其中关键工艺：TSV 是 HBM 核心工艺，成本占比近 30%，TSV 属于前道工艺，制备涉及刻蚀、沉积、电镀、抛光等工艺，对相关环节前道设备和电镀液抛光材料等需求提升；而混合键合或为未来 HBM 主流堆叠键合技术，其生产必须在标准接近前端晶圆厂级别的超洁净室、自动化工厂和工艺专业知识要求的环境中进行，对先进封装和测试的工艺及设备提出了更高的要求；MR-MUF 和 EMC 塑封料是 SK 海力士实现 HBM3 技术升级的关键工艺及材料，此外 HBM 由多层堆叠而成，制造端前驱体、光刻胶等用量需求提升，封装端需用 underfill 填充保护，底填胶、载板亦有望受益。建议关注：拓荆科技、华海清科、中微公司、北方华创、芯源微、中科飞测、赛腾股份、精智达、雅克科技、华海诚科、德邦科技、沃格光电、上海新阳、通富微电、长电科技、深科技、香农芯创等。

# 目 录

**一、HBM 凭高带宽优势成 AI 芯片主流选择，三大存储厂引领市场 ..... 5**
（一）HBM 具有高带宽优势，AI 需求爆发驱动 HBM 快速增长 ..... 5
（二）SK 海力士独占半壁江山，三星&美光紧随其后 ..... 8
**二、HBM 技术概述：TSV、MR-MUF 与混合键合为关键工艺 ..... 9**
（一）TSV：HBM 制备核心工艺 ..... 10
（二）MR-MUF：HBM3 领先核心技术 ..... 12
（三）混合键合：未来 HBM 主流堆叠键合技术 ..... 14
**三、相关标的 ..... 17**
（一）材料端 ..... 17
1、雅克科技：SK 海力士前驱体供应商，充分受益 HBM 需求增长 ..... 17
2、华海诚科：国内环氧塑封料领先厂商，HBM 用产品已通过部分客户验证 ..... 18
3、德邦科技：国内高端电子封装材料领先厂商，芯片级底部填充胶验证进展顺利 ..... 18
4、沃格光电：多年布局掌握 TGV 核心技术，半导体/显示玻璃基板全面布局迎发展良机 ..... 19
5、上海新阳：功能性湿电子化学品平台型公司，关键互联材料打破进口垄断 ..... 19
（二）设备端 ..... 20
1、拓荆科技：自主研发混合键合设备，进军“后摩尔时代”高端设备前沿领域 ..... 20
2、华海清科：前瞻自研减薄抛光一体机，填补国内技术领域空白 ..... 20
3、北方华创：晶圆厂扩产趋势向好，龙头持续受益于国产替代浪潮 ..... 21
4、中微公司：国产半导体设备龙头厂商，拓宽产品矩阵未来可期 ..... 21
5、芯源微：涂胶显影+清洗设备共振发力，前道设备持续放量 ..... 22
6、中科飞测：国内量检测设备领军者，新品布局持续推进 ..... 22
7、赛腾股份：消费电子/半导体双轮并驱，打开成长天花板 ..... 22
8、精智达：战略布局 DRAM 测试领域，深化半导体客户合作 ..... 23
（三）封测端 ..... 23
1、通富微电：AI 算力发展拉动先进封装需求，先进封装助力长期发展 ..... 23
2、长电科技：拟收购晟碟深化与西部数据合作，先进封装业务放量可期 ..... 24
3、深科技：EMS 老牌龙头，致力成为存储芯片封测标杆企业 ..... 24
（四）经销商 ..... 25
1、香农芯创：SK 海力士国内云计算存储代理商，进军企业级 SSD 领域 ..... 25
**四、风险提示 ..... 25**

# 图表目录

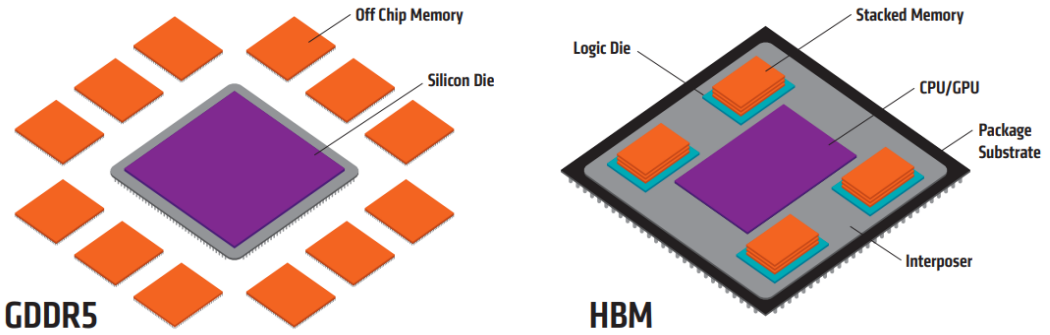
图表 1 搭载 GDDR5 与 HBM 存储器的芯片结构 ..... 5
图表 2 GDDR5 与 HBM 性能对比 ..... 5
图表 3 HBM 结构示意图 ..... 6
图表 4 五代 HBM 对比 ..... 6
图表 5 训练模型的计算性能趋势 ..... 7
图表 6 部分高端 AI 芯片显存方案 ..... 7
图表 7 HBM3 需求占比显著提升 ..... 8
图表 8 2022-2024E 全球 HBM 市场规模（亿美元） ..... 8
图表 9 三大原厂 HBM 解决方案开发进度 ..... 8
图表 10 全球 HBM 市场格局 ..... 9
图表 11 2023~2024E 各供货商 HBM/TSV 产能预估 ..... 9
图表 12 HBM 加工工艺 ..... 9
图表 13 TSV 示意图 ..... 10
图表 14 引线键合与 TSV 芯片叠层封装对比 ..... 10
图表 15 使用 HBM 的 2.5D 封装 ..... 10
图表 16 HBM（4 层 DRAM+1 层逻辑）99.5%键合良率成本构成 ..... 11
图表 17 HBM（4 层 DRAM+1 层逻辑）99%键合良率成本构成 ..... 11
图表 18 TSV 硅通孔封装工序 ..... 12
图表 19 MR-MUF 技术示意图 ..... 12
图表 20 TC-NCF 示意图 ..... 12
图表 21 SK 海力士使用的堆叠工艺演进历程 ..... 13
图表 22 环氧塑封料封装结构图 ..... 13
图表 23 SK 海力士使用 EMC 作为 MR-MUF 间隙填充材料 ..... 13
图表 24 EMC 环氧塑封料构成 ..... 14
图表 25 硅微粉按颗粒形貌可分为角形硅微粉和球形硅微粉 ..... 14
图表 26 采用微凸块和混合键合方法的垂直分层(Vertical Lamination)示意图 ..... 15
图表 27 W2W 和 D2W 混合键合技术及应用 ..... 16
图表 28 混合键合工艺流程 ..... 16
图表 29 混合键合设备保有量预估 ..... 17

# 一、HBM 凭高带宽优势成 AI 芯片主流选择，三大存储厂引领市场

## （一）HBM 具有高带宽优势，AI 需求爆发驱动 HBM 快速增长

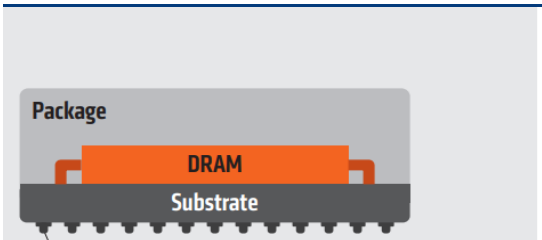
HBM（High Bandwidth Memory）即高带宽存储器，是一种基于 3D 堆叠工艺的 DRAM 内存芯片，具有高内存带宽、低能耗、更多 I/O 数量、更小尺寸等优势。随着显卡芯片快速发展，GDDR5 已经逐渐不能满足对带宽的需求，技术发展也进入瓶颈期，阻碍了显卡芯片性能的持续提升。2009 年 AMD 开始着手 HBM 的研发，并联合海力士在 2013 年首次实现 HBM 的制造问世。

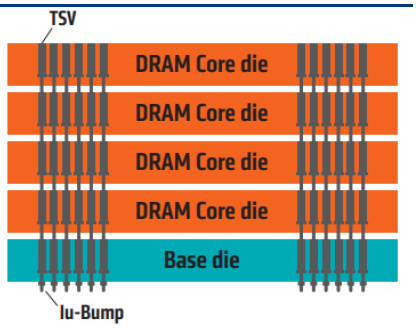
**图表 1　搭载 GDDR5 与 HBM 存储器的芯片结构**




*资料来源：TechSpot*

**图表 2　GDDR5 与 HBM 性能对比**



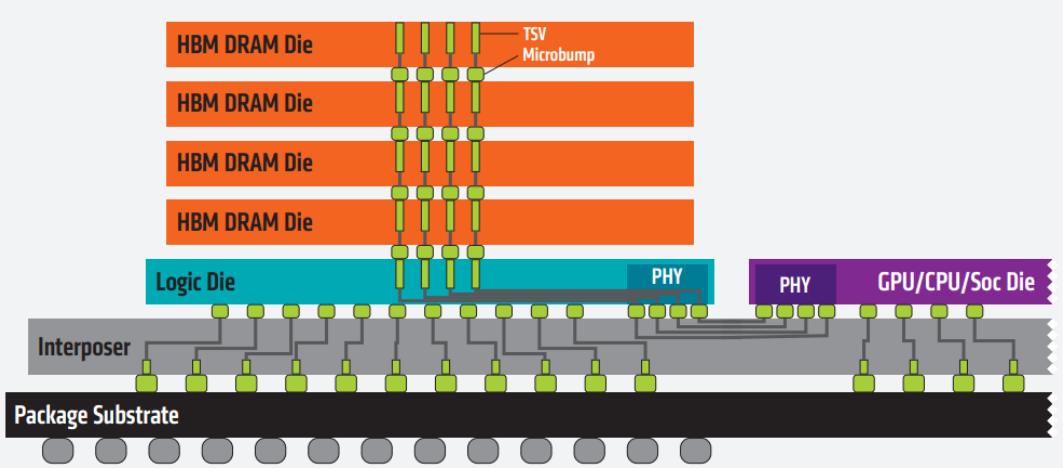




| GDDR5 | Per Package | HBM |
|---|---|---|
| 32-bit | Bus Width | 1024-bit |
| Up to 1750MHz (7GBps) | Clock Speed | Up to 500MHz (1GBps) |
| Up to 28GB/s per chip | Bandwidth | >100GB/s per stack |
| 1.5V | Voltage | 1.3V |

*资料来源：Hardware Times 官网*

在每个 HBM 封装内部，多个 DRAM die 通过 TSV（硅通孔）和 Microbump（微凸块）连接，堆叠后连接到下层 DRAM 的逻辑 die；DRAM 再通过 uBump 和 Interposer（中介层）连接 GPU 芯片。Interposer 再通过 Bump 连接到 BALL，BGA ball 再连接到封装基板上。

**图表 3 HBM 结构示意图**




*资料来源：TechSpot*

**HBM 技术快速迭代，向更大带宽、更快传输速率演进。**2014 年推出的 HBM1 带宽为 128Gb/s，高于 DDR4 和 GDDR5，容量为 1GB，同时较小的尺寸能够消耗较低的功率；海力士在 2018 年推出了 HBM2，性能是 HBM1 的 2-3 倍，带宽达到了 307GB/s，容量扩大到了 4-8 倍。2020 年海力士又推出了 HBM2 的扩展版本——HBM2E，带宽和容量进一步扩大，到 2022 年海力士推出并量产了全球首款 HBM3，堆叠层数达到了 8/12 层，容量已提高到了 16/24GB。2024 年 2 月，美光科技表示，其 HBM3E 内存已开始量产，并将用于英伟达的 H200 计算 GPU，预计于 2024 年第二季度发货。HBM3E 最大容量为 36GB，每引脚最大数据速率为 9.2Gbps，最大带宽超过每秒 1.18TB。

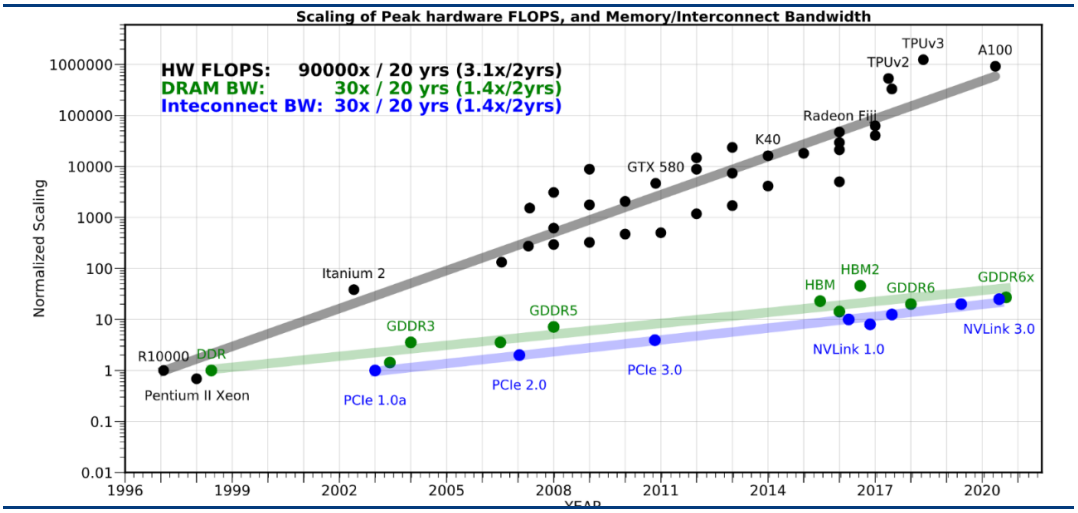
**图表 4 五代 HBM 对比**

| | HBM1 | HBM2 | HBM2E | HBM3 | HBM3E |
|---|---|---|---|---|---|
| 芯片密度 | 2Gb | 8Gb | 16Gb | 16Gb | 24Gb |
| 带宽 | 128GB/s | 307GB/s | 460GB/s | 819GB/s | 1.18TB/s |
| 堆叠高度 | 4 层 | 4 层/8 层 | 4 层/8 层 | 8 层/12 层 | 8 层/12 层 |
| I/O 速率 | 1Gbps | 2.4Gbps | 3.6Gbps | 6.4Gbps | 9.2Gbps |
| 容量 | 1GB | 4/8GB | 8/16GB | 16/24GB | 24/36GB |

*资料来源：SK Hynix，embedded，华创证券*

**大模型要求算力提升速度加快，HBM 助力突破存储瓶颈。**ChatGPT 爆火 AI 大模型迎来快速发展，引爆算力需求。GPT-3 等超大语言模型对算力的提升速度要求已经突破了后摩尔时代算力提升速度的极限，“内存墙”已成为重要的性能瓶颈。内存墙问题不仅与内存的大小有关，还与内存的传输带宽有关。在过去 20 年间硬件的峰值计算能力提高了 90000 倍，即使存储器从 DDR 发展到 GDDR6x，内存/硬件互联带宽也只提高了 30 倍。HBM 相比 DDR 具有更高的带宽和更低的功耗，是高速计算平台的最优解决方案。

图表 5 训练模型的计算性能趋势




*资料来源：OneFlow 公众号*

**HBM3 成高端 AI 训练芯片主流选择。**目前 NVIDIA 的 A100 和 H100，分别搭载了达 80GB 的 HBM2E 和 HBM3，在 Grace Hopper 芯片中，单颗芯片的 HBM 搭载容量再提升 20%，达到 96GB。2024 年 GTC 人工智能大会正式发布 Blackwell 芯片，单颗芯片的 GPU 显存容量高达 192GB，搭载 HBM3E，显存带宽有 8TB/s。此外 AMD 的 MI300 也搭载 HBM3，其中 MI300X 容量达 192GB，八颗 HBM3 堆栈带宽达 5.2TB/s。

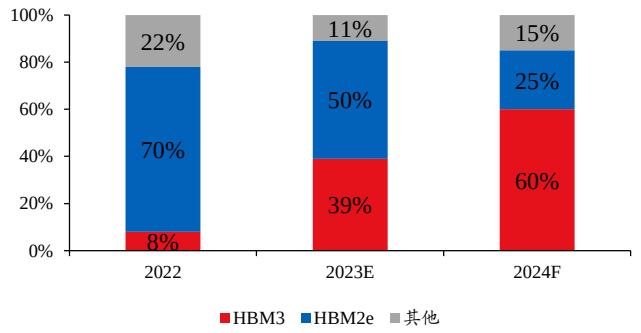
图表 6 部分高端 AI 芯片显存方案

| GPU 型号 | 推出时间 | 存储技术 | GPU 显存容量 | 显存带宽 |
|---|---|---|---|---|
| NVIDIA V100 SXM2 | 2017 年 | HBM2 | 16GB/32GB | 900 GB/s |
| NVIDIA A100 SXM | 2020 年 | HBM2e | 80GB | 2039 GB/s |
| NVIDIA H100 SXM | 2022 年 | HBM3 | 80GB | 3.35 TB/s |
| NVIDIA H200 SXM | 2023 年 | HBM3E | 141GB | 4.8TB/s |
| NVIDIA B100 | 2024 年 | HBM3E | 192GB | 8TB/s |
| NVIDIA B200 | 2024 年 | HBM3E | 192GB | 8TB/s |
| AMD Instinct MI100 | 2020 年 | HBM2 | 32GB | 1.2 TB/s |
| AMD Instinct MI200 | 2021 年 | HBM2e | 128GB | 3.2 TB/s |
| AMD Instinct MI300A | 2023 年 | HBM3 | 128GB | 5.2 TB/s |
| AMD Instinct MI300X | 2023 年 | HBM3 | 192GB | 5.2 TB/s |

*资料来源：AMD、英伟达官网，华创证券*

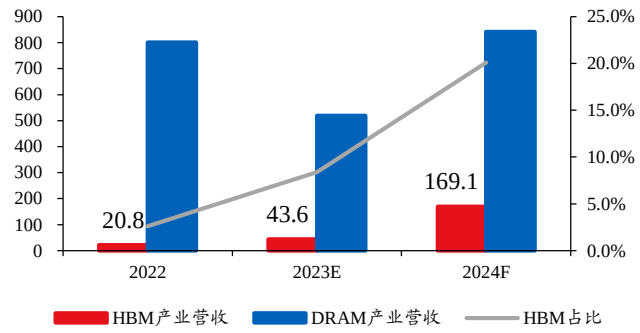
**HBM 市场规模迎来快速增长，预计 24 年全球达 169 亿美元市场空间。**为应对 NVIDIA 和大型 CSP 厂商对高带宽存储订单的不断增加，各大存储供应商持续扩大 HBM 产量，TrendForce 根据供应商当前的生产计划进行的预测表明，到 2024 年，HBM 位元供应量将增加 260%。2023 年至 2024 年将是 AI 发展的关键年，将引发对 AI 训练芯片的大量需求，从而提高 HBM 配置率。2023 年起市场主要需求将从 HBM2e 转向 HBM3，根据 TrendForce 数据及预测，2022-2024 年 HBM3 需求占比分别为 8%/39%/60%，HBM3 凭借其卓越性能加持 ASP 显著高于前序版本，或进一步推动 HBM 市场规模在 2024 年达到 169 亿美元，同比增长 288 %，届时 HBM 占 DRAM 产业产值比重或提升至 20.1%，同比提升 11.7pct。

**图表 7 HBM3 需求占比显著提升**




*资料来源：TrendForce，华创证券*

**图表 8 2022-2024E 全球 HBM 市场规模（亿美元）**

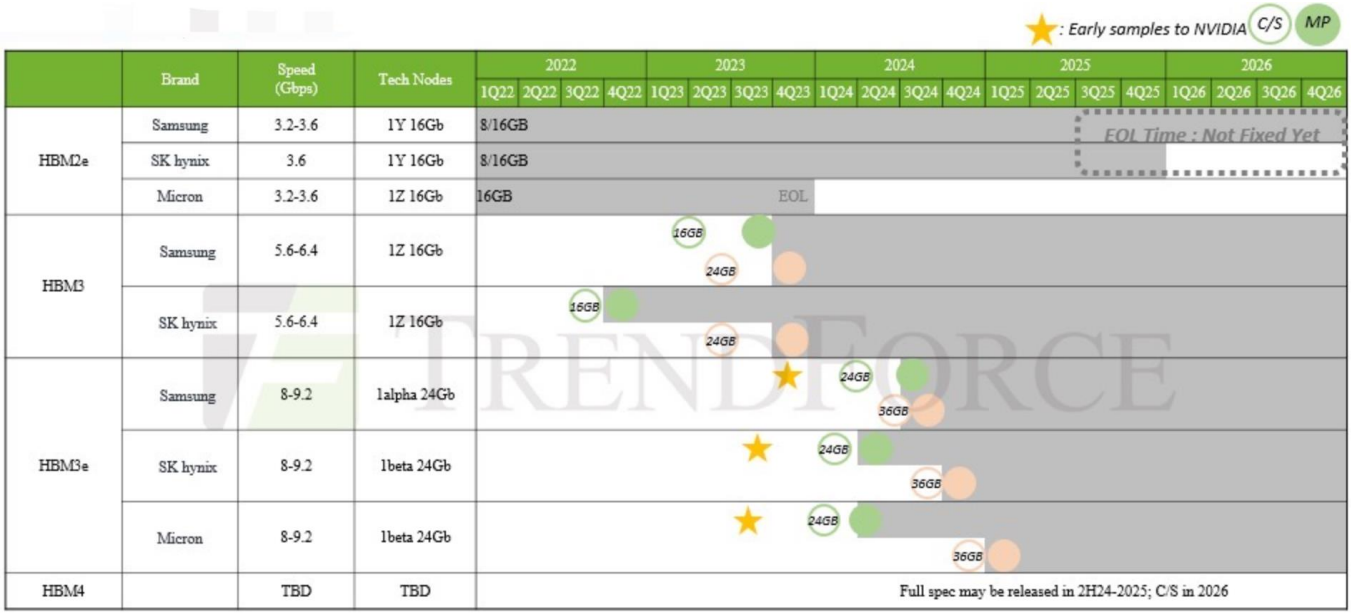



*资料来源：TrendForce，华创证券*

### （二）SK 海力士独占半壁江山，三星&美光紧随其后

**SK 海力士具备先发优势，三星奋起直追，美光专注先进世代产品。**当前 HBM 的量产厂商是三大存储厂，2012 年海力士成功研发 HBM1 后，三星奋起直追，2016 年即宣布开始量产 4GB HBM2 DRAM，并在同年开始生产 8GB HBM2。2019 年 8 月，SK 海力士宣布成功研发出新一代“HBM2e”；2020 年 2 月，三星也正式宣布推出其 16GB HBM2e 产品“Flashbolt”，于 2020 年上半年开始量产。2021 年 10 月，SK 海力士发布了全球首款 HBM3，并于 2022 年 6 月正式量产，供货英伟达，击败了三星再度于 HBM 上拿到了技术和市场优势。而另一大存储厂商美光在 2018 年放弃 HMC 后才转向 GDDR6 和 HBM 产品的研发，将更多研发投入 HBM3E 及更先进世代产品。

**图表 9 三大原厂 HBM 解决方案开发进度**




*资料来源：TrendForce 集邦咨询*

**SK 海力士独占 HBM 市场半壁江山，三星有望逐步缩小差距。**根据 TrendForce 数据，2022 年三大原厂 HBM 份额分别为 SK 海力士占比 50%，三星占比约 40%，美光（Micron）占比约 10%。SK 海力士目前在 HBM3 生产方面处于领先地位，是 NVIDIA 服务器 GPU 的主要供应商。由于三星从 CSP 获得的订单数量不断增加，预计 2024 年三星与 SK 海力

士之间的市场份额差距将大幅缩小。主要专注于 HBM3E 开发的美光科技未来两年的市场份额可能会略有下降。

**图表 10 全球 HBM 市场格局**

| 公司 | 2022 | 2023（E） | 2024（F） |
|---|---|---|---|
| SK 海力士 | 50% | 46~49% | 47~49% |
| 三星 | 40% | 46~49% | 47~49% |
| 美光 | 10% | 4~6% | 3~5% |

*资料来源：TrendForce 集邦咨询，华创证券*

**HBM 供应依然紧俏，2024 年订单量预计持续攀升。**HBM Die Size 较 DDR5 同制程与同容量尺寸大 35～45%；良率（包含 TSV 封装良率），则比起 DDR5 低约 20～30%；生产周期（包含 TSV）较 DDR5 多 1.5~2 个月不等。HBM 生产周期较 DDR5 更长，从投片到产出与封装完成需要两个季度以上。因此，急欲取得充足供货的买家需要更早锁定订单量，据 TrendForce 集邦咨询了解，大部分针对 2024 年度的订单都已经递交给供应商，除非有验证无法通过的情况，否则目前来看这些订单量均无法取消。以 HBM 产能来看，三星/SK 海力士/美光至 2024 年底的 TSV HBM 月总产能有望达到 130K/120~125K/20K。

**图表 11 2023~2024E 各供货商 HBM/TSV 产能预估**

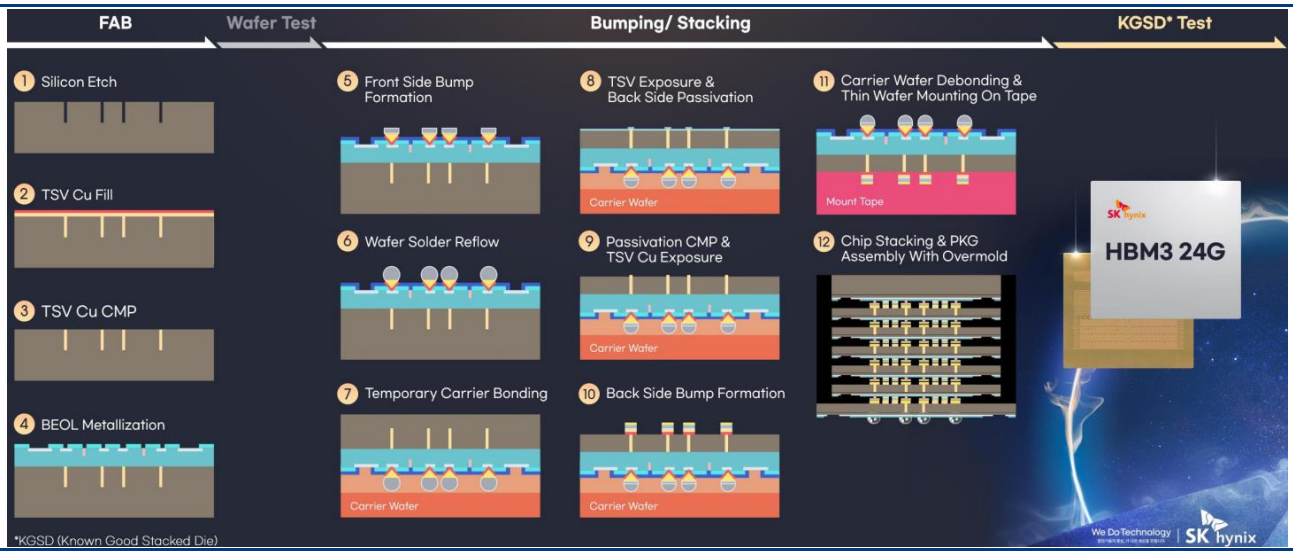
| | 三星 | SK 海力士 | 美光 |
|---|---|---|---|
| 2023 年底 | 45K/m | 45K/m | 3K/m |
| 2024 年底 | 130K/m | 120-125K/m | 20K/m |

*资料来源：TrendForce 集邦咨询，华创证券*

## 二、HBM 技术概述：TSV、MR-MUF 与混合键合为关键工艺

HBM 的加工流程包括前端的晶圆加工、后端的 Bumping(凸点)和 Stacking(堆叠)以及 KGSD 测试。TSV 和 MR-MUF 封装技术是 HBM 技术应用的核心工艺，混合键合工艺应用前景良好。

**图表 12 HBM 加工工艺**

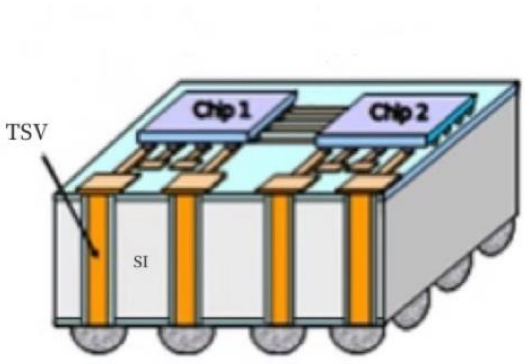



*资料来源：SK Hynix 官网*

### （一）TSV：HBM 制备核心工艺

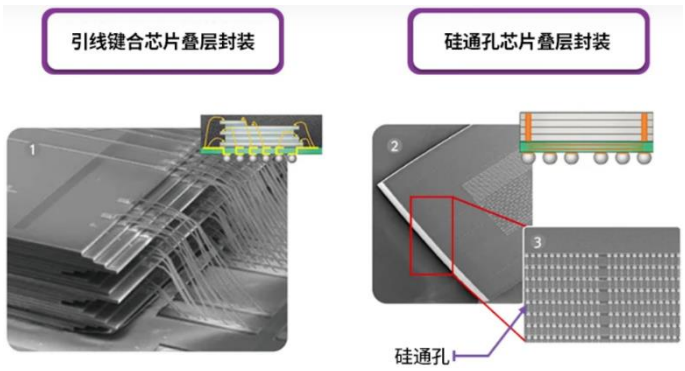
**TSV 封装可以提高堆叠密度，降低互联延迟。**TSV（Through-Silicon Vias）即硅通孔技术，指在芯片上钻孔并通过铜、钨、多晶硅等导电物质的填充，实现芯片的垂直电气互联。硅通孔封装的优势在于：1）可以实现较小的封装尺寸：随着堆叠芯片及连接引脚（Pin）的数量增加，引线复杂度提高并且需要更多空间容纳引线；而硅通孔芯片堆叠不需要复杂布线，封装尺寸更小。2）硅通孔封装可以实现芯片直接向下方芯片发送信号，而引线键合封装需先将信号传输至基板再传输至芯片，信号传输路径更长，因此硅通孔封装可以大大降低互联延迟，提高运行速度。TSV 结合微凸点，可以在三维方向获得最大的堆叠密度和最小的外形尺寸，同时大幅提高了芯片的速度和低功耗性能，被视为是继引线键合、载带自动键合（TAB）和倒装芯片之后的第四代封装互联技术。

**图表 13　TSV 示意图**




*资料来源：半导体行业观察*

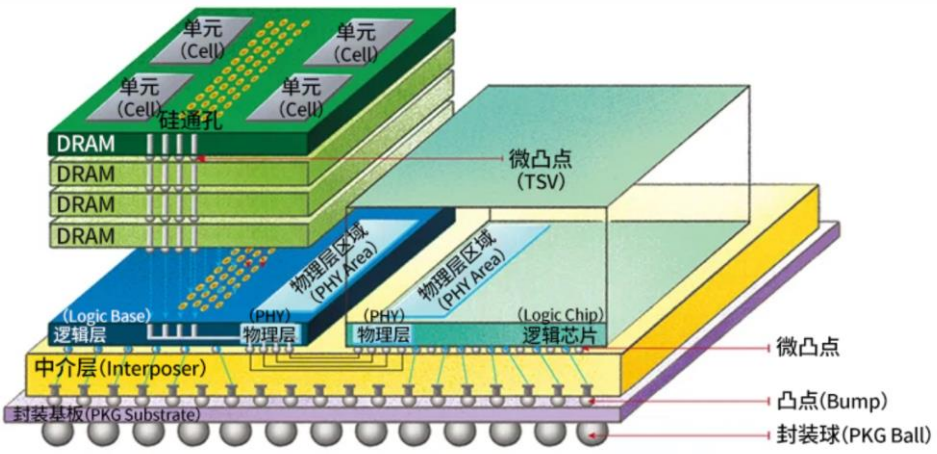
**图表 14　引线键合与 TSV 芯片叠层封装对比**




*资料来源：SK Hynix 公众号*

**HBM 并非一种全封装产品，而是一种半封装产品。**当 HBM 产品被送到系统半导体制造商那里时，系统半导体制造商会使用中介层构建一个 2.5D 封装，将 HBM 与逻辑芯片并排排列。由于 2.5D 封装中的基板无法提供用于支持 HBM 和逻辑芯片的所有输入/输出引脚的焊盘，因此需要使用中介层来形成焊盘和金属布线，从而容纳 HBM 和逻辑芯片。然后，再将这些中介层与基板连接。

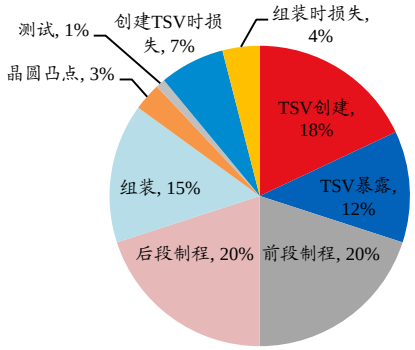
**图表 15　使用 HBM 的 2.5D 封装**




*资料来源：SK Hynix 官网*

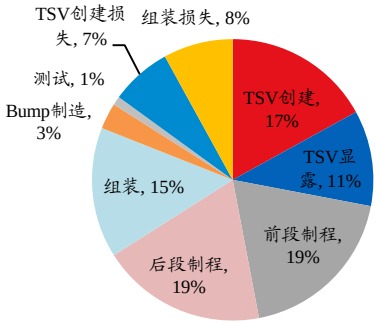
**TSV 工艺价值量在 HBM 封装工艺中占比最高。**根据 3DinCites 数据，配置为 4 层 DRAM core die 和 1 层逻辑 base die 堆叠的 HBM 结构，在 99.5%和 99%的芯片键合良率条件下，TSV 制造和 TSV 通孔露出工艺分别占其成本的 30%和 28%。

**图表 16 HBM（4 层 DRAM+1 层逻辑）99.5%键合良率成本构成**




*资料来源：3DInCites，华创证券*

**图表 17 HBM（4 层 DRAM+1 层逻辑）99%键合良率成本构成**

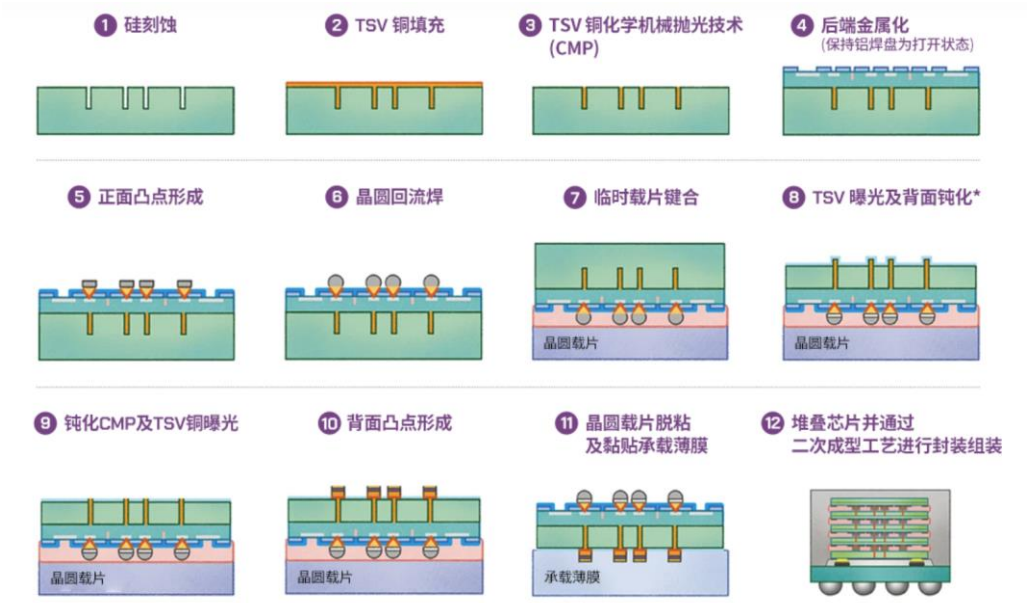



*资料来源：3DInCites，华创证券*

**TSV 属于前道工艺，主要由存储原厂完成。**用于生产 HBM 的 DRAM 颗粒需要在制造过程中预留 TSV 打孔的位置，属于定制颗粒。**具体封装工艺流程：**首先在晶圆制造过程中形成通孔（Via Middle）。随后在封装过程中，于晶圆正面形成焊接凸点。之后将晶圆贴附在晶圆载片上并进行背面研磨，在晶圆背面形成凸点后，将晶圆切割成独立芯片单元，并进行堆叠。

**中通孔（Via Middle）的制备涉及刻蚀、沉积、电镀、抛光等工艺：**首先在前道工序（Front-end of Line）中，在晶圆上制作晶体管，如互补金属氧化物半导体等。随后使用硬掩模（Hard Mask）在硅通孔形成区域绘制电路图案。之后利用**干刻蚀（Dry Etching）**工艺去除未覆盖硬掩膜的区域，形成深槽。再利用**化学气相沉积工艺（Chemical Vapor Deposition）**制备绝缘膜，如氧化物等。这层绝缘膜将用于隔绝填入槽中的铜等金属物质，防止硅片被金属物质污染。此外绝缘层上还将制备一层金属薄层作为屏障。此金属薄层将被用于**电镀**铜层。电镀完成后，采用**化学机械抛光（Chemical Mechanical Polishing）**技术使晶圆表面保持平滑，同时清除其表面铜基材，确保铜基材只留在沟槽中。然后通过后道工序（Back-end of Line）完成晶圆制造。

**图表 18 TSV 硅通孔封装工序**

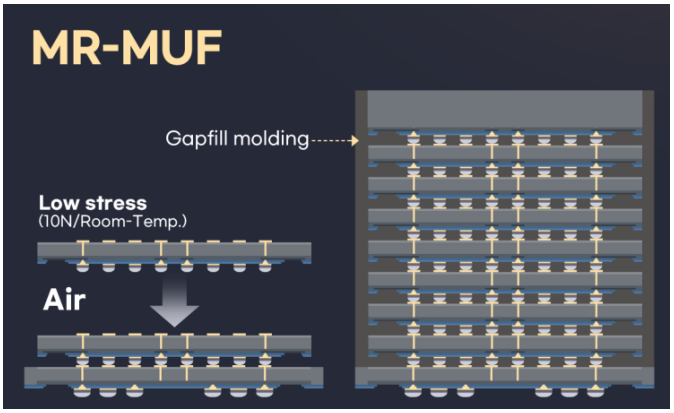



*资料来源：SK Hynix 官网*

### （二）MR-MUF：HBM3 领先核心技术

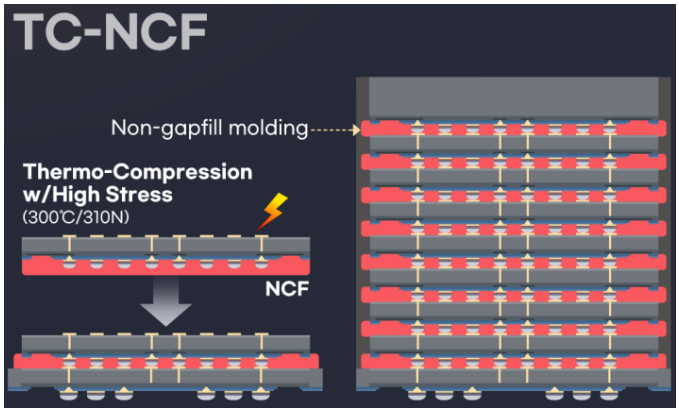
**MR-MUF 相比目前主流堆叠工艺 TC-NCF 具有散热好等优势。**MR-MUF（Mass reflow molded underfill）即批量回流模制底部填充，是将多个芯片放置在下层基板上，通过回流焊一次性粘合，然后同时用模塑料填充芯片之间或芯片与基板之间间隙的方法，该方法主要用于倒片封装和 TSV 芯片堆叠。目前主流的堆叠工艺是用 TC-NCF 的方式，即热压键合与非导电膜（NCF，Non Conductive Film）相结合。NCF 预先贴合在晶圆表面，覆盖凸点，在焊接过程中流动填充在芯片与芯片间，缓冲应力对芯片的影响的同时保护凸块。MR-MUF 避免了 TC-NCF 在穿透中所需要的高温和压力，使用的 EMC 塑封料具有良好的导热性，可以将导热率提高两倍左右，有助于解决存储器的散热问题，具有显著优势。

**图表 19 MR-MUF 技术示意图**




*资料来源：SK Hynix 官网*

**图表 20 TC-NCF 示意图**

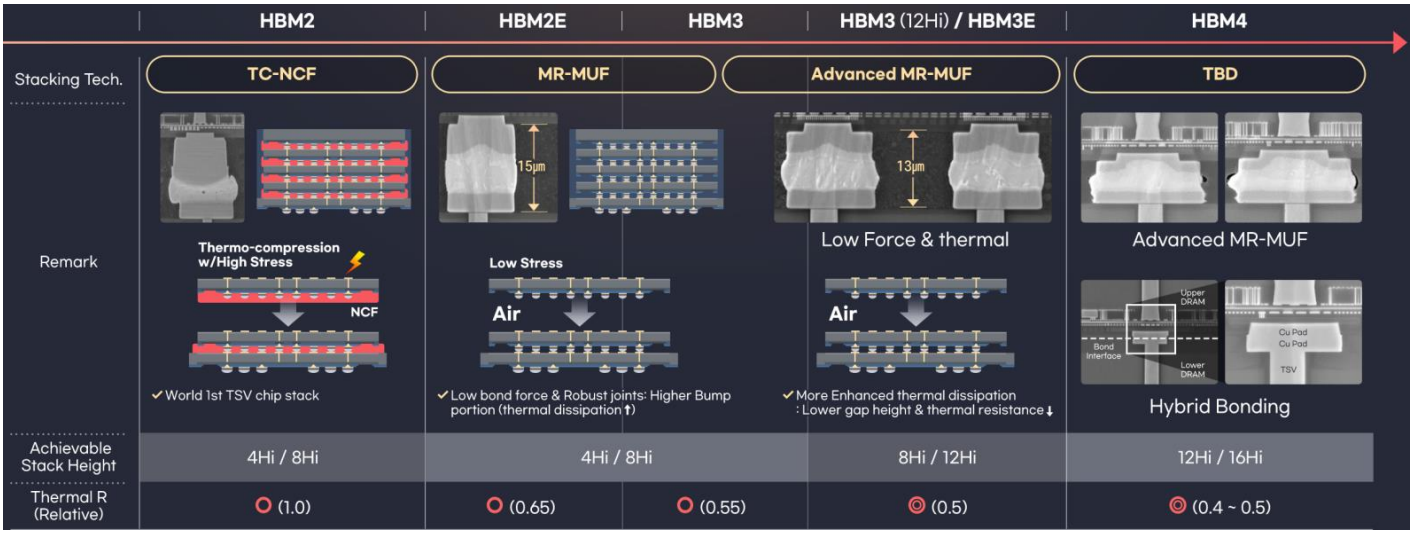



*资料来源：SK Hynix 官网*

**MR-MUF 和 EMC 塑封料是 SK 海力士实现 HBM3 技术升级的关键工艺及材料。**2016 年，SK 海力士将批量回流焊技术应用在 8 层堆叠的 HBM2E 上，并使用具有优良导热性的塑封料作为间隙填充材料，改善了因存储器带宽增加而引起的散热问题，同时也大幅

降低了 TSV 的制造成本。对于 12 层的 HBM3 产品，堆叠的 DRAM 芯片个数从 8 个（容量 16GB）提到了 12 个（容量 24GB），容量提升了 50%，同时还要保持产品的厚度不变，需要将 DRAM 芯片打薄 40%后再进行叠加，容易导致芯片弯曲等问题，芯片间隙也缩窄 13%。SK 海力士进一步改进使用的 EMC 塑封料和 MR-MUF 技术，在成功实现 12 层堆叠的同时还将散热性提高了约 2.5 倍，重新获得了在 HBM 市场的领先优势。

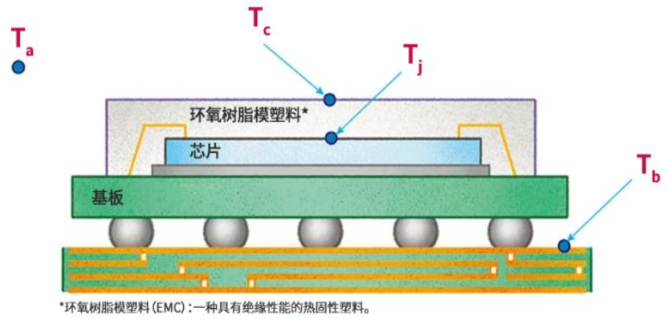
**图表 21　SK 海力士使用的堆叠工艺演进历程**




*资料来源：SK Hynix 官网*

**EMC 是海力士实现 HBM3 快速迭代的关键材料。**EMC（Epoxy Molding Compound，环氧树脂模塑料）中文简称环氧塑封料，是用于半导体封装的一种热固性化学材料，由环氧树脂为基体树脂，以高性能酚醛树脂为固化剂，加入硅微粉等填料，以及添加多种助剂加工而成，主要功能为保护半导体芯片不受外界环境（水汽、温度、污染等）的影响，并实现导热、绝缘、耐湿、耐压、支撑等复合功能。根据中国科学院上海微系统与信息技术研究所数据，90%以上的集成电路均采用环氧塑封料作为包封材料。

**图表 22　环氧塑封料封装结构图**




*资料来源：SK Hynix 官网，华创证券*

**图表 23　SK 海力士使用 EMC 作为 MR-MUF 间隙填充材料**




*资料来源：SK Hynix 官网*

**EMC 主要构成为硅微粉填充料。**目前常见的环氧塑封料主要组成为填充料（60%~90%）、环氧树脂（18%以下）、固化剂（9%以下）、添加剂（3%左右）。在微电子封装中，主要要

求集成电路封装后高耐潮、低应力、低 α 射线，耐浸焊和回流焊，塑封工艺性能好。针对这几个要求，环氧塑封料需在树脂基体里掺杂无机填料，现用的无机填料基本为二氧化硅微粉，其含量最高达 90.50%。

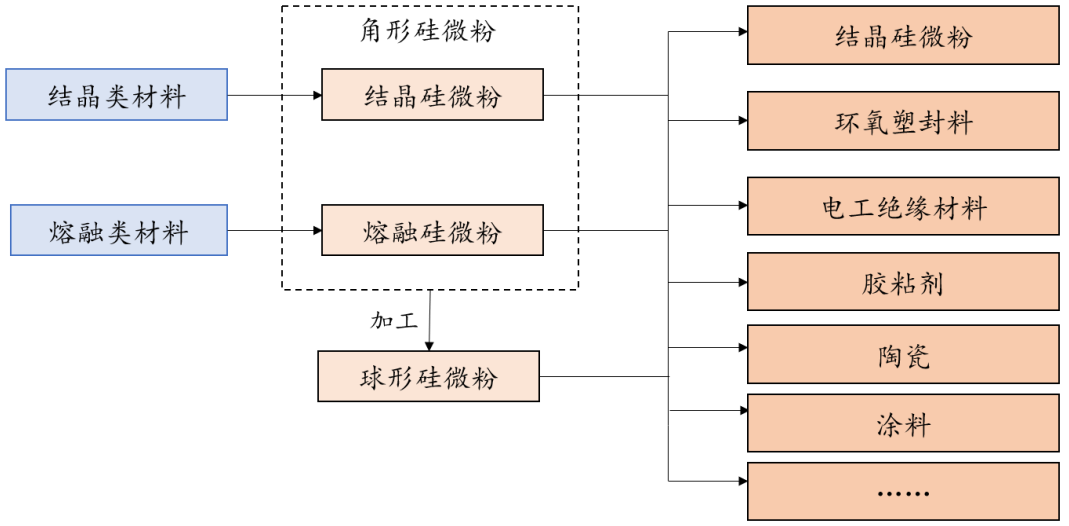
**图表 24　EMC 环氧塑封料构成**

| 材料 | 占比 |
|---|---|
| 填充料 | 60%-90% |
| 环氧树脂 | 18%以下 |
| 固化剂 | 9%以下 |
| 添加剂 | 约 3% |

*资料来源：联瑞新材招股书，华创证券*

**球形硅微粉是重要的环氧塑封料填料。**填充率与硅微粉的颗粒形貌相关，硅微粉按产品颗粒形貌不同可分为角形硅微粉和球形硅微粉。以高端芯片为代表的大规模集成电路要求封装材料中的填充料超细，而且要求其具有纯度高、放射性元素含量低等品质，特别是对于颗粒形貌提出了球形化要求。球形硅微粉具有高耐热、高耐湿、高填充率、低膨胀、低应力、低杂质、低摩擦系数等优越性能，成为超大规模和特大规模集成电路封装料中不可或缺的功能性填充材料。根据立木信息咨询《中国电子级硅微粉市场调研与投资战略报告（2019 版）》数据，当集成电路的集成度为 1M-4M 时，环氧塑封料应部分使用球形硅微粉，集成度 8M-16M 时，则必须全部使用球形硅微粉。

**图表 25　硅微粉按颗粒形貌可分为角形硅微粉和球形硅微粉**




*资料来源：联瑞新材招股书，华创证券*

### （三）混合键合：未来 HBM 主流堆叠键合技术

**互联距离/互联密度/导热效率优势加持，混合键合或为未来 HBM 主流堆叠键合技术。**目前 HBM 中所使用的 TSV 技术需要使用微凸块垂直堆叠多个芯片（通常为 4-12 个芯片）的方法。由于市场对高容量存储器产品需求不断增加，预计未来将需要 16 层甚至更高的多芯片堆叠技术。随着层数变高，会出现翘曲和发热等因素，同时还需满足当下 HBM 芯片的标准厚度 720 微米。为了实现这一目标，不仅需要减小芯片的厚度和凸块电极的尺寸，而且在不久的将来还需要应用混合键合技术，去除芯片之间的填充物，使其直接连

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：https://d.book118.com/668104066135006052