

**2021 年江西财经大学计算机科学与技术专业《计算机组成原理》科目
期末试卷 A (有答案)**

一、选择题

1、下列不属于程序控制指令的是 ()。

A.无条件转移指令

B.条件转移指令

C.中断隐指令

D.循环指令

2、假定编译器对 C 源程序中的变量和 MIPS 中寄存器进行了以下对应：变量 f、g、h、i、j 分别对应给寄存器 \$s0, \$s1, \$s2, \$s3, \$s4, 并将一条 C 赋值语句编译后生成如下汇编代码序列：

```
add $s0,$s1,$s2,
```

```
add $t1,$s3,$s4
```

```
sub $s0,$t0,$t1
```

请问这条 C 赋值语句是 ()。

A. $f = (g+i) - (h+i)$ B. $f = (g+j) - (h+i)$

C. $f = (g+h) - (j+i)$ D. $f = (j+i) - (g+h)$

3、某机字长 8 位，含一位数符，采用原码表示，则定点小数所能表示的非零最小正数为 ()

A. 2^{-9} B. 2^{-8} C. 2^{-7} D. 2^{-6}

4、在浮点机中，判断原码规格化的形式的原则是 ()。

A.尾数的符号位与第一数位不同

B.尾数的第一数位为 1，数符任意

C.尾数的符号位与第一位相同

D.阶符与数符不同

5、某字长为 8 位的计算机中，已知整型变量 x 、 y 的机器数分别为

$[x]_{\text{补}}=11110100$ ， $[y]_{\text{补}}=10110000$ 。若整型变量 $z=2x+y/2$ ，则 z 的机器数为（ ）。

A.11000000 B.00100100 C.10101010 D.溢出

6、下列关于虚拟存储器的说法，错误的是（ ）。

A.虚拟存储器利用了局部性原理

B.页式虚拟存储器的页面如果很小，主存中存放的页面数较多，导致缺页频率较低，换页次数减少，可以提升操作速度

C.页式虚拟存储器的页面如果很大，主存中存放的页面数较少，导致页面调度频率较高，换页次数增加，降低操作速度

D.段式虚拟存储器中，段具有逻辑独立性，易于实现程序的编译、管理和保护，也便于多道程序共享

7、某 C 语言程序段如下：

```
for (i=0; i<9; i++) {  
  
temp=1;  
  
for (j=0; j<=i; j++)  
  
temp+=a[j];  
  
sum+=temp;  
  
}
```

下列关于数组 a 的访问局部性的描述中，正确的是（ ）。

- A.时间局部性和空间局部性皆有
- B.无时间局部性，有空间局部性
- C.有时间局部性，无空间局部性
- D.时间局部性和空间局部性皆无

8、假定编译器对高级语言的某条语句可以编译生成两种不同的指令序列，A、B和C三类指令的CPI和执行两种不同序列所含的三类指令条数见下表。则以下结论错误的是（ ）。

指令类	CPI	序列一的指令条数	序列二的指令条数
A	1	2	4
B	2	1	1
C	3	2	1

- I.序列一比序列二少1条指令
 - II.序列一比序列二的执行速度快
 - III.序列一的总时钟周期数比序列二多1个
 - IV.序列一的CPI比序列二的CPI大
- A.I、II B.I、III C.II、IV D.II

9、计算机（ ）负责指令译码。

- A.算术逻辑单元 B.控制单元（或者操作码译码器） C.存储器电路 D.输入/输出译码电路

10、为协调计算机系统各部件的工作，需要一种器件来提供统一的时钟标准，这个器件，是（ ）。

- A.总线缓冲器 B.总线控制器 C.时钟发生器 D.以上器件都具备这种功能

11、总线的通信控制主要解决（ ）问题。

- A.由哪个主设备占用总线
- B.通信双方如何获知传输开始和结束

C.通信过程中双方如何协调配合

D.B 和 C

12、在微程序控制器中，微程序的入口微地址是通过（ ）得到的。

A.程序计数器 PC

B.前条微指令

C.PC+1

D.指令操作码映射

13、在程序执行过程中，（ ）控制计算机的运行总是处于取指令、分析指令和执行指令的循环之中。

A.控制器 B.CPU C.指令存储器 D.指令译码器

14、流水线中有3类数据相关冲突：写后读相关、读后写相关、写后写相关。那么下列3组指令中存在读后写相关的是（ ）。

A.I₁, SUB R₁, R₂, R₃; (R₂) - (R₃) → R₁

I₂, ADD R₄, R₅, R₁; (R₅) + (R₁) → R₄

B. I₁, STA M, R₂; (R₂) → M, M为主存单元

I₂, ADD R₂, R₄, R₅; (R₄) + (R₅) → R₂

C.I₁, MULR₃, R₂, R₁; (R₂) × (R₃) → R₃

I₂, SUB R₃, R₄, R₅; (R₅) - (R₄) → R₃

D.以上都不是

15、DMA 方式的接口电路中有程序中断部件，其作用是（ ）。

A.实现数据传送

B.向 CPU 提出总线使用权

C.向 CPU 提出传输结束

D.发中断请求

二、填空题

16、指令格式是指令用_____表示的结构形式，通常格式中由操作码字段和_____字段组成。

17、堆栈是一种特殊的数据寻址方式，它采用_____原理。按结构不同，分为_____堆栈和_____堆栈。

18、并行 I/O 接口_____和串行 I/O 接口_____是两个目前最具权威性和发展前景的标准接

19、不同机器有不同的_____，RISC 指令系统是_____指令系统的改进。

20、多个用户共享主存时，系统应提供_____。通常采用的方法是_____保护和_____保护，并用硬件来实现。

21、计算机软件一般分为两大类：一类叫_____，另一类叫_____操作系统属于_____类

22、总线仲裁部件通过采用_____策略或_____策略，选择其中一个主设备作为总线的下次，接管总线控制权。

23、• 计算机硬件包括_____、_____、_____适配器，输入/输出设备。

24、汉字的_____、_____、_____是计算机用于汉字输入、内部处理、输出三种不同用途的编码。

25、一位十进制数，用 BCD 码表示需_____位二进制码，用 ASCII 码表示需_____位二进制码。

三、名词解释题

26、写回法：

27、UART:

28、硬件:

29、通道:

四、简答题

30、什么是存储保护？通常采用什么方法？

31、什么是指令格式？计算机指令为什么要有一定的格式？

32、简要说明 CPU 与 I/O 设备之间传递信息可采用哪几种联络方式，他们分别用于什么场合？

33、原理性地说明条件相对转移指令的指令格式和执行步骤。

五、计算题

34、用一个时钟频率为 40MHz 的处理器执行标准测试程序，它所包含的混合指令数和响应所需的时钟周期见表。试求出有效的 CPI、MIPS 速率和程序的执行时间（假设有 N 条指令）。

表 1-2 测试程序包含的混合指令数和响应所需的时钟周期

指令类型	CPI	指令混合比
算术和逻辑	1	60%
高速缓存命中的访存	2	18%
转移	4	12%
高速缓存失效的访存	8	10%

35、设有一个64K×8位的RAM芯片，试问该芯片共有多少个基本单元电路（简称存储基元）？欲设计一种具有上述同样多存储基元的芯片，要求对芯片字长的选择应满足地址线和数据线的总和为最小，试确定这种芯片的地址线和数据线，并说明有几种解答。

36、已知有效信息位为1100，试用生成多项式 $G(x) = 1011$ 将其编成CRC码。

六、综合题

37、某计算机的主存地址空间大小为256MB，按字节编址。指令Cache和数据Cache分离，均有8个Cache行，每个Cache行大小为64B，数据Cache采用直接映射方式。现有两个功能相同的程序A和B，其伪代码如下所示：

	程序 A:	程序 B:
	<code>int a[256][256];</code>	<code>int a[256][256];</code>
	<code>...</code>	<code>...</code>
假	<code>int sum_array 1()</code>	<code>int sum_array 2()</code>
定	<code>{</code>	<code>{</code>
	<code>int i, j, sum = 0;</code>	<code>int i, j, sum = 0;</code>
	<code>for(i = 0; i < 256; i++)</code>	<code>for(j = 0; j < 256; j++)</code>
	<code>for (j = 0; j < 256; j++)</code>	<code>for (i = 0; i < 256; i++)</code>
	<code>sum += a[i][j];</code>	<code>sum += a[i][j];</code>
以	<code>return sum;</code>	<code>return sum;</code>
上	<code>}</code>	<code>}</code>

内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要
下载或阅读全文，请访问：

<https://d.book118.com/766141202124010153>