

※ 4 组合逻辑电路

主要内容

4.1 概述

4.2 组合逻辑电路的分析

4.3 组合逻辑电路的设计

4.4 组合逻辑电路中的竞争冒险

4.5 常用组合逻辑集成电路



基本要求

3. 了解典型的组合集成电路

1. 熟练掌握组合逻辑电路的分析方法和设计方法;
2. 掌握编码器、译码器、数据选择器、数据分配器、数值比较器、算术运算电路等组合逻辑器件的逻辑功能及其应用。

4.1 概 述



1、数字电路的分类（根据结构和工作原理分类）

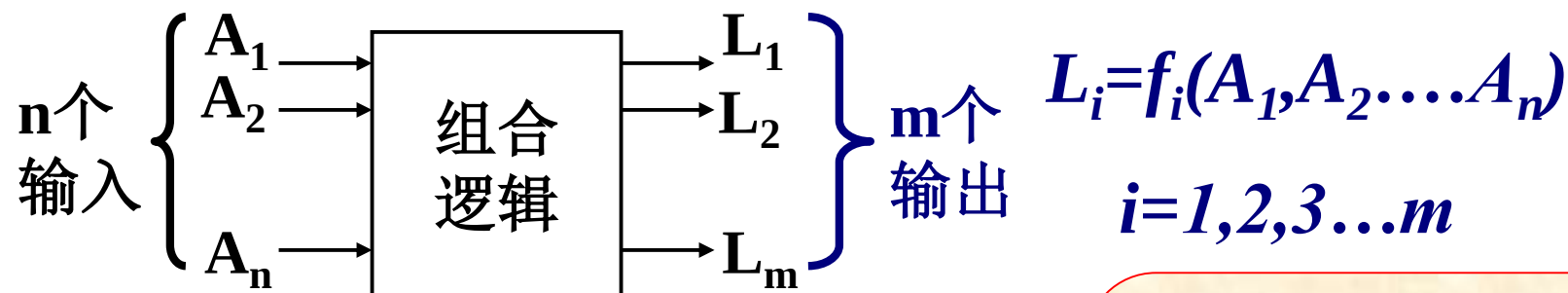
(1)组合逻辑电路（简称组合电路）： 无记忆功能

电路任意时刻的输出状态，只取决于同一时刻电路输入状态的组合，而与电路原来的状态无关。

(2)时序逻辑电路（简称时序电路）： 有记忆功能

电路任意时刻的输出状态，不仅取决于同一时刻电路输入状态的组合，还与电路原来的状态有关。

2、组合逻辑电路方框图



特点:

- ①不含反馈或延迟电路
- ②不含记忆元件
- ③基本单元电路为各种逻辑门

任意时刻的输出状态只取决于该时刻输入状态的组合，而与信号作用前电路的状态无关。

3、基本组合逻辑电路

代码转换器、编码器、译码器、数值比较器、数据选择器、数据分配器、奇偶校验器、算术运算电路等。

4.2 组合逻辑电路的分析

已知：逻辑电路  待求：逻辑功能

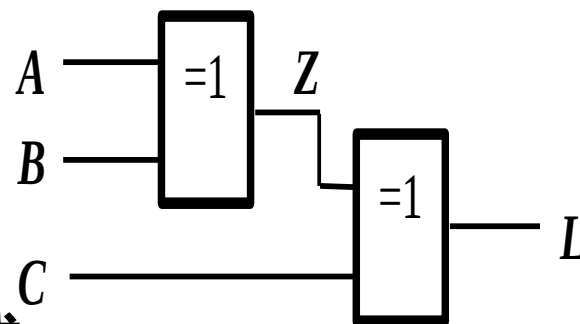
一、方法或步骤

- 1、逐级写出逻辑表达式
- 2、化简（代数法或卡诺图法）
- 3、列真值表或画波形图
- 4、分析、描述逻辑功能

※步骤4 需要有一定的经验，对于初学者有一定的困难。

二、举例

例1: (例4.2.1) 分析如图所示逻辑电路的功能。



解: 1. 根据逻辑图写出输出函数的逻辑表达式

$$L = Z \oplus C$$

$$= (A \oplus B) \oplus C$$

$$= A \oplus B \oplus C$$

2. 列写真值表。

3. 确定逻辑功能:

输入变量的取值中有奇数个1时, L 为1, 否则 L 为0, 电路具有为奇校验功能。

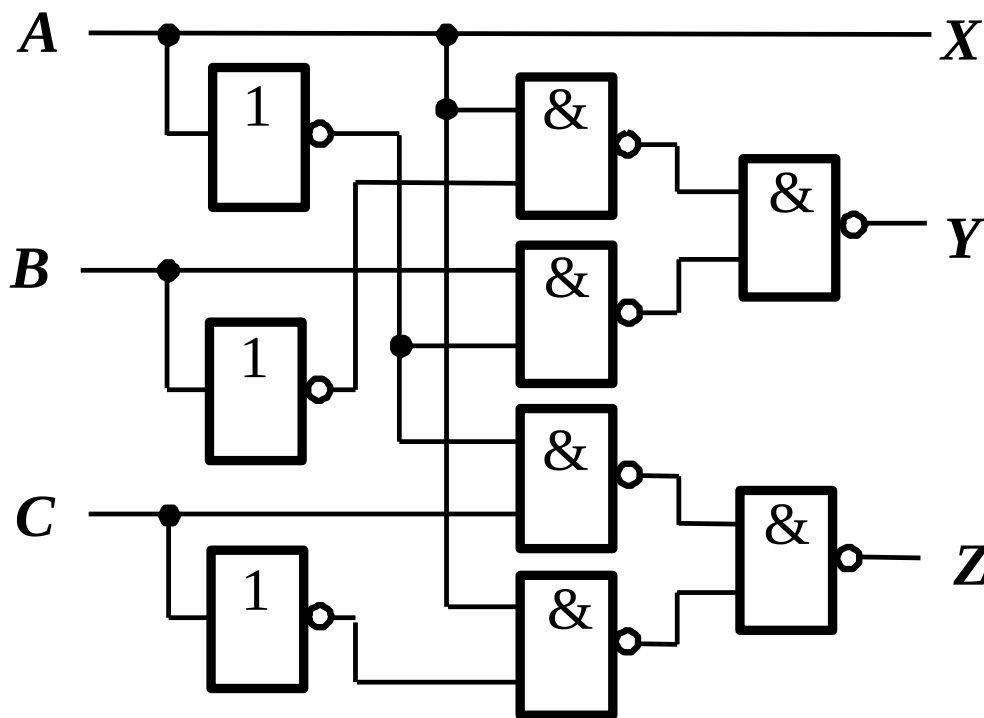
A	B	C	$Z = A \oplus B$	$L = (A \oplus B \oplus C)$
0	0	0	0	0
0	0	1	0	1
0	1	0	1	1
0	1	1	1	0
1	0	0	1	1
1	0	1	1	0
1	1	0	0	0
1	1	1	0	1

如要实现偶校验, 电路应做何改变?

*

例2:(例4.2.3) 试分析下图所示组合逻辑电路的逻辑功能。(P89)

解：1、根据逻辑电路写出各输出端的逻辑表达式，并进行化简和变换。



$$X = A$$

$$Y = \overline{\overline{A} \overline{B}} \cdot \overline{\overline{A} \overline{B}}$$

$$Z = \overline{\overline{A} \overline{C}} \cdot \overline{\overline{A} \overline{C}}$$

2、列真值表

$$X = A$$

$$Y = \overline{\overline{AB} \cdot \overline{AB}}$$
$$= A\overline{B} + \overline{A}B$$

——异或逻辑

$$Z = \overline{\overline{AC} \cdot \overline{AC}}$$
$$= A\overline{C} + \overline{A}C$$

——异或逻辑

真值表

A	B	C	X	Y	Z
0	0	0	0	0	0
0	0	1	0	0	1
0	1	0	0	1	0
0	1	1	0	1	1
1	0	0	1	1	1
1	0	1	1	1	0
1	1	0	1	0	1
1	1	1	1	0	0

3、确定电路逻辑功能

$\left\{ \begin{array}{l} A=0, X=0, Y、Z \text{ 分别与输入相同} \\ A=1, X=1, Y、Z \text{ 分别与输入相反} \end{array} \right.$

对输入的带符号的三位二进制码求反码的电路。

最高位为符号位，

0表示正数，1表示负数；

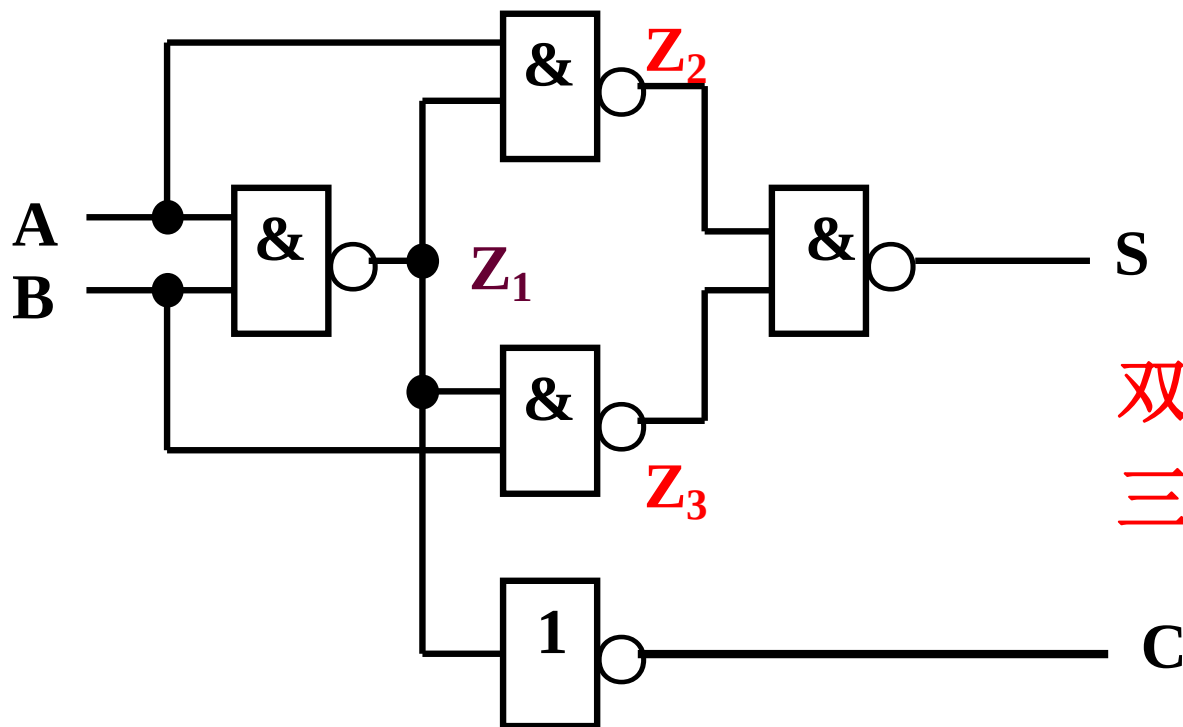
正数的反码与原码相同；

负数的数值部分是在原码的基础上逐位求反。

真值表

A	B	C	X	Y	Z
0	0	0	0	0	0
0	0	1	0	0	1
0	1	0	0	1	0
0	1	1	0	1	1
1	0	0	1	1	1
1	0	1	1	1	0
1	1	0	1	0	1
1	1	1	1	0	0

例3： 试分析图示电路的逻辑功能。



双输入、双输出
三级门组合电路

(1) 逐级写出逻辑表达式：

$$\begin{aligned} S &= \overline{Z_2 Z_3} = \overline{Z_2} + \overline{Z_3} = \overline{A \overline{A} B} + \overline{B \overline{A} B} \\ &= \overline{A}(\overline{A} + \overline{B}) + \overline{B}(\overline{A} + \overline{B}) = \overline{A} \overline{B} + \overline{A} \overline{B} = A \oplus B \end{aligned}$$

$$C = \overline{Z_1} = \overline{AB}$$

(2) 列真值表

A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

$$S = \overline{A}\overline{B} + \overline{A}B = A \oplus B$$

$$C = \overline{Z}_1 = AB$$

(3) 功能分析:

此为二位二进制加法器:

A、B: 两个加数;

S: 和数;

C: 进位数。——一位半加器

※二进制加法法则:

$$0+0=0$$

$$0+1=1$$

$$1+0=1$$

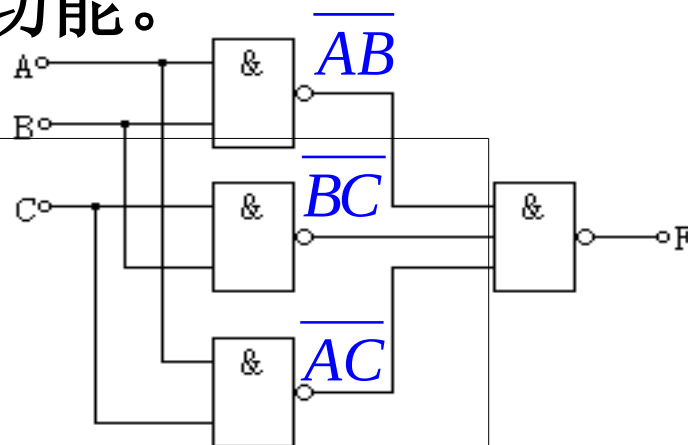
$$1+1=1\ 0 \text{ 向高位进1。}$$

注意

这里是二进制数的加法运算,
不是逻辑运算!

例4： 试分析图示逻辑电路的功能。

两级与非门组合电路



(1) 逻辑表达式

$$F = \overline{\overline{AB} \cdot \overline{BC} \cdot \overline{AC}} = AB + BC + AC$$

(2) 真值表

(3) 分析、描述逻辑功能

输入变量多数为1，输出F为1；

输入变量多数为0，输出 F为0

真值表

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

BC

AC

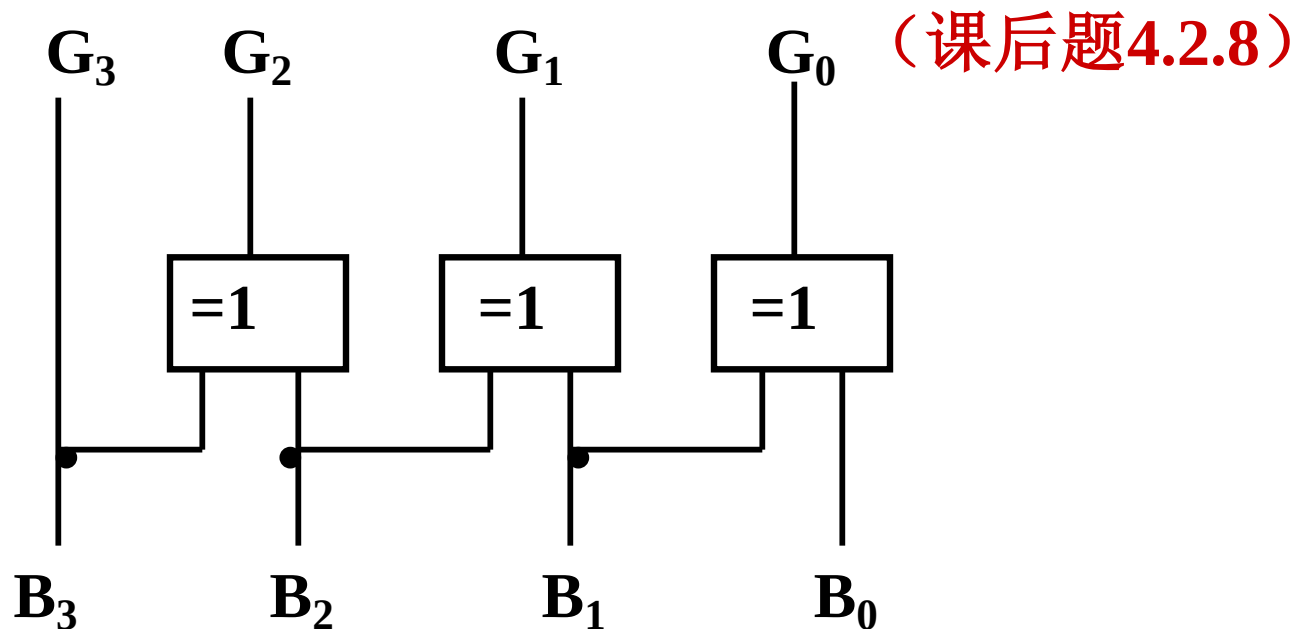
AB

该电路称为表决电路。

见数电实验二

填3次1

例5: 试分析图示电路的逻辑功能。(多输出端电路)



(1) 表达式

$$\begin{cases} G_3 = B_3 \\ G_2 = B_3 \oplus B_2 \\ G_1 = B_2 \oplus B_1 \\ G_0 = B_1 \oplus B_0 \end{cases}$$

(1) 表达式

$$\begin{cases} G_3 = B_3 \\ G_2 = B_3 \oplus B_2 \\ G_1 = B_2 \oplus B_1 \\ G_0 = B_1 \oplus B_0 \end{cases}$$

(2) 真值表

(3) 描述逻辑功能

自然二进制码→格雷码
的代码转换电路

自然二进制码				格雷码			
B_3	B_2	B_1	B_0	G_3	G_2	G_1	G_0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	1
0	0	1	1	0	0	1	0
0	1	0	0	0	1	1	0
0	1	0	1	0	1	1	1
0	1	1	0	0	1	0	1
0	1	1	1	0	1	0	0
1	0	0	0	1	1	0	0
1	0	0	1	1	1	0	1
1	0	1	0	1	1	1	1
1	0	1	1	1	1	1	0
1	1	0	0	1	0	1	0
1	1	0	1	1	0	1	1
1	1	1	0	1	0	0	1
1	1	1	1	1	0	0	0*

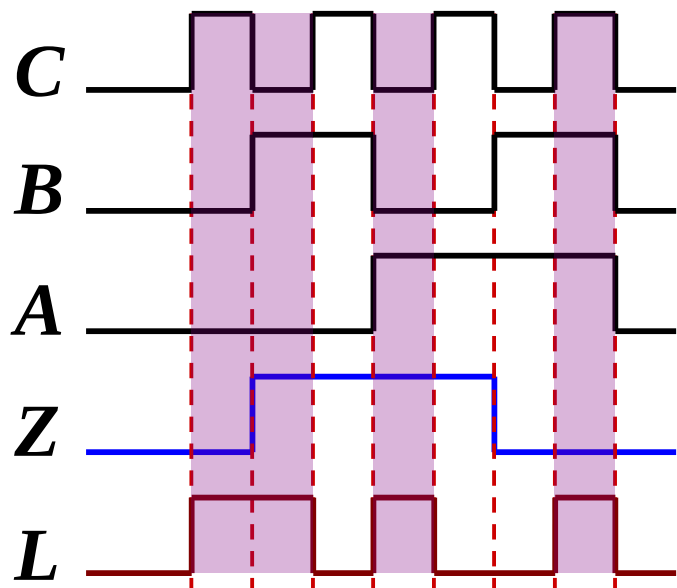
三、波形图：

比较简单的组合电路可用画波形图的方法分析：

由输入波形 → 逐级画出各输出波形 → 确定逻辑功能

P71 例4.2.1 $L = (A \oplus B) \oplus C$

若已知A、B、C的波形如图所示，求L的波形，并分析逻辑功能。



$$Z = A \oplus B$$

$$L = Z \oplus C$$

三位判奇电路
或奇校验器

4.3 组合逻辑电路的设计

已知：逻辑功能  待求：逻辑电路

一、方法或步骤

- 1、分析逻辑功能要求，确定输入变量和输出函数
- 2、对变量和函数进行逻辑赋值
- 3、列真值表，表示变量与函数的关系
- 4、求输出函数的最简逻辑式
- 5、变换为所要求的逻辑式，画逻辑图

补充：组合电路的设计方法

1. 以门电路为基本单元电路的设计方法

此时，最简逻辑电路的含义：

所用门的个数和每个门的输入端个数均最少

2. SSI设计方法：以小规模集成电路为单元电路

要求：所用集成片种类、个数最少

三个集成片

例

$L = AB + \overline{A}C$ $\rightarrow$ 1个反相器，2个与门，1个或门

$L = \overline{\overline{AB + \overline{A}C}} = \overline{\overline{AB} \cdot \overline{\overline{A}C}} \rightarrow$ 4个与非门

一个集成片

*

3. MSI设计方法：以中规模集成电路为单元电路

使结构更紧凑，连线更少，工作更可靠，且可使设计工作量大为减少。

※以后还有大规模、超大规模和可编程器件的设计，目前要求到中规模集成电路。

4、在有多个输出端的电路的设计中，不能孤立地考虑每个输出函数的化简，而应综合考虑。

即：使各输出函数中有较多的同类项，以使整体电路化简。

如：后面要介绍的数值比较器、全加器。

二、举例：

指示列车等待进站的电路

例1：(例4.3.1) 某火车站有特快、直快和慢车三种类型的客运列车进出，试用**两输入与非门和反相器**设计一个指示列车等待进站的逻辑电路，3个指示灯一、二、三号分别对应特快、直快和慢车。列车的优先级别依次为特快、直快和慢车，要求当特快列车请求进站时，无论其它两种列车是否请求进站，一号灯亮。当特快没有请求，直快请求进站时，无论慢车是否请求，二号灯亮。当特快和直快均没有请求，而慢车有请求时，三号灯亮。

分析 例1: (例4.3.1) 指示列车等待进站的逻辑电路。

实质: 用2输入与非门和反相器设计一个3输入(I_0 、 I_1 、 I_2)、三输出(L_0 、 L_1 、 L_2)的信号排队电路。 $I_i=1$ 请求进站, $L_i=1$ 灯亮。

实现功能: $I_0=1$

完整的
真值表?

$I_0=1$ 、 $L_1=L_2=0$

$I_0=0$ 、

I_1

$L_1=1$ 、 $L_0=L_2=0$

$I_0=I_1=0$ 、 $I_2=1$

$\longrightarrow L_2=1$ 、 $L_0=L_1=0$

(1) 依题意列真值表

(2) 写出逻辑表达式:

I_0	I_1	I_2	L_0	L_1	L_2
0	0	0	0	0	0
1	X	X	1	0	0
0	1	X	0	1	0
0	0	1	0	0	1

$$L_0 = I_0$$

$$L_1 = \bar{I}_0 I_1$$

$$L_2 = \bar{I}_0 \bar{I}_1 I_2$$

简化真值表

*

完整的真值表

I_0	I_1	I_2	L_0	L_1	L_2
0	0	0	0	0	0
0	0	1	0	0	1
0	1	0	0	1	0
0	1	1	0	1	0
1	0	0	1	0	0
1	0	1	1	0	0
1	1	0	1	0	0
1	1	1	1	0	0

$$L_2 = \bar{I}_0 \bar{I}_1 I_2$$

L_0

$I_1 I_2$	00	01	11	10
0	0	0	0	0
1	1	1	1	1

$$L_0 = I_0$$

L_1

$I_1 I_2$	00	01	11	10
0			1	1
1				

$$L_1 = \bar{I}_0 I_1$$

*

※重申：

由真值表如何写出逻辑表达式？

1、取值为1用原变量表示；取值为0用反变量表示。

2、取值组合中各变量相“与”；

3、使函数值为1的变量组合相“或”；

由此得到的逻辑式即为最小项表达式！

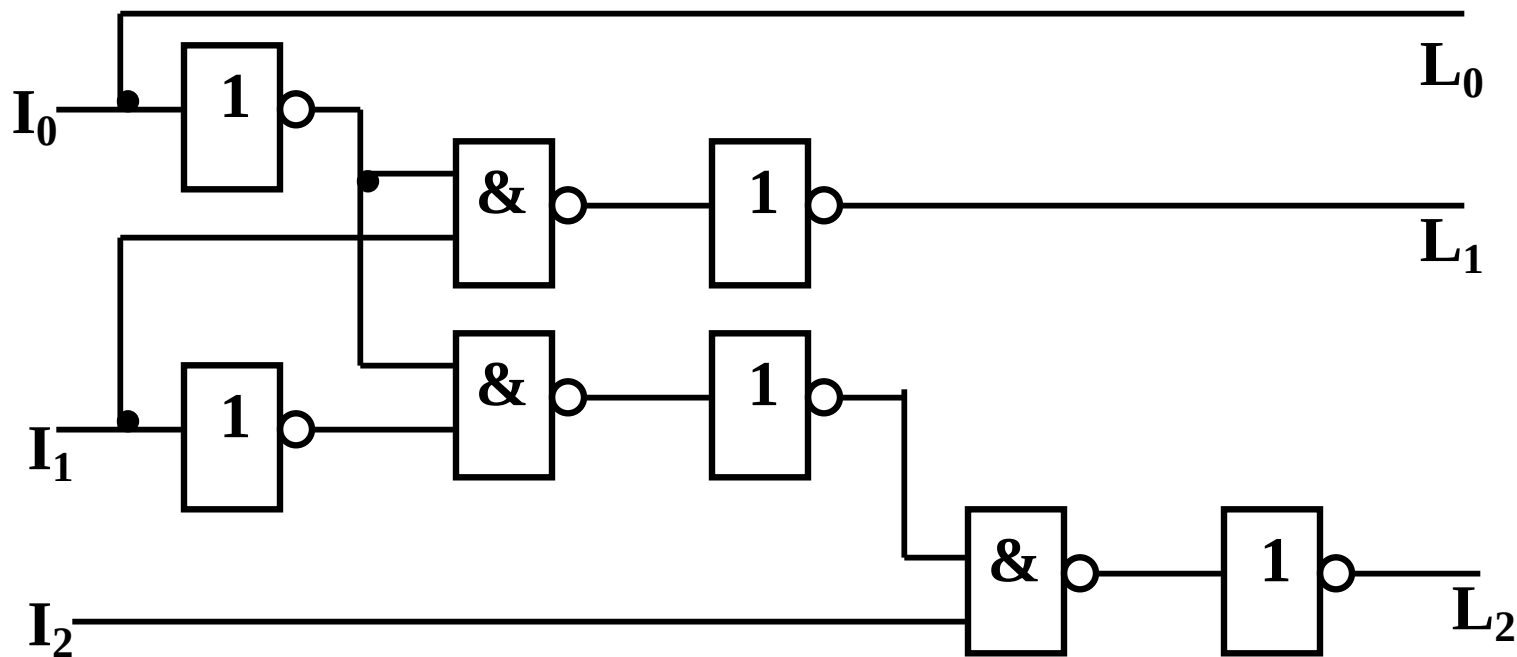
I_0	I_1	I_2	L_0	L_1	L_2
0	0	0	0	0	0
1	X	X	1	0	0
0	1	X	0	1	0
0	0	1	0	0	1

$$\left\{ \begin{array}{l} L_0 = I_0 \\ L_1 = \overline{I_0} I_1 \\ L_2 = \overline{I_0} \overline{I_1} I_2 \end{array} \right.$$

※

(3) 变换为与非-与非式 (2输入与非门) :

可用 { 一片74LS00 (四2输入与非门) 实现
 一片74LS04 (六门反相器)
 或用 二片74LS00实现



例2: (P91例4.3.2) 试设计一个码转换电路, 将4位格雷码转换为自然二进制码。可以采用任何逻辑门电路来实现。

解: (1) 明确逻辑功能, 列出真值表。

设输入变量 G_3 、 G_2 、 G_1 、 G_0 为格雷码,

输出变量 B_3 、 B_2 、 B_1 和 B_0 为自然二进制码。

当输入格雷码按照从0到15递增排序时,

可列出逻辑电路真值表

真值表

十进制数	输 入				输 出				十进制数	输 入				输 出			
	G_3	G_2	G_1	G_0	B_3	B_2	B_1	B_0		G_3	G_2	G_1	G_0	B_3	B_2	B_1	B_0
0	0	0	0	0	0	0	0	0	8	1	1	0	0	1	0	0	0
1	0	0	0	1	0	0	0	1	9	1	1	0	1	1	0	0	1
2	0	0	1	1	0	0	1	0	10	1	1	1	1	1	0	1	0
3	0	0	1	0	0	0	1	1	11	1	1	1	0	1	0	1	1
4	0	1	1	0	0	1	0	0	12	1	0	1	0	1	1	0	0
5	0	1	1	1	0	1	0	1	13	1	0	1	1	1	1	0	1
6	0	1	0	1	0	1	1	0	14	1	0	0	1	1	1	1	0
7	0	1	0	0	0	1	1	1	15	1	0	0	0	1	1	1	1

(2) 画出各输出函数的卡诺图，并化简和变换。

B_3 G_1G_0

	00	01	11	10
G_3G_2 00	0	0	0	0
01	0	0	0	0
11	1	1	1	1
10	1	1	1	1

$$B_3 = G_3$$

B_2 G_1G_0

	00	01	11	10
G_3G_2 00	0	0	0	0
01	1	1	1	1
11	0	0	0	0
10	1	1	1	1

$$\begin{aligned}
 B_2 &= \overline{G_3} G_2 + G_3 \overline{G_2} \\
 &= G_3 \oplus G_2
 \end{aligned}$$

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/768006021007007012>