

计算机组成原理期末考试试题及答案

一、选择题

1、完整的计算机系统应包括_____。 D

A. 运算器、存储器和控制器
B. 外部设备和主机

C. 主机和实用程序
D. 配套的硬件设备和软件系统

2、计算机系统存储器系统是指_____。 D

A. RAM 存储器
B. ROM 存储器

C. 主存储器
D. 主存储器和外存储器

3、冯·诺依曼机工作方式的基本特点是_____。 B

A. 多指令流单数据流
B. 按地址访问并顺序执行指令

C. 堆栈操作
D. 存储器按内部选择地址

4、下列说法中不正确的是_____。 D

A. 任何可以由软件实现的操作也可以由硬件来实现

B. 固件就功能而言类似于软件，而从形态来说又类似于硬件

C. 在计算机系统的层次结构中，微程序级属于硬件级，

其他四级都是软件级

D. 面向高级语言的机器是完全可以实现的

5、在下列数中最小的数为_____。 C

- A. $(101001)_2$ B. $(52)_8$ C. $(101001)_{BCD}$ D. $(233)_{16}$

6、在下列数中最大的数为_____。 B

- A. $()_2$ B. $(227)_8$ C. $(143)_5$ D. $(96)_{16}$

7、在机器中，_____的零的表示形式是唯一的。 B

- A. 原码 B. 补码 C. 反码 D.

原码和反码

9、针对 8 位二进制数，下列说法中正确的是_____。 B

- A. -127 的补码为 10000000 B. -127 的反码等于 0 的移码 B

- C. +1 的移码等于 -127 的反码 D. 0 的补码等于 -1 的反码

9、一个 8 位二进制整数采用补码表示，且由 3 个“1”和 5 个“0”组成，则最小值为_____。 B

- A. -127 B. -32 C. -125 D.

-3

10、计算机系统中采用补码运算的目的是为了_____。 C

- A. 与手工运算方式保持一致 B. 提高运算速度
C. 简化计算机的设计 D. 提高运算的精度

- 11、若某数 x 的真值为 -0.1010 ，在计算机中该数表示为 1.0110 ，则该数所用的编码方法是_____码。 B
- A. 原 B. 补 C. 反 D. 移
- 12、长度相同但格式不同的 2 种浮点数，假定前者阶段长、尾数短，后者阶段短、尾数长，其他规定均相同,则它们可表示的数的范围和精度为_____。 B
- A. 两者可表示的数的范围和精度相同 B. 前者可表示的数的范围大但精度低
- C. 后者可表示的数的范围大且精度高 D. 前者可表示的数的范围大且精度高
- 13、某机字长 32 位，采用定点小数表示，符号位为 1 位，尾数为 31 位，则可表示的最大正小数为_____，最小负小数为_____。 D
- A. $+(2^{31}-1)$ B. $-(1-2^{-32})$
- C. $+(1-2^{-31})\approx+1$ D. $-(1-2^{-31})\approx-1$
- 14、运算器虽有许多部件组成，但核心部分是_____。 B
- A. 数据总线 B. 算术逻辑运算单元
- C. 多路开关 D. 通用寄存器
- 15、在定点二进制运算器中，减法运算一般通过_____来实现。 D
- A. 原码运算的二进制减法器 B. 补码运算的二进制减法器

C. 补码运算的十进制加法器
D. 补码运算的二进制加法器

16、在定点运算器中，无论采用双符号位还是单符号位，必须有_____，它一般用_____来实现。C

A. 译码电路，与非门
B. 编码电路，或非门

C. 溢出判断电路，异或门
D. 移位电路，与非门

17、下列说法中正确的是_____。D

A. 采用变形补码进行加减运算可以避免溢出
B. 只有定点数运算才有可能溢出，浮点数运算不会产生溢出

C. 只有带符号数的运算才有可能产生溢出
D. 将两个正数相加有可能产生溢出

18、在定点数运算中产生溢出的原因是_____。C

A. 运算过程中最高位产生了进位或借位
B. 参加运算的操作数超过了机器的表示范围
C. 运算的结果的操作数超过了机器的表示范围
D. 寄存器的位数太少，不得不舍弃最低有效位

19、下溢指的是_____。A

A. 运算结果的绝对值小于机器所能表示的最小绝对值
B. 运算的结果小于机器所能表示的最小负数

C. 运算的结果小于机器所能表示的最小正数

D. 运算结果的最低有效位产生的错误

20、存储单元是指_____。 B

A. 存放一个二进制信息位的存储元
B. 存放一个机器字的所有存储元集合

C. 存放一个字节的存储元集合
D. 存放两个字节的存储元集合

21、和外存储器相比，内存储器的特点是_____。 C

A. 容量大、速度快、成本低
B. 容量大、速度慢、成本高

C. 容量小、速度快、成本高
D. 容量小、速度快、成本低

22、某计算机字长 16 位，存储器容量 64KB，若按字编址，那么它的寻址范围是_____。 B

A. 64K B. 32K C. 64KB D.

32KB

23、某 DRAM 芯片，其存储容量为 512K×8 位，该芯片的地址线和数据线数目为_____。 C

A. 8, 512 B. 512, 8 C. 18, 8

D. 19, 8

24、某计算机字长 32 位，其存储容量为 4MB，若按字编址，它的寻址范围是_____。 D

- A. 1M
- B. 4MB
- C. 4M
- D. 1MB

25、主存储器和 CPU 之间增加 Cache 的目的是_____。 A

- A. 解决 CPU 和主存之间的速度匹配问题
- B. 扩大主存储器的容量
- C. 扩大 CPU 中通用寄存器的数量
- D. 既扩大主存容量又扩大 CPU 通用寄存器数量

26、EPROM 是指_____。 D

- A. 只读存储器
- B. 随机存储器
- C. 可编程只读存储器
- D. 可擦写可编程只

读存储器

27、寄存器间接寻址方式中，操作数处在_____。 B

- A. 通用寄存器
- B. 内存单元
- C. 程序计数器
- D. 堆栈

28、扩展操作码是_____。 D

- A. 操作码字段外辅助操作字段的代码
- B. 操作码字段中用来进行指令分类的代码
- C. 指令格式中的操作码
- D. 一种指令优化技术，不同地址数指令可以具有不同的

操作码长度

29、指令系统中采用不同寻址方式的目的主要是_____。

B

- A. 实现存储程序和程序控制
- B. 缩短指令长度、扩大寻址空间、提高编程灵活性
- C. 可以直接访问外存
- D. 提供扩展操作码的可能并降低指令译码难度

30、单地址指令中为了完成两个数的算术运算，除地址码指明
的一个操作数外，另一个数常采用_____。 C

- A. 堆栈寻址模式
- B. 立即寻址方式
- C. 隐含寻址方式
- D. 间接寻址方式

31、对某个寄存器中操作数的寻址方式称为_____寻址。

C

- A. 直接
- B. 间接
- C. 寄存器
- D.

寄存器间接

32、寄存器间接寻址方式中，操作数处在_____。 B

- A. 通用寄存器
- B. 主存单元
- C. 程序计数器
- D. 堆栈

33、变址寻址方式中，操作数的有效地址等于_____。 C

- A. 基值寄存器内容加上形式地址(位移量)
- B. 堆栈指示器内容加上形式地址

- C. 变址寄存器内容加上形式地址
- D. 程序计数器内容加上形式地址

34、程序控制类指令的功能是_____。 D

- A. 进行算术运算和逻辑运算
- B. 进行主

存与 CPU 之间的数据传送

C. 进行 CPU 和 I/O 设备之间的数据传送 D. 改变程序执行的顺序

35、同步控制方式是_____。 C

A. 只适用于 CPU 控制的方式 B. 只适用于外设控制的方式

C. 由统一时序信号控制的方式 D. 所有指令执行时间都相同的方式

36、异步控制方式常用于_____作为其主要控制方式。 A

A. 在单总线结构计算机中访问主存与外设时 B. 微型机的 CPU 控制中

C. 组合逻辑控制的 CPU 中 D. 微程序控制器中

37、在一个微周期中_____。 D

- A. 只能执行一个微操作
- B. 能执行多个微操作，但它们一定是并行操作的
- C. 能顺序执行多个微操作
- D. 只能执行相斥性的操作

38、指令周期是指_____。 C

- A. CPU 从主存取出一条指令的时间
- B. CPU 执行一条指令的时间
- C. CPU 从主存取出一条指令加上执行这条指令的时间

D. 时钟周期时间

39、在 CPU 中跟踪指令后继地址的寄存器是_____。 B

A. 主存地址寄存器

B. 程序计数器

C. 指令寄存器

D. 状态寄存器

40、中央处理器是指_____。 C

A. 运算器

B. 控制器

C. 运算器和控制器

D. 运算器、控制器

和主存储器

41、计算机操作的最小时间单位是_____。 A

A. 时钟周期

B. 指令周期

C. CPU 周期

D. 外围设备

42、微程序控制器中，机器指令与微指令的关系是_____。 B

A. 每一条机器指令由一条微指令来执行

B. 每一条机器指令由一段用微指令编成的微程序来解释执行

C. 一段机器指令组成的程序可由一条微指令来执行

D. 一条微指令由若干条机器指令组成

43、为了确定下一条微指令的地址，通常采用断定方式，其基本思想是_____。 C

A. 用程序计数器 PC 来产生后继微指令地址

- B. 用微程序计数器 μ PC 来产生后继微指令地址
- C. 通过微指令控制字段由设计者指定或者由设计者指定的判别字段控制产生后继微指令地址
- D. 通过指令中指令一个专门字段来控制产生后继微指令地址

44、就微命令的编码方式而言,若微操作命令的个数已确定,则_____。 B

- A. 直接表示法比编码表示法的微指令字长短
- B. 编码表示法比直接表示法的微指令字长短
- C. 编码表示法与直接表示法的微指令字长相等
- D. 编码表示法与直接表示法的微指令字长大小关系不确定

45、下列说法中正确的是_____。 B

- A. 微程序控制方式和硬布线控制方式相比较,前者可以使指令的执行速度更快
- B. 若采用微程序控制方式,则可用 μ PC 取代 PC
- C. 控制存储器可以用掩模 ROM、EPROM 或闪速存储器实现
- D. 指令周期也称为 CPU 周期

46、系统总线中地址线的功用是_____。 C

- A. 用于选择主存单元
- B. 用于选择进行信息传输的设备

C. 用于指定主存单元和 I/O 设备接口电路的地址

D. 用于传送主存物理地址和逻辑地址

47、数据总线的宽度由总线的_____定义。A

A. 物理特性

B. 功能特性

C. 电气特

性

D. 时间特性

48、在单机系统中，多总线结构的计算机的总线系统一般由组成。A

A. 系统总线、内存总线和 I/O 总线

B. 数据总

线、地址总线和控制总线

C. 内部总线、系统总线和 I/O 总线

D. ISA 总

线、VESA 总线和 PCI 总线

49、下列陈述中不正确的是_____。A

A. 总线结构传送方式可以提高数据的传输速度

B. 与独立请求方式相比，链式查询方式对电路的故障更敏感

C. PCI总线采用同步时序协议和集中式仲裁策略

D. 总线的带宽即总线本身所能达到的最高传输速率

50、中断发生时，由硬件更新程序计数器 PC，而不是由软件完成，主要是为了_____。C

A. 能进入中断处理程序并正确返回源程序

B. 节省内

容

C. 提高处理机的速度

D. 使中断

处理程序易于编址，不易出错

51、在 I/O 设备、数据通道、时钟和软件这 4 项中，可能成为中断源的是_____。 D

- A. I/O设备
- B. I/O设备和数据通道
- C. I/O设备、数据通道和时钟
- D. I/O 设备、数据通道、时钟和软件

52、单级中断与多级中断的区别是_____。 A

- A. 单级中断只能实现单中断，而多级中断可以实现多重中断
- B. 单级中断的硬件结构是一维中断，而多级中断的硬件结构是二维中断
- C. 单级中断处理机只通过一根外部中断请求线接到它的外部设备系统；而多级中断，每一个 I/O 设备都有一根专用的外部中断请求线

53、在单级中断系统中，CPU 一旦响应中断，则立即关闭_____标志，以防止本次中断服务结束前同级的其他中断源产生另一次中断进行干扰。 A

- A. 中断允许
- B. 中断请求
- C. 中断屏蔽

54、为了便于实现多级中断，保存现场信息最有效的方法是采用_____。 B

- A. 通用寄存器
- B. 堆栈
- C. 存储器

D. 外存

55、为实现 CPU 与外部设备并行工作，必须引入的基础硬件是_____。 A

- A. 缓冲器 B. 通道 C. 时 钟
D. 相联寄存器

56、中断允许触发器用来_____。 D

- A. 表示外设是否提出了中断请求 B. CPU 是否
响应了中断请求
C. CPU 是否在进行中断处理 D. 开放或
关闭可屏蔽硬中断

57、采用 DMA 方式传递数据时，每传送一个数据就要占用一个_____时间。 C

- A. 指令周期 B. 机器周期 C. 存储周
期 D. 总线周期

58、周期挪用方式常用于_____方式的输入/输出中。 A

- A. DMA B. 中断 C. 程序
传送 D. 通道

59、通道是重要的 I/O 方式，其中适合连接大量终端及打印机的通道是_____。 C

- A. 数组多路通道 B. 选择通道 C. 字节多
路通道

60、磁表面存储器不具备的特点是_____。 C

A. 存储密度高 B. 可脱机保存 C. 速度快 D.
容量大

61、计算机的外部设备是指_____。 D

A. 输入/输出设备 B. 外存设备
C. 远程通信设备 D. 除了 CPU 和内存以外的其
他设备

62、在微型机系统中外部设备通过_____与主板的系统总线
相连接。 B

A. 累加器 B. 设备控制器 C. 计数器
D. 寄存

二、简答题

1、冯·诺依曼型计算机的基本特点是什么？

答：冯·诺依曼原理的基本思想是：

- 采用二进制形式表示数据和指令。指令由操作码和地址
码组成。

- 将程序和数据存放在存储器中，使计算机在工作时从存
储器取出指令加以执行，自动完成计算任务。这就是“存储
程序”和“程序控制”（简称存储程序控制）的概念。

- 指令的执行是顺序的，即一般按照指令在存储器中存放
的顺序执行，程序分支由转移指令实现。

- 计算机由存储器、运算器、控制器、输入设备和输出设
备五大基本部件组成，并规定了 5 部分的基本功能。

冯·诺依曼型计算机的基本特点也可以用“存储程序”和“程序控制”来高度概括。

2、计算机硬件有哪些部件，各部件的作用是什么？

答：计算机的硬件系统由有形的电子器件等构成的，它包括运算器、存储器、控制器、输入输出设备及总线系统组成。而总线分为数据总线、地址总线、控制总线，其结构有单总线结构、双总线结构及多总线结构。存储器（Memory）是用来存放数据和程序的部件；运算器是对信息进行运算处理的部件；控制器是整个计算机的控制核心。它的主要功能是读取指令、翻译指令代码、并向计算机各部分发出控制信号，以便执行指令；输入设备能将数据和程序变换成计算机内部所能识别和接受的信息方式，并顺序地把它们送入存储器中；输出设备将计算机处理的结果以人们能接受的或其它机器能接受的形式送出。

3、什么是总线？以总线组成计算机有哪几种组成结构？

答：总线（Bus）就是计算机中用于传送信息的公用通道，是为多个部件服务的一组信息传送连接线。按照总线的连接方式，计算机组成结构可以分为单总线结构、双总线结构和多总线结构等（详细内容见第7章）。

4、什么是硬件、软件和固件？什么是软件和硬件的逻辑等价？在什么意义上软件和硬件是不等价的？

答：计算机硬件（Hardware）是指构成计算机的所有实

体部件的集合，通常这些部件由电路（电子元件）、机械等物理部件组成。计算机软件（Software）是指能使计算机工作的程序和程序运行时所需要的数据，以及与这些程序和数据有关的文字说明和图表资料，其中文字说明和图表资料又称为文档。固件（Firmware）是一种介于传统的软件和硬件之间的实体，功能上类似软件，但形态上又是硬件。微程序是计算机硬件和软件相结合的重要形式。

软件和硬件的逻辑等价含义：

（1）任何一个由软件所完成的操作也可以直接由硬件来实现

（2）任何一条由硬件所执行的指令也能用软件来完成
在物理意义上软件和硬件是不等价的。

5、计算机系统按程序设计语言划分为哪几个层次？

答：计算机系统是一个由硬件、软件组成的多级层次结构，它通常由微程序级、一般机器级、操作系统级、汇编语言级、高级语言级组成，每一级上都能创造程序设计，且得到下级的支持。

6、解释如下概念：ALU，CPU，主机和字长。

答：算术逻辑运算部件（ALU：Arithmetic Logic Unit），是运算器的核心组成，功能是完成算数和逻辑运算。“中央处理单元”（CPU：Central Processing Unit）包括运算器和控制器，是计算机的信息处理的中心部件。存储器、运算

器和控制器在信息处理操作中起主要作用，是计算机硬件的主体部分，通常被称为“主机”。字长决定了计算机的运算精度、指令字长度、存储单元长度等，可以是 8/16/32/64/128 位 (bit) 等。

7、常用的计算机性能指标有哪些？

答：评价计算机性能是一个复杂的问题，早期只限于字长、运算速度和存储容量 3 大指标。目前要考虑的因素有如下几个方面。

(1) 主频

主频很大程度上决定了计算机的运行速度，它的单位是兆赫兹 (MHz)。

(2) 字长

字长决定了计算机的运算精度、指令字长度、存储单元长度等，可以是 8/16/32/64/128 位 (bit)

(3) 运算速度

衡量计算机运算速度的早期方法是每秒执行加法指令的次数，现在通常用等效速度。

(4) 存储容量

以字为单位的计算机常以字数乘字长来表明存储容量。

(5) 可靠性

系统是否运行稳定非常重要，常用平均无故障时间 (MTBF) 衡量。

(6) 可维护性

系统可维护性是指系统出了故障能否尽快恢复,可用平均修复时间(MTRF)表示,它是指从故障发生到机器修复平均所需要的时间。

(7) 可用性

是指计算机的使用效率。

(8) 兼容性

兼容是广泛的概念,是指设备或程序可以用于多种系统的性能。兼容使得机器的资源得以继承和发展,有利于计算机的推广和普及。

8、多媒体的含义是什么?

答:多媒体技术是指能够同时获取、处理、编辑、存储和展示两个以上不同信息类型媒体的技术。计算机信息的形式可以是文字、声音、图形和图象等。

9、简单描述计算机的层次结构,说明各层次的主要特点。

答:现代计算机系统是一个硬件与软件组成的综合体,可以把它看成是按功能划分的多级层次结构。

第0级为硬件组成的实体。

第1级是微程序级。这级的机器语言是微指令集,程序员用微指令编写的微程序一般是直接由硬件执行的。

第2级是传统机器级。这级的机器语言是该机的指令集,程序员用机器指令编写的程序可以由微程序进行解释。

第 3 级操作系统级。从操作系统的基本功能来看，一方面它要直接管理传统机器中的软硬件资源，另一方面它又是传统机器的延伸。

第 4 级是汇编语言级。这级的机器语言是汇编语言，完成汇编语言翻译的程序叫做汇编程序。

第 5 级是高级语言级。这级的机器语言就是各种高级语言，通常用编译程序来完成高级语言翻译工作。

第 6 级是应用语言级。这一级是为了使计算机满足某种用途而专门设计的，因此这一级语言就是各种面向问题的应用语言。

10、计算机系统的主要技术指标有哪些？

计算机系统的主要技术指标有：机器字长、数据通路宽度、主存储器容量和运算速度等。

机器字长是指参与运算的数的基本位数，它是由加法器、寄存器的位数决定的。

数据通路宽度是指数据总线一次所能并行传送信息的位数。

主存储器容量是指主存储器所能存储的全部信息。

运算速度与机器的主频、执行什么样的操作、主存储器本身的速度等许多因素有关。

11、试计算采用 32×32 点阵字形的一个汉字字形占多少字节？存储 6763 个 16×16 点阵以及 24×24 点阵字形的汉字

库各需要多少存储容量？

答：128B 216416B 486936B

12、海明校验码的编码规则有哪些？

答：若海明码的最高位号为 m ，最低位号为 1，即 $H_m H_{m-1} \dots H_2 H_1$ ，则海明码的编码规则是：

(1) 校验位与数据位之和为 m ，每个校验位 P_i 在海明码中被分在位号 2^{i-1} 的位置上，其余各位为数据位，并按从低向高逐位依次排列的关系分配各数据位。

(2) 海明码的每一位位码 H_i （包括数据位和校验位）由多个校验位校验，其关系是被校验的每一位位号要等于校验它的各校验位的位号之和。

13、简述 CRC 码的纠错原理。

答：CRC 码是一种纠错能力较强的编码。在进行校验时，将 CRC 码多项式与生成多项式 $G(X)$ 相除，若余数为 0，则表明数据正确；当余数不为 0 时，说明数据有错。只要选择适当的生成多项式 $G(X)$ ，余数与 CRC 码出错位置的对应关系是一定的，由此可以用余数作为依据判断出错位置从而纠正错码。

14、运算器由哪几部分组成？

答：运算器的基本结构应包括以下几个部分：

(1) 能实现算术和逻辑运算功能的部件 ALU ；

(2) 存放待加工的信息或加工后的结果信息的通用寄

寄存器组;

(3) 按操作要求控制数据输入的部件: 多路开关或数据锁存器;

(4) 按操作要求控制数据输出的部件: 输出移位和多路开关;

(5) 计算器与其它部件进行信息传送的总线以及 总线接收器与发送器; 总线接收器与发送器通常是由三态门构成的。

15、主存储器有哪些性能指标? 它们的含义是什么?

答: 存储器的性能指标是对存储器进行设计、使用和提高时的主要依据, 存储器性能指标也称为存储器参数。

(1) 存储容量是指一个功能完备的存储器所能容纳的二进制信息总量, 即可存储多少位二进制信息代码。

(2) 存储器速度: 存储器取数时间和存储器存取周期

(3) 数据传输率: 单位时间可写入存储器或从存储器取出信息的最大数量, 称为数据传输率或称为存储器传输带宽

b_M

(4) 可靠性存储器的可靠性是指在规定时间内存储器无故障的情况, 一般用平均无故障时间 MTBF 来衡量。

(5) 价格: 又称成本, 它是衡量主存储器经济性能的重要指标。

16、主存的基本组成有哪些部分? 各部分主要的功能是什么?

么？

答：主存储器的基本组成：

(1) 贮存信息的存储体。一般是一个全体基本存储单元按照一定规则排列起来的存储阵列。存储体是存储器的核心。

(2) 信息的寻址机构，即读出和写入信息的地址选择机构。这包括：地址寄存器（MAR）和地址译码器。地址译码器完成地址译码，地址寄存器具有地址缓冲功能。

(3) 存储器数据寄存器 MDR。在数据传送中可以起数据缓冲作用。

(4) 写入信息所需的能源，即写入线路、写驱动器等。

(5) 读出所需的能源和读出放大器，即读出线路、读驱动器和读出放大器。

(6) 存储器控制部件。包括主存时序线路、时钟脉冲线路、读逻辑控制线路，写或重写逻辑控制线路以及动态存储器的定时刷新线路等，这些线路总称为存储器控制部件。

17、静态 MOS 存储元、动态 MOS 存储元各有什么特点？

答：在 MOS 半导体存储器中，根据存储信息机构的原理不同，又分为静态 MOS 存储器（SRAM）和动态 MOS 存储器（DRAM），前者利用双稳态触发器来保存信息，只要不断电，信息不会丢失，后者利用 MOS 电容存储电荷来保存信息，使用时需不断给电容充电才能使信息保持。

18、什么是刷新？为什么要刷新？有哪几种常用的刷新方式？

答：对动态存储器要每隔一定时间（通常是 2ms ）给全部基本存储元的存储电容补充一次电荷，称为 RAM 的刷新，2ms 是刷新闻隔时间。由于存放信息的电荷会有泄漏，动态存储器的电荷不能象静态存储器电路那样，由电源经负载管源源不断地补充，时间一长，就会丢失信息，所以必须刷新。常用的刷新方式有两种：集中式刷新、分布式刷新。

19、简要说明提高存储器速度有哪些措施？

答：高速缓冲存储器、多体交叉存储器。

20、Cache 有哪些特点？

答：Cache 具有如下特点：

(1) 位于 CPU 与主存之间，是存储器层次结构中级别最高的一级。

(2) 容量比主存小，目前一般有数 KB 到数 MB 。

(3) 速度一般比主存快 5~10 倍，通常由存储速度高的双极型三极管或 SRAM 组成。

(4) 其容量是主存的部分副本。

(5) 可用来存放指令，也可用来存放数据。

(6) 快存的功能全部由硬件实现，并对程序员透明。

21、如何区别存储器和寄存器？两者是一回事的说法对吗？

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/848135067020007002>