

比赛中用到的波形发生器

波形是信息和能量的载体,它无处不在.

历来的赛题中,绝大部分都直接和间接地与波形发生器有关.例如:

1,要求制作一个信号源

如第二届的”实用信号源的设计和制作”,第六届的”射频振荡器制作”,第五届的“波形发生器”等

2,赛题中,需要用到信号源

如数据采集,无线电接收,元件参数测试仪,频率计,频率特性测试仪等.

DDS技术是一种先进的波形产生技术,已经在实际中获
得广泛应用.在比赛中也应该优先考虑采用

频率综合技术概述

- 频率可变的振荡源
 - 通过改变R,L,C元件参数改变正弦振荡的频率
 - 通过改变充放电电流改变振荡频率
 - 改变R
 - 改变L
 - 改变C
 - 改变电流
- 压控振荡器VCO
 - 用斜波扫描电压(流)控制产生扫频振荡器
 - 用于频率稳定性和精度仪器不高的场合
- 频率合成技术
 - 间接合成法-----锁相环 PLL
 - 直接模拟合成法(早期的直接合成法)-----通过模拟电路实现多级的连续混频分频,获得很小的频率步进,电路复杂,不易集成
 - 直接数字合成法-----DDS

VCO--用电压(流)控制振荡频率

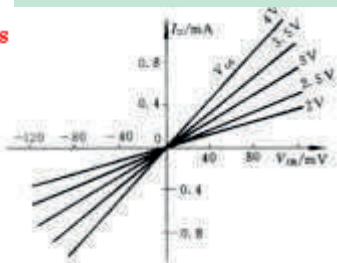
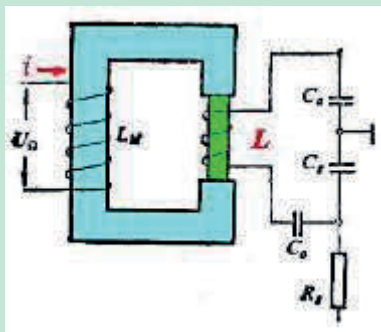
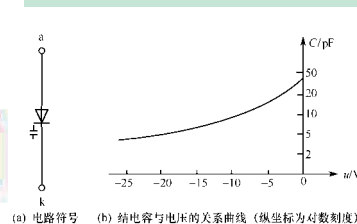
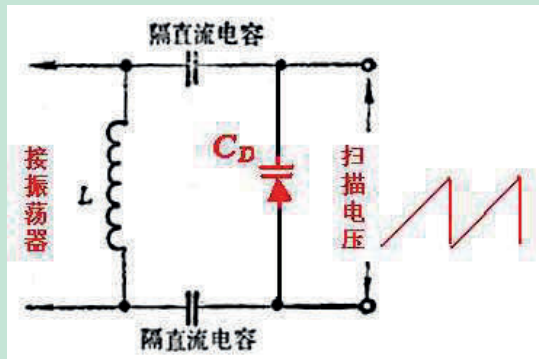


图 3-1-5 原点附近的输出特性曲线簇

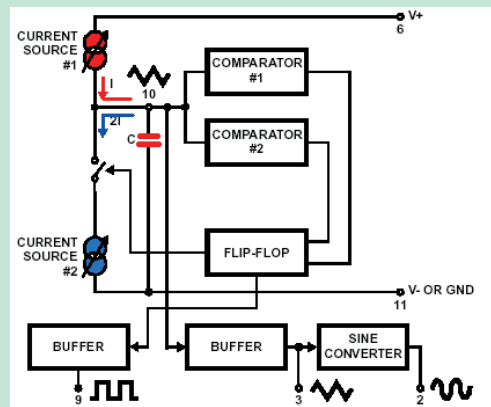
改变R

改变C



改变L

改变电流



频率综合技术概述

- 开环VCO的频率稳定性和频率精度较低
- PLL使输出频率的稳定度和精度,接近参考振荡源(通常用晶振)

PLL框图如下:

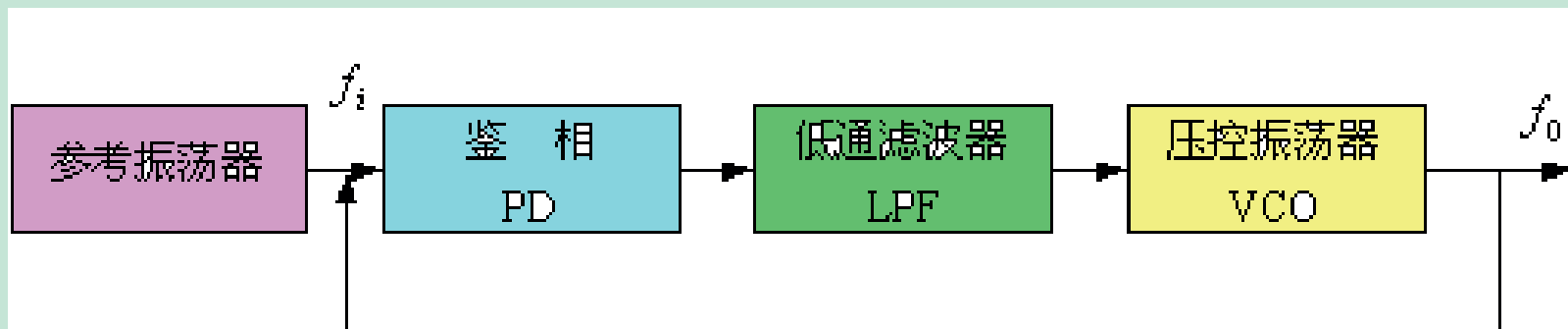


图 3-1 锁相环框图

PLL的构成

在反馈环路中插入频率运算功能,
即可**改变**PLL的输出**频率**.

有三种频率运算方式:

倍频

分频

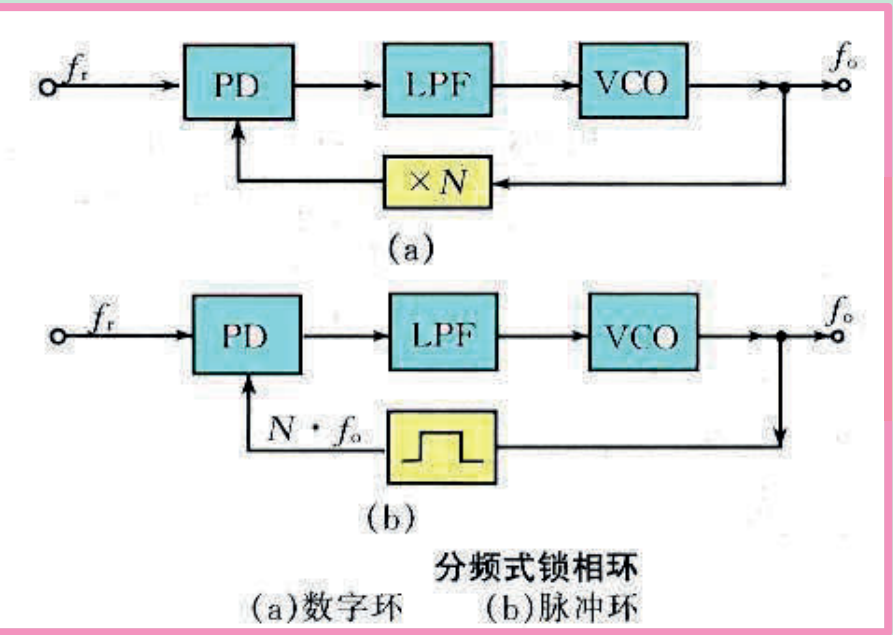
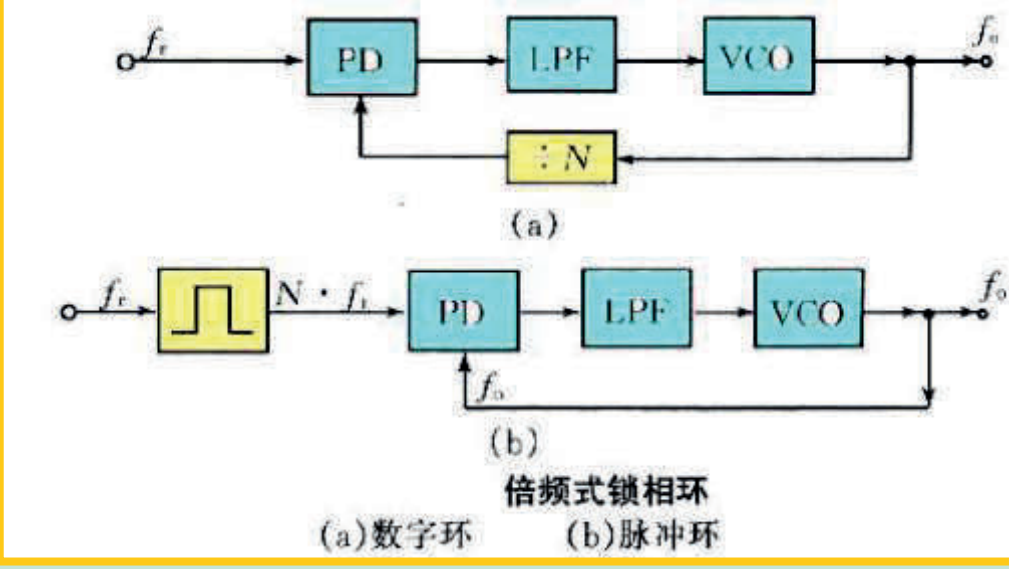
混频

分别进行频率的 \times , \div , \pm 运算

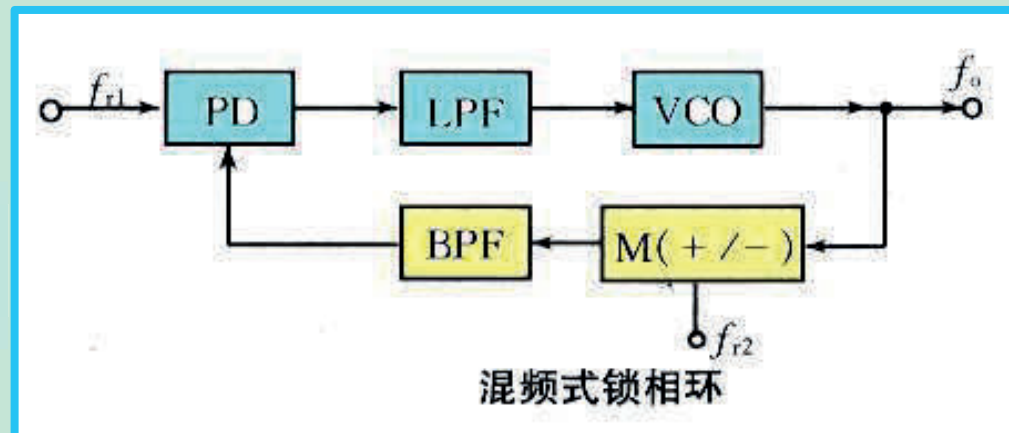
上述运算由模拟和数字电路混合实现,
由**数字鉴相器**,**数字分频器**,**压控振荡器**和
模拟环路**滤波器**组成.

输出频率分别为参考频率的 N 倍, $1/N$, $\pm F_L$

$$f_o = N f_r$$



$$f_o = \frac{1}{N} f_r$$



$$f_o = f_{r1} \mp f_{r2}$$

PLL

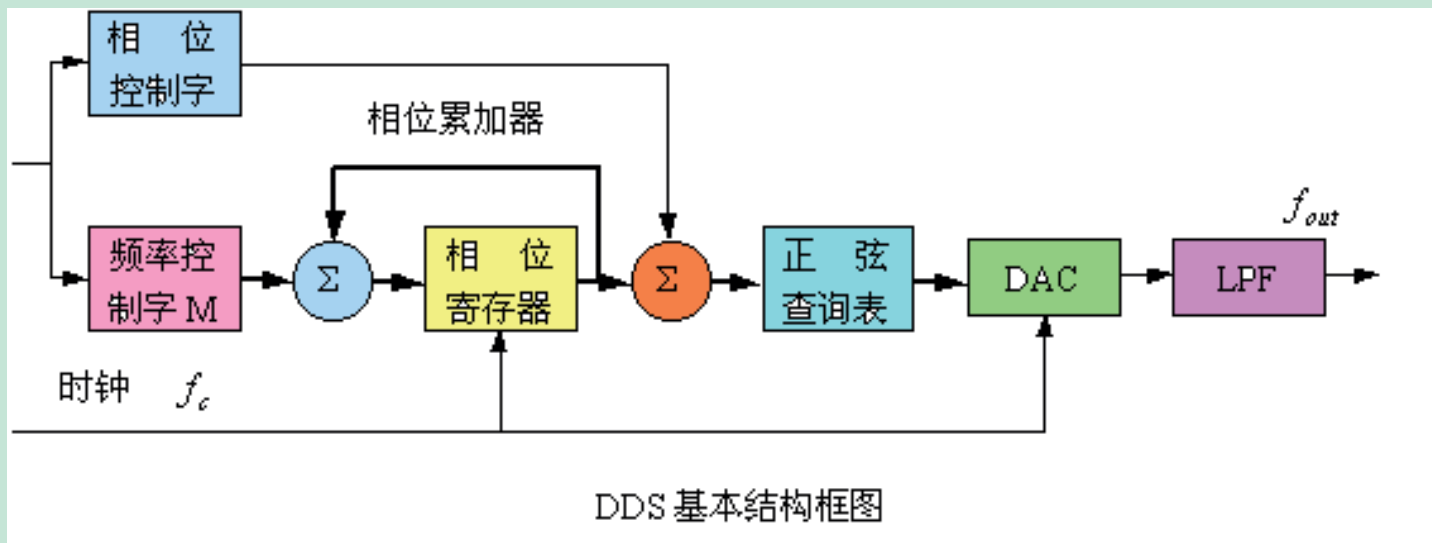
为了使输出频率有**更高的分辨率**,常用到多环频率合成和小数分频等技术.

随着频率分辨率的提高,PLL的锁定时间也越长,频率变化越**慢**.

DDS

- 1971年,由J.Tierney 和C.M.Tader 等人在“**A Digital Frequency Synthesizer**”一文中首次提出了DDS的概念,
DDS或**DDFS** 是 **D**irect **D**igital **F**requency **S**ynthesis 的简称
- 通常将此视为**第三代**频率合成技术.
- 它突破了前两种频率合成法的原理,从“**相位**”的概念出发进行频率合成.
- 这种方法不仅可以产生不同频率的正弦波,而且可以控制波形的**初始相位**.
- 还可以用DDS方法产生**任意波形(AWG)**

DDS原理



工作过程为:

- 1, 将存于数表中的**数字波形**,经数模转换器**D/A**,形成模拟量波形.
- 2, 两种方法可以改变输出信号的频率:
 - (1),改变**查表寻址的时钟CLOCK的频率**,可以改变输出波形的频率.
 - (2), 改变**寻址的步长**来改变输出信号的频率.DDS即采用此法.
步长即为对数字波形查表的相位增量.由累加器对相位增量进行累加,累加器的值作为查表地址.
- 3, D/A输出的阶梯形波形,经低通(带通)**滤波**,成为质量符合需要的**模拟波形**.

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/856242231002010213>