

## 基于 FPGA 的 IP 协议的实现

### 摘要

本文介绍了一种基于 FPGA 的 IP 协议的实现方法，采用 FPGA 的设计方案，使用的是 Altera 的 Cyclone 芯片 EP4CE15F23C8，在进行开发的过程中采用的是 Altera 公司的集成工具 Quartus II 13.0 实现设计。本设计实现了对高层次协议（如 UDP、TCP）所传送过来的数据报的封装发送，及链路层传送数据的解析处理和转发，在转发的过程中如果需要则进行分片处理。IP 层协议是介于运输层和链路层之间的协议，主要处理网络间数据的传输及信息处理，属于是不可靠的连接。本层协议的实现包括对发送到本机的数据报识别是否为发送给本主机的数据，若是则发送给对应的协议模块进行处理，若不是则进行转发并对较大的数据报进行分片，若传输数据过程中出现错误对其进行处理，对于发送给本机的数据报若是多个分片进行重组后再发送给对应协议模块，还包括对于本地数据报的封装发送。

**关键词：**FPGA；EP4CE15F23C8；IP 层协议；分片；不可靠

## Abstract

This paper introduces an implementation method of IP layer protocol based on the FPGA. Adopting FPGA scheme, using cyclone chip EP4CE15F23C8 produced by Altera. Altera company integration tool Quartus II 13.0 is used to help complete the design in the process of development. The design realizes the encapsulation and sending of datagram sent by high-level protocols (such as UDP and TCP), as well as the parsing and forwarding of data transmitted by link layer and shard processing if necessary. IP layer protocol is a protocol between the transport layer and the link layer, which mainly deals with the data transmission and information processing between networks. The transmission is a unreliable connection. Implementation of this protocol include identify whether it is sent to the host data, if it is sent to the corresponding protocol module for processing. If not, it will forward and shard the larger datagram. It will process the datagram if there occurs errors in the process of data transmission. If multiple pieces of datagram are sent to the machine, they will be reorganized and then sent to the corresponding protocol module. It also includes the encapsulation and delivery of local datagrams.

**KEYWORDS:** FPGA; EP4CE15F23C8; The IP layer protocol; shard; unreliable

# 目录

1 緒論 .....	1
1.1 設計背景 .....	1
1.2 設計的主要功能和內容.....	2
2 FPGA 的基礎知識 .....	3
2.1 FPGA 的简介 .....	3
2.2 开发软件简介 .....	3
2.2.1 Quartus II 软件.....	3
2.3 Verilog HDL 的简介.....	4
2.4 仿真软件 .....	5
2.5 本章小结 .....	5
3 IP 协议理论知识基础.....	6
4 实现过程 .....	8
4.1 总体电路结构设计.....	8
4.2 各模块设计 .....	10
4.2.1 接收识别模块.....	10
4.2.2 重组模块.....	12
4.2.3 ICMP 协议模块.....	13
4.2.4 IGMP 协议模块.....	14
4.2.5 封装模块.....	14
4.2.6 分片模块.....	17
4.2.7 发送模块.....	18
4.3 本章小结 .....	19
5 验证 .....	20
5.1 功能仿真验证 .....	20
5.1.1 代码输入.....	20
5.1.2 文件编译.....	20
5.1.2 仿真平台构建.....	21
5.1.3 仿真结果分析.....	21
5.2 本章小结 .....	29
结 论 .....	30

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要  
下载或阅读全文，请访问：

<https://d.book118.com/868064134131006120>