

EDA技术-知到答案、智慧树答案

绪论单元测试

1、[选择题]: 学习EDA技术这门课程的具体要求是 ()

选项:

- A:初步掌握基于FPGA的VLSI系统设计与实现的方法和技术, 具备分析、解决实际问题的能力, 具有较强的专业实践能力和创新能力。
- B:掌握EDA技术的基本概念、基础知识; 了解FPGA/CPLD的结构、工作原理、性能指标及应用选择; 熟练掌握硬件描述语言VHDL的编程; 熟练掌握EDA技术的开发软件及EDA实验开发系统的使用。
- C:较好地掌握应用EDA技术进行系统设计开发的方法, 具备应用EDA技术进行综合性数字系统设计的初步能力, 经过后续的综合应用实践, 能够从事FPGA的设计与开发、SOPC的设计与开发以及ASIC的前端设计等工作。

参考正确答案:【初步掌握基于FPGA的VLSI系统设计与实现的方法和技术, 具备分析、解决实际问题的能力, 具有较强的专业实践能力和创新能力。;

掌握EDA技术的基本概念、基础知识; 了解FPGA/CPLD的结构、工作原理、性能指标及应用选择; 熟练掌握硬件描述语言VHDL的编程; 熟练掌握EDA技术的开发软件及EDA实验开发系统的使用。;

较好地掌握应用EDA技术进行系统设计开发的方法, 具备应用EDA技术进行综合性数字系统设计的初步能力, 经过后续的综合应用实践, 能够从事FPGA的设计与开发、SOPC的设计与开发以及ASIC的前端设计等工作。】

2、[选择题]: 学习EDA技术这门课程, 我们希望达到的学习目标是 ()

选项:

- A:基本掌握SOC的设计与开发方法
- B:掌握一种硬件描述语言VHDL
- C:熟悉FPGA的设计与开发
- D:基本掌握ASIC的后端设计与开发
- E:基本掌握ASIC的前端设计与开发
- F:基本掌握SOPC的设计与开发方法

参考正确答案:【掌握一种硬件描述语言VHDL;

熟悉FPGA的设计与开发;

基本掌握ASIC的前端设计与开发;

基本掌握SOPC的设计与开发方法】

3、[选择题]: EDA技术课程的学习要点是 ()

选项:

A:采用五个结合(边学边用相结合、边用边学相结合、理论与实践相结合、线上与线下相结合、课内与课外相结合)

B:掌握两个工具(FPGA/CPLD开发软件、EDA实验开发系统的使用)

C:运用四种手段(案例分析、应用设计、线上学习、上机实践)

D:抓住一个重点(硬件描述语言编程)

E:以课题为中心, 以研究式教学为主要形式

参考正确答案:【采用五个结合(边学边用相结合、边用边学相结合、理论与实践相结合、线上与线下相结合、课内与课外相结合);

掌握两个工具(FPGA/CPLD开发软件、EDA实验开发系统的使用);

运用四种手段(案例分析、应用设计、线上学习、上机实践);

抓住一个重点(硬件描述语言编程);

以课题为中心, 以研究式教学为主要形式】

第一章单元测试

1、[选择题]: EDA的中文含义是 ()

选项:

A:电子设计自动化
B:计算机辅助工程设计
C:计算机辅助设计

参考正确答案:【**电子设计自动化**】

2、[选择题]: 狭义的EDA技术, 就是指以大规模可编程逻辑器件为设计载体, 以硬件描述语言为系统逻辑描述的主要表达方式, 以计算机、大规模可编程逻辑器件的开发软件及实验开发系统为设计工具, 通过有关的开发软件, 自动完成用软件方式设计的电子系统到硬件系统的逻辑编译、逻辑化简、逻辑分割、逻辑综合及优化、逻辑布局布线、逻辑仿真, 直至对于特定目标芯片的适配编译、逻辑映射、编程下载等工作, 最终形成集成电子系统或专用集成芯片的一门新技术, 或称为IES/ASIC自动设计技术。

选项:

A:对

B:错

参考正确答案:【**对**】

3、[选择题]: EDA技术基础主要包括的内容有 ()

选项:

A:硬件描述语言

B:大规模可编程逻辑器件

C:开发软件工具

D:实验开发系统

参考正确答案:【**硬件描述语言;
大规模可编程逻辑器件;
开发软件工具;
实验开发系统**】

4、[选择题]: IEEE的工业标准硬件描述语言包括 ()

选项:

A:ABEL

B:Verilog

C:VHDL

参考正确答案:【**Verilog;
VHDL**】

5、[选择题]: QuartusII是Altera公司推出的EDA软件工具, 该软件在实际应用开发方面的用途有 ()

选项:

A:与SOPCBuilder结合, 进行SOPC系统开发

B:进行FPGA/CPLD的开发

C:与MATLAB和DSPBuilder结合可以进行基于FPGA的DSP系统开发

参考正确答案:【**与SOPCBuilder结合, 进行SOPC系统开发;
进行FPGA/CPLD的开发;**

与MATLAB和DSPBuilder结合可以进行基于FPGA的DSP系统开发】

6、[选择题]: 将电路的高级语言描述转换成低级的, 可与FPGA/CPLD或构成ASIC的门阵列基本结构相映射的网表文件的过程, 称为 ()

选项:

A:编程下载

B:逻辑综合

C:逻辑适配

D:逻辑编译

参考正确答案:【**逻辑综合**】

7、[选择题]: 在ASIC设计中, 常利用FPGA对系统的设计进行功能检测, 通过后再将其VHDL设计以ASIC形式实现, 这一过程称为 ()

选项:

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/878123016042006037>