

第八讲

集成电路可测性原理与设计

浙大微电子
韩雁

2023.4

IC测试概念

- 在芯片设计正确的前提下，在制造过程中引入的缺陷（故障）造成的电路失效，需要用测试的措施将其检测出来。
- 对IC设计，用**仿真**手段验证设计正确性
- 对IC制造，用**测试**手段报告生产“良率”
- 故障的存在
 - 影响电路功能的正确性
- 故障的定位
 - 若大量电路因为相同原因失效，要找出问题所在

电路测试与电路仿真的不同

- 电路仿真
 - 时间充裕
 - 软件可对电路内部任意节点进行仿真
- 电路测试
 - 测试机时昂贵，每分钟都计算成本
 - 不可能对电路内部进行探测，故障排查困难

样品测试与产品测试的不同

1. 样品测试

- 人工进行
- 测试时间充裕
- 测试措施自由

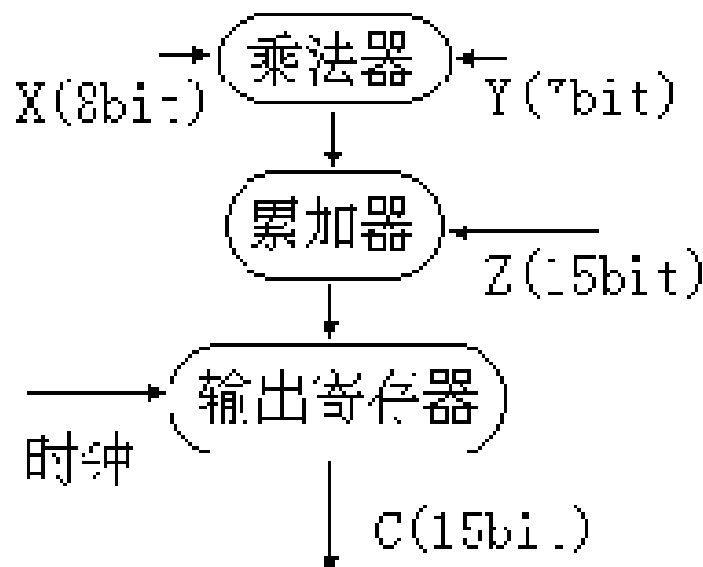
2. 产品测试

- 机器测试
- 测试时间折进产品成本（有时比制造成本还高）
- 测试代码编写

1.样品的测试

- 大规模IC, 其输入/输出管脚众多。
- 理论上, 只有“穷尽”了输入信号的全部组合, 并验证了输出信号相应无误后, 才干断定此电路是合格产品。
- 二输入端“与非”门, 只有测试了00, 01, 10, 11四种输入状态下的输出分别是1, 1, 1, 0, 才干断定该“与非”门是合格产品。
- 这种措施类似于设计阶段所做的电路仿真

实例：乘法/累加ASIC测试



穷尽法要做多少次测试？

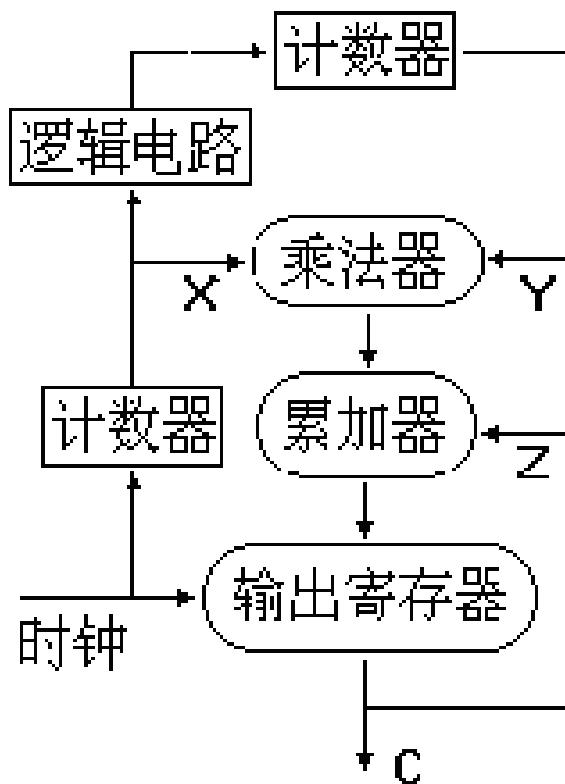
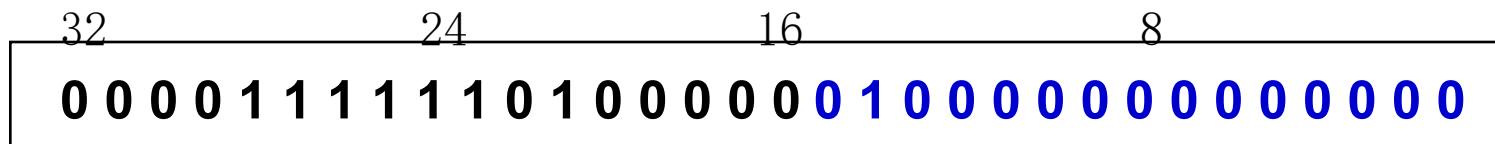
$2^8 \times 2^7 \times 2^{15}$ 次

是否有一种切实可行的测试措施

$$C_0 = \sum_{i=1}^{127} \sum_{j=1}^{255} i \times j = 265297920$$

转化为二进制数
因为寄存器为15位，
所以C值最终应为

0100000000000000



乘法/累加ASIC性能测试

测试乘法/累加电路的最高工作频率

- 当初钟频率较低时, 芯片输出 $C = C_0$, 工作正常。
- 将时钟频率不断提升, 每提升一次, 进行一次测试, 直至测试成果 $C \neq C_0$, 阐明电路工作状态已发生紊乱, 工作频率上限即可拟定。

准穷尽法概念及不足

上述测试可称之为“准穷尽法”测试，其不足为

- 累加器输入端Z的累加信号并不是严格按照穷尽法来提供测试码的。
- 测试只保存了低15位数据，所以并不排除更高位有错误数据无法被发觉的可能。虽然这种可能性比较小。

2.产品测试

- 产品测试与样品测试不同, 目的在于怎样让机器用统一固定的算法来处理大量电路的迅速测试问题和为“故障定位”提供可能。
- 这就是DFT理论需要研究和处理的问题
- 产品测试要求具有的条件
 - 电路要有可测性(可测性设计是ASIC设计师在电路设计早期就应考虑的问题),
 - 提取出的测试矢量集要有较高的故障覆盖率
 - 有故障模型和尽量完备的“故障字典”

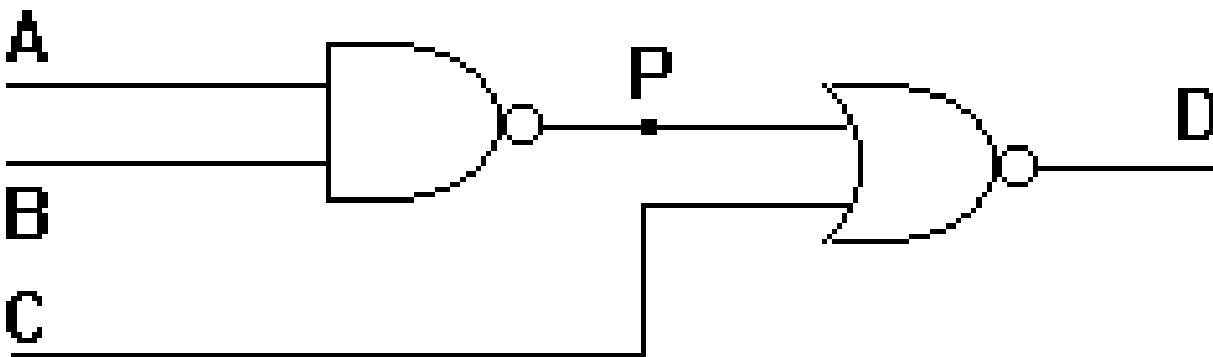
故障模型

在多种故障模型中比较常用的两种模型：

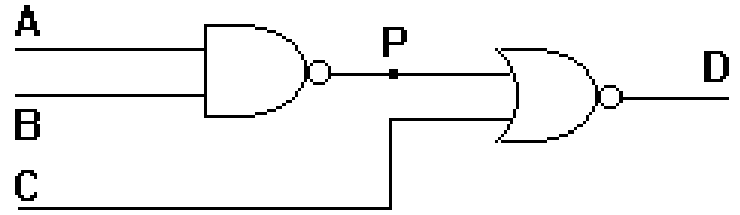
- “对电源短路模型”S-a-1 (Stuck at 1)
- “对地短路模型”S-a-0 (Stuck at 0)

可诊疗由对电源短路或对地短路引起的电路失效

实例：



故障字典

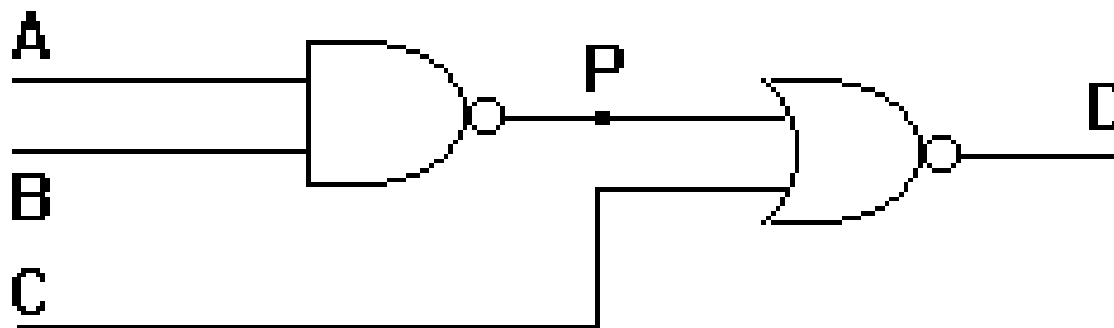


- 实例中有5个测试点: A, B, C, P, D
- 10种故障可能: A1,A0,B1,B0,C1,C0,P1,P0,D1,D0
A1表达A点的S-a-1故障, A0表达A点的S-a-0故障
- 当电路无故障时, 输入与输出之间应有正确真值表
- 当有多种S-a-X故障时, 输出端D的测试值将有10种可能的错误成果
- 将上两项成果合并即可形成一张故障字典
- 根据故障字典以及测量到的D值, 即有可能分析电路中S-a-1故障和S-a-0故障所处的位置。

正确值

故障字典表

A	B	C	D	D(A0)	D(A1)	D(B0)	D(B1)	D(C0)	D(C1)	D(P0)	D(P1)	D(D0)	D(D1)
0	0	0	0	0	0	0	0	0	0	1	0	0	1
0	0	1	0	0	0	0	0	0	0	0	0	0	1
0	1	0	0	0	1	0	0	0	0	1	0	0	1
0	1	1	0	0	0	0	0	0	0	0	0	0	1
1	0	0	0	0	0	0	1	0	0	1	0	0	1
1	0	1	0	0	0	0	0	0	0	0	0	0	1
1	1	0	1	0	1	0	1	1	0	1	0	0	1
1	1	1	0	0	0	0	0	1	0	0	0	0	1



正确值

故障字典表

A	B	C	D	D(A0)	D(A1)	D(B0)	D(B1)	D(C0)	D(C1)	D(P0)	D(P1)	D(D0)	D(D1)
0	0	0	0	0	0	0	0	0	0	1	0	0	1
0	0	1	0	0	0	0	0	0	0	0	0	0	1
0	1	0	0	0	1	0	0	0	0	1	0	0	1
0	1	1	0	0	0	0	0	0	0	0	0	0	1
1	0	0	0	0	0	0	1	0	0	1	0	0	1
1	0	1	0	0	0	0	0	0	0	0	0	0	1
1	1	0	1	0	1	0	1	1	0	1	0	0	1
1	1	1	0	0	0	0	0	1	0	0	0	0	1

- 当输入端A B C取值(0 0 0)时,即可测得P0故障或者D1故障
- 当取(0 1 0)时,可测得A1故障或者是P0故障或者是D1故障
- 输入端的取值 (0 0 0),(0 0 1),(0 1 1),(1 0 1)称为测试向量
- 有些故障是不可区别的,例如A0, B0, C1, P1, D0故障,不论用哪一组测试向量都无法将它们区别开来,这种故障称为“等价故障”,因为它们在电路中是逻辑等价的。

以上内容仅为本文档的试下载部分，为可阅读页数的一半内容。如要下载或阅读全文，请访问：<https://d.book118.com/937051156014006143>